



Universidad de San Carlos de Guatemala  
Facultad de Ingeniería  
Escuela de Ingeniería Mecánica Eléctrica

**APLICACIÓN Y OPTIMIZACIÓN DE TAREAS EN SERVIDORES CON  
MICROPROCESADORES DE MÚLTIPLES NÚCLEOS**

**Melvin Estuardo Galicia Cota**

**Asesorado por: Inga. Ingrid Rodríguez de Loukota**

Guatemala, abril de 2008

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA



FACULTAD DE INGENIERÍA

**APLICACIÓN Y OPTIMIZACIÓN DE TAREAS EN SERVIDORES CON  
MICROPROCESADORES DE MÚLTIPLES NÚCLEOS**

PRESENTADO A JUNTA DIRECTIVA DE LA

FACULTAD DE INGENIERÍA

POR

**MELVIN ESTUARDO GALICIA COTA**

ASESORADO POR: INGA. INGRID RODRÍGUEZ DE LOUKOTA

AL CONFERÍRSELE ÉL TITULO DE

**INGENIERO ELECTRÓNICO**

GUATEMALA, ABRIL DE 2008

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA  
FACULTAD DE INGENIERÍA



**NÓMINA DE JUNTA DIRECTIVA**

DECANO	Ing. Murphy Olympo Paiz Recinos
VOCAL I	Inga. Glenda Patricia García Soria
VOCAL II	Inga. Alba Maritza Guerrero de López
VOCAL III	Ing. Miguel Ángel Davila Calderón
VOCAL IV	Br. Kenneth Issur Estrada Ruiz
VOCAL V	
SECRETARIA	Inga. Marcia Ivonne Véliz Vargas

**TRIBUNAL QUE PRACTICÓ EL EXAMEN GENERAL PRIVADO**

DECANO	Ing. Murphy Olympo Paiz Recinos
EXAMINADOR	Ing. Luis Eduardo Duran Córdova
EXAMINADOR	Ing. Armando Alonso Rivera Carrillo
EXAMINADOR	Ing. Carlos Eduardo Guzmán Salazar
SECRETARIA	Inga. Marcia Ivonne Véliz Vargas

**HONORABLE TRIBUNAL EXAMINADOR**

Cumpliendo con los preceptos que establece la ley de la Universidad de San Carlos de Guatemala, presento a su consideración mi trabajo de graduación titulado:

**APLICACIÓN Y OPTIMIZACIÓN DE TAREAS EN SERVIDORES CON  
MICROPROCESADORES DE MÚLTIPLES NÚCLEOS,**

tema que me fuera asignado por la Dirección de la Escuela de Mecánica Eléctrica, el 12 de abril de 2007.



Melvin Estuardo Galicia Cota.

Guatemala 11 de marzo del 2008

Ingeniero  
Julio César Solares Peñate  
Coordinador del Área de Electrónica  
Escuela de Ingeniería Mecánica Eléctrica  
Facultad de Ingeniería, USAC.


Estimado Ingeniero Solares.

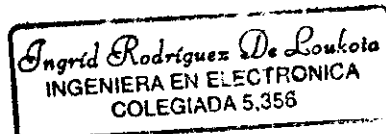
Me permito dar aprobación al trabajo de graduación titulado: **“Aplicación y optimización de tareas en servidores con microprocesadores de múltiples núcleos”**, del señor Melvin Estuardo Galicia Cota, por considerar que cumple con los requisitos establecidos.

Por tanto, el autor de este trabajo de graduación y, yo, como su asesora, nos hacemos responsables por el contenido y conclusiones del mismo.

Sin otro particular, me es grato saludarle.

Atentamente,

  
Inga. Ingrid Rodríguez de Loukota  
Colegiada 5,356  
Asesora





Guatemala, 14 de ABRIL 2008.

FACULTAD DE INGENIERIA

Señor Director  
Ing. Mario Renato Escobedo Martinez  
Escuela de Ingeniería Mecánica Eléctrica  
Facultad de Ingeniería, USAC.

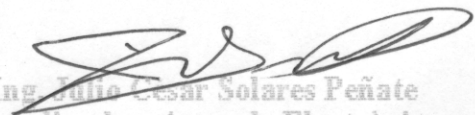
Señor Director:

Me permito dar aprobación al trabajo de Graduación titulado:  
Aplicación y optimización de tareas en servidores con  
microprocesadores de múltiples núcleos, del estudiante; Melvin  
Estuardo Galicia Cota, por considerar que cumple con los requisitos  
establecidos para tal fin.

Sin otro particular, aprovecho la oportunidad para saludarle.

Atentamente,

ID Y ENSEÑAD A TODOS

  
Ing. Julio César Solares Peñate  
Coordinador Área de Electrónica



JCSP/sro



FACULTAD DE INGENIERIA

El Director de la Escuela de Ingeniería Mecánica Eléctrica, después de conocer el dictamen del Asesor, con el Visto Bueno del Coordinador de Área, al trabajo de Graduación del estudiante: Melvin Estuardo Galicia Cota titulado: Aplicación y optimización de tareas en servidores con microprocesadores de múltiples núcleos, procede a la autorización del mismo.

Ing. Mario Renato Escobedo Martínez

DIRECTOR



GUATEMALA, 16 DE ABRIL 2,008.



El Decano de la Facultad de Ingeniería de la Universidad de San Carlos de Guatemala, luego de conocer la aprobación por parte del Director de la Escuela de Ingeniería Mecánica Eléctrica, al trabajo de graduación titulado: **APLICACIÓN Y OPTIMIZACIÓN DE TAREAS EN SERVIDORES CON MICROPROCESADORES DE MÚLTIPLES NÚCLEOS**, presentado por el estudiante universitario **Melvin Estuardo Galicia Cota**, autoriza la impresión del mismo.

IMPRÍMASE.

  
Ing. Murphy Olympo Paiz Recinos  
DECANO

Guatemala, abril de 2008



/cc

c.c.

archivo.



## **AGRADECIMIENTOS A:**

<b>Dios</b>	Por la vida, la salud y la sabiduría que me dio durante el tiempo de estudios.
<b>Mis padres</b>	Por ayudarme y mostrarme el apoyo incondicional desde siempre.
<b>Mis hermanos</b>	Por estar en los momentos de alegrías y tristezas como mi respaldo, con el que siempre he contado.
<b>Mi asesora</b>	Por la paciencia que mostró para orientarme y aconsejarme para realizar este trabajo.
<b>Mis amigos</b>	Por haber compartido conmigo la aventura de aprender.
<b>La Universidad de San Carlos</b>	Por ofrecerme una oportunidad de ser una persona que traiga beneficios a nuestro país.

“Cuídate de no olvidarte de Adonai tu Dios, para cumplir sus mandamientos, sus decretos y sus estatutos que yo te ordeno hoy, no suceda que comas y te sacies, y edifiques buenas casas en que habites, y tus vacas y tus ovejas se aumenten, y la plata y el oro se te multipliquen, y todo lo que tuvieres se aumente y se enorgullezca tu corazón, y te olvides de Adonai tu Dios”

Deuteronomio 8:11-14

## ÍNDICE GENERAL

<b>ÍNDICE DE ILUSTRACIONES</b> .....	V
<b>GLOSARIO</b> .....	VII
<b>RESUMEN</b> .....	XIII
<b>OBJETIVOS</b> .....	XV
<b>INTRODUCCIÓN</b> .....	XVII
<b>1. BREVE HISTORIA DE LOS MICROPROCESADORES</b>	
1.1. Inicios del microprocesador.....	1
1.2. Arquitectura del microprocesador.....	4
1.3. Evolución de los microprocesadores.....	6
1.3.1 Procesador 80286.....	7
1.3.2 Procesador 80386DX.....	8
1.3.3 Procesador 80486DX.....	8
1.3.4 Procesador Pentium.....	9
1.3.5 Procesador Pentium II y III.....	10
1.3.6 Procesador Pentium 4.....	10
1.3.7 Procesador doble núcleo.....	11
1.4. Los microprocesadores actuales .....	14
1.4.1 El futuro de los microprocesadores.....	14
1.4.2 La ley de Moore.....	15

## **2. MICROPROCESADORES DE MÚLTIPLES NÚCLEOS**

2.1.	Tecnología multitarea.....	17
2.2.	Sistemas multiprocesador.....	20
2.3.	Microprocesadores de doble núcleo y cuádruple núcleo.....	22
2.3.1	El microprocesador de doble núcleo.....	22
2.3.2	Beneficios de los procesadores múltiples .....	25
2.4.	Microprocesador de un núcleo comparado a múltiples núcleos.....	27
2.4.1.	Conceptos de comparación.....	27
2.4.2.	Tablas de especificaciones técnicas.....	29
2.4.3.	Análisis de selección de microprocesador.....	34

## **3. REDES DE TELEFONÍA INALÁMBRICA BÁSICA**

3.1.	La red telefónica básica y su evolución.....	41
3.2.	Componentes y estructura de una red GSM.....	43
3.2.1.	Funciones de la BSC.....	44
3.2.2.	El subsistema de conmutación.....	46
3.2.2.	Componentes del subsistema de conmutación.....	47
3.3.	Mecanismos de monitoreo de red.....	51
3.3.1.	Volumen de información manejada.....	56
3.3.2.	Procedimientos computacionales de información.....	59
3.3.3.	Capacidad actual de procesamiento.....	63
3.4.	Expectativas de crecimiento.....	65

<b>4. PRUEBAS Y COMPARACIONES CON VOLUMEN DE TRABAJO</b>	
4.1. Métodos de comparación.....	71
4.1.1. Comparación por medio de <i>benchmark</i> .....	74
4.2. Especificaciones de trabajo a realizar.....	76
4.2.1 Perform Test 6.0.....	77
4.2.2 Descripción de Perform Test 6.0.....	77
4.2.2 Descripción de las instrucciones punto flotante.....	80
4.3. Especificación de tipos de microprocesadores a comparar.....	84
4.4. Rendimiento y cantidad de procesos de cada procesador.....	88
4.5. Análisis de selección de microprocesador.....	92
<b>CONCLUSIONES</b> .....	95
<b>RECOMENDACIONES</b> .....	97
<b>BIBLIOGRAFÍA</b> .....	99



## ÍNDICE DE ILUSTRACIONES

### FIGURAS

1	Diagrama de bloques del microprocesador	5
2	Ley de Moore	16
3	Ejecución de tareas en microprocesadores	19
4	Rendimiento de procesadores	21
5	Sistema multiprocesamiento simétrico	22
6	CPU de doble núcleo	24
7	CPU con tecnología multitarea	25
8	CPU doble núcleo con tecnología multi tarea	26
9	Red GSM	46
10	Componentes del subsistema de conmutación	48
11	Comunicación hacia el HLR	51
12	Proceso de obtención de estadísticas	57
13	Flujo de transformación de información en estadísticas	61
14	Crecimiento de red GSM en Guatemala	66
15	Modelo matemático para Guatemala	67
16	Crecimiento de red GSM en El Salvador	67
17	Modelo matemático para El Salvador	68
18	Red total, Guatemala, El Salvador, Nicaragua.	69
19	Prueba de punto flotante	78
20	Resultados de AMD Athlon(TM) 64 3000+	88
21	Resultados de AMD Opteron(TM) 244	89
22	Resultados conjuntos de los procesadores	90

## TABLAS

I	Especificaciones técnicas de los primeros microprocesadores Intel	12
II	Evolución de los microprocesadores por año	14
III	Tabla técnica para procesadores Intel	31
IV	Tabla técnica para procesadores Xeón Intel	32
V	Tabla técnica para procesadores AMD	33
VI	Tabla técnica para procesadores Opteron AMD	33
VII	Estadísticas en Megabytes	58
VIII	Estadísticas de una red GSM	62
IX	Datos de una red GSM	63
X	Tabla técnica de microprocesador actual	64
XI	Descripción de las instrucciones punto flotante	80
XII	Información del CPU cantidad de núcleos : 1	84
XIII	Información del sistema operativo del CPU de un solo núcleo interno	85
XIV	Información del CPU cantidad de núcleos : 2	86
XV	Información del sistema operativo del CPU de doble núcleo interno	87
XVI	Resultados tabulados de la comparación por <i>software benchmark</i> , Perfom Test 6.0	91
XVII	Tabla de unidades de comparación	92



## GLOSARIO

<b>ALU</b>	Unidad Aritmética Lógica del microprocesador que se encarga de realizar las tareas de operaciones matemáticas como la suma y la resta y operaciones lógicas.
<b><i>Assembler</i></b>	Lenguaje básico que interpreta el microprocesador para ejecutar instrucciones. Es el lenguaje más sencillo que puede usar un programador.
<b>UC</b>	Unidad de Control, es parte del microprocesador que se encarga de llevar un orden lógico para la ejecución de las instrucciones que llegan hacia el microprocesador.
<b>AuC</b>	Central de autenticación del abonado, es parte de la red GSM donde se guardan los registros de un abonado perteneciente a la red.
<b><i>Benchmark</i></b>	<i>Software</i> de comparación, que realiza tareas específicas para microprocesadores, con el fin de poder dar un punto de referencia entre ambos.
<b>BSC</b>	Estación Base de Control, del inglés: <i>Base Station Controller</i> . Son los equipos que pueden controlar a una o más BTS.
<b>BTS</b>	Estación Base Transreceptora, del inglés: <i>Base Transceiver Station</i> , es el equipo radio necesario para mantener el tráfico en una celda.
<b><i>Caché L2</i></b>	Memoria de rápido acceso del microprocesador, está interna en el encapsulado, permitiendo que las iteraciones de operaciones sean más rápidas. L2 indica que tiene dos niveles de acceso.

<b>Congestión</b>	Es una característica de la red, la cual es debida a la utilización de los mismos recursos por una cantidad mayor a la soportada por la red, creando así un embotellamiento de información.
<b>Conmutación</b>	Es el proceso de redireccionamiento o enrutamiento de la información por medio de canales que la transportan.
<b>CPU</b>	Unidad central de procesamiento, en ella se ejecutan e interpretan todas las instrucciones de tareas enviadas a la computadora.
<b>Erlang</b>	Es la unidad de medición del tráfico de datos, es adimensional y se describe como la cantidad de recursos o canales ocupados en un periodo de tiempo.
<b>Ethernet</b>	Tecnología de redes de computadoras de área local basada en tramas de datos. El nombre viene del concepto físico. <i>Ethernet</i> define las características de cableado y señalización de nivel físico y los formatos de trama del nivel de enlace de datos del modelo OSI.
<b>Fallas de acceso</b>	Es uno de los parámetros de medición de la calidad y estadísticas de una red GSM, consiste en la cantidad de intentos de acceso a la red sin tener éxito.
<b>FLOPS</b>	Es el número de operaciones de punto flotante que pueden ser desarrolladas por segundo.
<b>FSB</b>	La velocidad del bus que conecta el procesador con la memoria principal RAM.
<b>GHz</b>	Giga hertz. Es la medida de 1 000, 000, 000 ciclos por segundo o frecuencia.

<b>HLR</b>	Base de datos inteligente en la que se guarda información estática relativa al servicio de todos los clientes de la red GSM.
<b>IMSI</b>	Identidad Internacional del Abonado a un Móvil, del inglés: <i>International Mobile Subscriber Identity</i> . Es un código de identificación único para cada dispositivo de telefonía móvil, integrado en la tarjeta SIM, que permite su identificación a través de las redes GSM.
<b>IPC</b>	Es el número de instrucciones que el microprocesador es capaz de ejecutar en cada ciclo de reloj.
<b>KByte</b>	Kilo Byte. Es la medida de 1000 Bytes de información.
<b>Llamadas caídas</b>	Es una de los parámetros de medición de la calidad y estadísticas de una red GSM, consiste en la cantidad de llamadas establecidas o enlazadas que terminan sin previa instrucción de terminación.
<b>MByte</b>	Mega Byte. Es la medida de 1,000,000 Bytes de información.
<b>MHz</b>	Mega hertz. Es la medida de 1,000,000 ciclos por segundo o frecuencia.
<b>Micra</b>	Es la unidad de medida del diámetro de los transistores en el encapsulado del microprocesador. Equivale a la millonésima parte de un metro.
<b>MSC</b>	Central de conmutación móvil, del inglés: <i>Mobile Switching Center</i> . Es el nodo que contiene las funciones de conmutación y señalización básicas, es decir, su principal misión consiste en la gestión completa (establecimiento, enmascaramiento, control y finalización) de las llamadas desde y hacia los usuarios GSM.

<b>MSISDN</b>	Red digital de servicios integrados en una estación móvil, del inglés: <i>Mobile Station Integrated Services Digital Network</i> . Hace referencia al Número de Suscripción.
<b>Nodos</b>	Son las partes de la red donde se concentran y bifurcan los datos transportados a través de canales. En esta parte de la red se adquieren los datos de tráfico para las estadísticas.
<b>Nanómetros</b>	El nanómetro es la unidad de longitud que equivale a una milmillonésima parte de un metro.
<b>Ocupación de red</b>	Es una de los parámetros de medición de la calidad y estadísticas de una red GSM, consiste en la cantidad de llamadas establecidas o enlazadas que terminan sin previa instrucción de terminación.
<b><i>Perform Test 6.0</i></b>	<i>Software</i> de punto de referencia, <i>benchmark</i> , de distribución gratuita en la Web. Permite realizar pruebas de capacidad a microprocesadores.
<b>PSTN</b>	Red pública de telefonía conmutada, del inglés: <i>Public switched telephone network</i> . Es la concentración de las redes públicas mundiales de circuitos conmutados.
<b>Punto Flotante</b>	Es un método de representación de números reales que se puede adaptar al orden de magnitud del valor a representar, usualmente trasladando la coma decimal mediante un exponente hacia la posición de la primera cifra significativa del valor.
<b>RAM</b>	Memoria de acceso aleatorio, del inglés: <i>Random Access Memory</i> . Es la memoria principal en una computadora, la información es almacenada de forma temporal o volátil.

<b>GSM</b>	Sistema Global de Comunicaciones Móviles, del inglés: <i>Global System Mobile communications</i> . Sistema digital de telecomunicaciones principalmente usado para establecer y mantener las comunicaciones entre las terminales móviles.
<b>Ruta</b>	Es una conexión física, que puede transportar cierta cantidad de datos en un mismo instante. Una ruta se establece entre dos nodos.
<b>SMS</b>	Servicio de Mensaje Corto, del inglés: <i>Short Message Service</i> . Disponible en redes digitales GSM permitiendo enviar y recibir mensajes de texto.
<b>SQL</b>	Lenguaje de Consulta Estructurado, del inglés: <i>Structured Query Language</i> , es un lenguaje declarativo de acceso a bases de datos relacionales.
<b>VLR</b>	Registro de ubicación del visitante, del inglés: <i>Visitor Location Register</i> . Es una base de datos en la que se guarda información temporal de cada cliente que se encuentra en el área de influencia de los MSC a los que está asociado.



## **RESUMEN**

Este trabajo destaca la capacidad de procesamiento que tienen las diferentes tecnologías de microprocesadores que se fabrican, y el impacto de ellas así como sus ventajas y / o desventajas que pueden tener sobre una red de telecomunicaciones móviles o red GSM. Para adquirir información sobre el estado de la red en tiempos cada vez más pequeños para agilizar la gestión de la misma.

Se presentan datos técnicos de los microprocesadores con tecnologías de simple núcleo y tecnologías de doble núcleo de fabricantes como Intel y AMD. Con los cuales son generados comparaciones directas e indirectas de capacidad de procesamiento utilizado para la recolección de datos y generación de estadísticas dentro de una red móvil, tales como encriptación, empaquetación, operaciones aritméticas y ordenamiento de datos.

Un preámbulo de datos sobre microprocesadores son la historia, avances tecnológicos, proyecciones y parámetros de trabajo, capacidades teóricas. Al igual que se da un preámbulo sobre redes de telecomunicaciones celulares, como funcionamiento, partes que lo conforman, recolección de datos para transformarse en estadísticas en procesos computacionales, y proyección de crecimiento de la red que es directamente proporcional a la cantidad e trabajo computacional para determinar el estado de la red.

Para llegar a los capítulos específicos de comparación entre microprocesadores de diferentes tecnologías y entre las misma sobre Software de comparación para operaciones matemáticas estadísticas concluyendo en resultados cuantitativos para la selección de procesadores y tecnologías según criterios de utilización.





## **OBJETIVOS**

### **General**

Estimar la cantidad de trabajo que un microprocesador (un solo núcleo) en un servidor de monitoreo de red de telefonía inalámbrica (GSM) realizará a futuro y mostrar las desventajas que esto conllevará. Con ello plantear las ventajas de solucionar el problema de recolección de datos por medio de un servidor que utilice tecnología de doble núcleo.

### **Específicos**

1. Crear una idea sobre la evolución de los microprocesadores, y las capacidades que estos alcanzan en la actualidad.
2. Hacer una comparación objetiva en torno a las diferencias de microprocesadores de un solo núcleo y los de múltiples núcleos con referencia en la inversión económica y el beneficio obtenido.
3. Identificar un campo de trabajo para los microprocesadores en el área de las telecomunicaciones, específicamente en el monitoreo de la red, y ver las aplicaciones o problemas que se solucionarán con nueva tecnología.
4. Realizar comparaciones físicas con volúmenes de trabajo reales en telefonía con los microprocesadores para obtener así una relación entre el desempeño de ambas tecnologías.



## INTRODUCCIÓN

Los microprocesadores han venido a hacer tareas largas y complejas de procesos muy simples en esta época. Pero debido que estas tareas ahora son simples, esto resultó en implementaciones de tareas más complicadas; pero con ello se ha creado la necesidad de que los microprocesadores tengan más capacidad, más velocidad, menos consumo de potencia y otras características necesarias.

En pocas palabras, los microprocesadores deben ser mejorados. Es por ello que la nueva tecnología ha desarrollado Microprocesadores de Doble Núcleo y de Múltiples Núcleos en un solo encapsulado. Y además con realización de procesos en multitarea, lo cual optimiza la cantidad de tiempo requerido para una tarea específica así como para una cantidad gruesa de tareas simultáneas.

¿Cómo se puede sacar provecho de esta tecnología? o bien en ¿dónde se puede utilizar? El campo para esto no es limitado; puede ir desde tratamiento digital de fotografías de alta resolución, gestionamientos de red con gran cantidad de clientes a un solo servidor, hasta tratamiento de grandes cantidades de información de cualquier uso.



# **1. BREVE HISTORIA DE LOS MCROPROCESADORES**

Han pasado más de 25 años desde que Intel diseñó el primer microprocesador, siendo la compañía pionera en el campo de la fabricación de estos productos, y que actualmente cuenta con más del 70 por ciento del mercado. Se ha cambiado enormemente, desde el microprocesador 4004 hasta el actual de Doble Núcleo, han pasado varias generaciones de máquinas que han entretenido y han ayudado en el trabajo diario y los juegos.

Es natural en el ser humano quiera mirar constantemente hacia el futuro, buscando información de hacia dónde va, en lugar de en dónde ha estado. Según el Dr. Albert Yu, vicepresidente de Intel, y responsable del desarrollo de los procesadores desde el año 1984, para el año 2011 se utilizarán procesadores cuyo reloj irá a una velocidad de 10 GHz, contendrán mil millones de transistores y será capaz de procesar cerca de 100 mil millones de instrucciones por segundo. Un futuro prometedor, que permitirá realizar tareas nunca antes pensadas.

## **1.1 Inicios del microprocesador**

El concepto de circuito integrado, empezó en mentes prodigiosas, personas quienes trabajaban en el diseño y fabricación de transistores. El planteamiento fue el siguiente: si se fabrican transistores en forma individual y luego se tenían que unir siempre de la misma forma entre sí con alambres y con otros componentes ¿Por qué no fabricar de una vez todo el conjunto de material semiconductor y aislante, interconectado internamente para que cumpliera la misma función del sistema total?

Este planteamiento fue desarrollado en la práctica simultáneamente, pero en forma independiente, por dos empresas muy importantes en la historia de la electrónica: Fairchild semiconductor y Texas *Instruments*.

El equipo de trabajo en *Fairchild* era dirigido por Robert Noyce y en Texas, Jack Kilby. La explosión de los circuitos integrados desde el año 1960 hasta la fecha, ha permitido el desarrollo de la electrónica en una forma sorprendente.

Noyce renunció a la Fairchild en 1968 y fundó, en compañía de Gordon Moore y Andrew Rock, la empresa Intel en donde se dieron los primeros pasos para el desarrollo del microprocesador. Esta compañía visualizó un gran mercado en el área de las computadoras y su investigación, se orientó hacia el reemplazo de los circuitos de memoria magnéticos con núcleo de ferrita, por circuitos de memoria basados en semiconductores. La base técnica consistió en el uso de un simple *registro* como elemento de memoria. Así se creó el primer circuito de memoria tipo RAM llamado el 1103, con una capacidad de 1024 Bits.

El diseño del microprocesador se inició en un grupo de trabajo de Intel dirigido por Ted Hoff, un brillante ingeniero egresado de la universidad de Stanford. Todo empezó cuando Intel firmó un contrato con una compañía japonesa (*Busicom Corporation*) fabricante de calculadoras. Ésta quería que se le fabrique un conjunto de circuitos integrados que reemplazan la gran cantidad de componentes que tenían las calculadoras de ese entonces.

Después de un largo trabajo, se llegó hasta lograr que todo el circuito fuera reemplazado por tres integrados, pero estos resultaron ser de un tamaño mayor de acuerdo a los requerimientos. A Hoff se le ocurrió que debía agrupar toda la parte del proceso aritmético y lógico en un sólo circuito y el resto de la calculadora en los otros dos circuitos. Con la intervención de otro diseñador, Federico Faggin, el proyecto se llevó a cabo con todo éxito.

A este circuito, de 2250 elementos integrados en un área de 3 x 4 milímetros, se le llamó microprocesador. También se le dio el nombre de CPU (Unidad Central de Procesamiento) o MPU (Micro Unidad de Procesamiento).

Aunque este circuito tenía ya muchas de las características de una unidad central de proceso integrada, el primer microprocesador en un solo integrado, fabricado como tal, fue el 4004 de Intel, diseñado para reemplazar grandes cantidades de circuitos integrados TTL. El 4004 era un integrado muy sencillo que manipulaba datos de cuatro bits. Intel desarrolló muy pronto, en 1972, el 8008, el cual podía procesar datos de ocho bits, pero era muy lento. Para remediar esto, Intel desarrolló un sustituto, el 8080, y posteriormente el 8085 compatible con el primero, con funciones adicionales y menos circuitos de soporte.

Un equipo de diseñadores que antes había trabajado para Intel en el 8080 formó la Zilog *Inc.*, y construyó el microprocesador Z-80, el cual incorporaba un conjunto de instrucciones más extensas que el 8080, aunque era compatible con este último. Este microprocesador ha sido uno de los más utilizados en el campo de control.

Por la misma época en que se presentaba al mercado el 8080, otra empresa de semiconductores, Motorola, desarrolló el 6800, un microprocesador de 8 bits con un diseño completamente distinto pero con iguales características. Motorola perfeccionó el 6800 hacia el 6809, considerado como uno de los mejores procesadores de 8 bits de todas las épocas.

A pesar de sus excelentes características, el 6809 no tuvo el éxito comercial que se esperaba. Dicho éxito lo obtuvo otro derivado del 6800: el 6502, producido por MOS *Technology*. Con este microprocesador se fabricaron las primeras computadoras personales como la *PET de Commodore* y la *Apple II de Apple Computer Inc.*

A partir de ese momento, se estableció una guerra técnica y comercial, que aún subsiste, entre Intel y Motorola, la cual los ha llevado a ser los dos grandes líderes indiscutibles del mercado de microprocesadores. Pero el desarrollo del microprocesador no se quedó ahí. A principios de la década de los 80 empezaron a aparecer los microprocesadores de 16 bits, mucho más potentes. El primero en salir al mercado fue el 8086 de Intel en 1978, el cual fue adoptado por la IBM para la fabricación de su famosa IBM PC. Lo siguieron de cerca el 68000, el 68020, el 68030 y el 68040 de Motorola. Con estos microprocesadores se inició en Apple una nueva familia de microcomputadores: la Macintosh. Luego, en un consorcio entre Apple, IBM y Motorola se desarrolló una nueva familia de microprocesadores: Los Coger PC, los cuales se utilizan en las computadoras Apple e IBM actuales.

## **1.2 Arquitectura del microprocesador**

Los elementos más importantes de un microprocesador son: unidad aritmética lógica ALU y la unidad de control UC

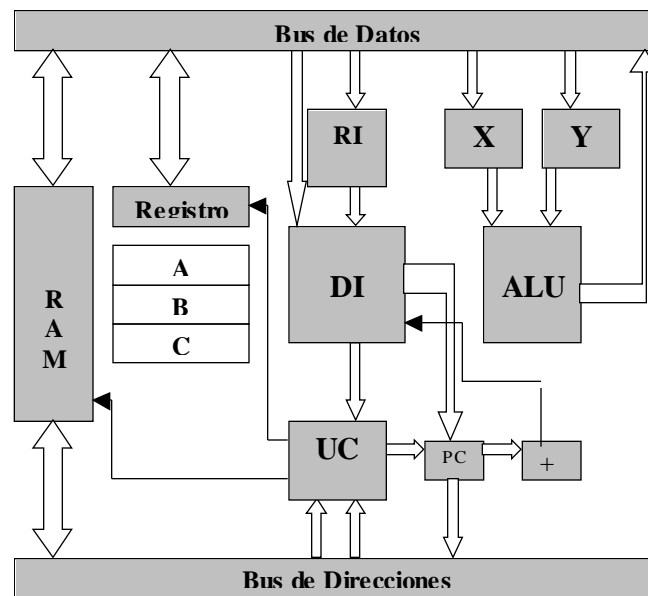
La unidad aritmético lógica es la que realiza las operaciones del microprocesador, se encarga de sumar, restar y hacer operaciones lógicas con los operandos que le llegan de los registros X e Y. La unidad de control gobierna todos los demás elementos con unas líneas de control que se van encendiendo y apagando sincronizadamente con la señal de reloj.

Al reiniciar el microprocesador, la unidad de control recibe una señal de reinicio y prepara al resto del sistema. Recibe la señal de reloj que marca la velocidad del procesador. El registro PC, o contador de programa, se carga con la dirección de memoria en la que empieza el programa.



- La unidad de control hace que el contador de programa (PC) aparezca en el bus de direcciones y le indica a la RAM que quiere leer un dato que tiene almacenado en esa posición.
- La memoria pone el dato (instrucción del programa) en el bus de datos, desde que se carga en el registro de instrucciones (RI). La unidad de control procesa esto y va activando los movimientos de datos.
- La instrucción pasa del RI al decodificador de instrucciones (DI) que contiene una tabla con el significado de la instrucción. El DI ejecuta la instrucción y sino puede consulta con la unidad de control.- Si la instrucción fuese una suma, la UC cargaría los valores a sumar en los registros A y B de la ALU. Luego le ordenaría a la ALU que los sumase y lo pusiera en el bus de datos.
- Luego la UC haría que el contador de programa avanzara un paso para ejecutar la siguiente instrucción y así sucesivamente.

Figura 1. Diagrama de bloques del microprocesador



Fuente: Barry B. Brey, LOS MICROPROCESADORES INTEL. Pág. 167

### 1.3 Evolución de los microprocesadores

Consolidadas las técnicas digitales de los años 60, se creó entonces la necesidad de profundizar en el estudio y desarrollo de las aplicaciones para los microprocesadores y la programación en lenguaje de máquina o *assembler*.

Fue aquel primer procesador 4004, presentado en el mercado el día 15 de noviembre de 1971, poseía unas características únicas para su tiempo. Para empezar, la velocidad de reloj sobrepasaba por poco los 100 Khz., disponía de un ancho de bus de 4 bits y podía manejar un máximo de 640 bytes de memoria. Realmente era un gran logro que para entonces podía realizar gran cantidad de tareas, pero que no tiene punto de comparación con los actuales microprocesadores. Entre sus aplicaciones, destaca su presencia en la calculadora *Busicom*, así como dotar de los primeros tintes de inteligencia a objetos inanimados.

Poco tiempo después, el 1 de abril de 1972, Intel anunciaba una versión mejorada de su procesador. Se trataba del 8008, que contaba como principal novedad con un bus de 8 bits, y la memoria direccionable se ampliaba a los 16 KBytes. Además, llegaba a la cifra de los 3500 transistores, casi el doble que su predecesor, y se le puede considerar como el antecedente del procesador que serviría de corazón a la primera computadora personal. Justo dos años después, Intel anunciaba ese tan esperado primer computador personal, de nombre Altair, cuyo nombre proviene de un destino de la nave *Enterprise* en uno de los capítulos de la popular serie de televisión *Star Trek*, la semana en la que se creó la computadora. Esta computadora tenía un costo de aproximadamente 400 dólares de la época, y el procesador suponía multiplicar por 10 el rendimiento del anterior, gracias a sus 2 MHz de velocidad (por primera vez se utiliza esta medida), con una memoria de 64 KBytes. En unos meses, logró vender decenas de miles de unidades, en lo que suponía la aparición de la primera computadora que la gente podía comprar.

En los meses de junio de 1978 y de 1979 hacían su aparición los microprocesadores 8086 y 8088, que pasaron a formar el denominado IBM PC, que vendió millones de unidades de computadoras de mesa a lo largo y ancho del mundo. De los dos procesadores, el más potente era el 8086, con un bus de 16 bits, velocidades de reloj de 5, 8 y 10 MHz, 29000 transistores usando la tecnología de 3 micras y hasta un máximo de 1 Mega de memoria direccionable. El rendimiento se había vuelto a multiplicar por 10 con respecto a su antecesor. En cuanto al procesador 8088, era exactamente igual a éste, salvo la diferencia de que poseía un bus de 8 bits en lugar de uno de 16, siendo más barato y obteniendo mejor respaldo en el mercado.

### **1.3.1 Procesador 80286**

En el año 1982, concretamente el 1 de febrero, Intel dio un nuevo vuelco a la industria con la aparición de los primeros 80286. Este podía utilizar la denominada memoria virtual, que en el caso del 286 podía llegar hasta 1 Giga. Contaba con un bus de 16 bits, 134000 transistores usando una tecnología de 1.5 micras, un máximo de memoria direccionable de 16 Megas y unas velocidades de reloj de 8, 10 y 12 MHz. En términos de rendimiento, se puede decir que se había multiplicado entre tres y seis veces la capacidad del 8086, y suponía la primera computadora que no fabricaba IBM en exclusiva, sino que otras compañías, alentadas por los éxitos del pasado, se decidieron a crear sus propias máquinas. Como dato curioso, basta mencionar el hecho de que en torno a los seis años que se le concede de vida útil, hay una estimación que apunta a que se colocaron en torno a los 15 millones de computadoras en todo el mundo.

### **1.3.2 Procesador 80386DX**

El año de 1985 es clave para la historia de los procesadores. El 17 de octubre Intel anunció la aparición del procesador 80386DX, el primero en poseer una arquitectura de 32 bits, lo que suponía una velocidad a la hora de procesar las instrucciones realmente importante con respecto a su antecesor. Dicho procesador contenía en su interior en torno a los 275000 transistores, más de 100 veces los que tenía el primer 4004 después de tan sólo 14 años. El reloj llegaba ya hasta un máximo de 33 MHz, y era capaz de direccionar 4 Gigas de memoria, tamaño que todavía no se ha superado por otro procesador de Intel dedicado al mercado doméstico. En 1988, Intel desarrollaba un poco tarde un sistema sencillo de actualizar los antiguos 286 gracias a la aparición del 80386SX, que sacrificaba el bus de datos para dejarlo en uno de 16 bits, pero a menor costo. Estos procesadores irrumpieron con la explosión del entorno gráfico Windows, desarrollado por Microsoft unos años antes, pero que no había tenido la suficiente aceptación por parte de los usuarios. Windows vino a ser una gran ayuda para la industria, pues permitió que personas de cualquier condición pudiera manejar una computadora con unos requerimientos mínimos de informática.

### **1.3.3 Procesador Intel 80486DX**

No se tuvo que esperar mucho para que el 10 de abril de 1989 apareciera el Intel 80486DX, de nuevo con tecnología de 32 bits y como novedades principales, la incorporación del *caché* de nivel 1 (L1) en el propio encapsulado, lo que aceleraba enormemente la transferencia de datos de este *caché* al procesador, así como la aparición del coprocesador matemático, también integrado en el procesador, dejando por tanto de ser una opción como lo era en los anteriores 80386.

Dos cambios que unido al hecho de que por primera vez se sobrepasaban el millón de transistores usando la tecnología de una micra (aunque en la versión de este procesador que iba a 50 MHz se usó ya la tecnología 0.8 micras), hacía posible la aparición de programas de calidad sorprendente, entre los que los juegos ocupan un lugar destacado. Se había pasado de computadoras en las que prácticamente cualquier tarea compleja requería del intérprete de comandos de MS-DOS para poder ser realizada, a otros en los que con mover el cursor y pinchar en la opción deseada simplificaba en buena medida las tareas más comunes. Por su parte, Intel volvió a realizar, por última vez hasta el momento, una versión de este procesador dos años después. Se trataba del 80486SX, idéntico a su hermano mayor salvo que no disponía del famoso coprocesador matemático incorporado, lo que suponía una reducción del costo para aquellas personas que desearan introducirse en el segmento sin necesidad de pagar una suma elevada

### **1.3.4 Procesador Pentium**

Luego de esto Intel anunció una nueva gama de procesadores que multiplicaría de forma general por cinco los rendimientos medios de los 80486. Se trataba de los Pentium, conocidos por P5. Estos procesadores pasarán a la historia por ser los primeros a los que Intel no los bautizó con un número, y sí con una palabra. Esto se debió a que otras compañías dedicadas a la producción de procesadores estaban utilizando los mismos nombres puesto que no se podía registrar una cadena de ellos como marca, y por lo tanto, eran de dominio público. De modo que a Intel no le quedó más remedio que ponerle una palabra a su familia de procesadores. Estos procesadores que partían de una velocidad inicial de 60 MHz, llegaron hasta los 200 MHz, algo que no se sospechaba unos años atrás.

Con una arquitectura real de 32 bits, se usaba de nuevo la tecnología de 0.8 micras, con lo que se lograba realizar más unidades en menos espacio. Los resultados no se hicieron esperar, y las compañías empezaron a lanzar programas y juegos exclusivamente para el Pentium,

### **1.3.5 Procesador Pentium II y III**

La aparición, el 27 de marzo de 1995, del procesador Pentium Pro dio para los servidores de red y las estaciones de trabajo una nueva área, la potencia de este nuevo procesador no tenía comparación hasta entonces, gracias a la arquitectura de 64 bits y el empleo de una tecnología revolucionaria como es la de 0.32 micras, lo que permitía la inclusión de cinco millones y medio de transistores en su interior. El procesador contaba con un segundo procesadores en el mismo encapsulado, que se encargaba de mejorar la velocidad de la memoria *caché*, lo que resultaba en un incremento del rendimiento sustancioso. Las frecuencias de reloj se mantenían como límite por arriba en 200 MHz, partiendo de un mínimo de 150 MHz.

Una evolución que demostró Intel hace muy poco con un nuevo procesador, denominado Pentium II, que viene a ser simplemente un nuevo ingenio que suma las tecnologías del Pentium Pro con el MMX.

### **1.3.6 Procesador Pentium 4**

El Pentium 4 (erróneamente escrito *Pentium IV*) es un microprocesador de séptima generación basado en la arquitectura x86 y fabricado por Intel. Es el primer microprocesador con un diseño completamente nuevo desde el Pentium Pro de 1995. El Pentium 4 original, denominado *Willamette*, trabajaba a 1,4 y 1,5 GHz; y fue lanzado en noviembre de 2000.

El Pentium 4 no mejoró el viejo diseño P6 según las dos tradicionales formas para medir el rendimiento: velocidad en el proceso de enteros u operaciones de punto flotante. La estrategia de Intel fue sacrificar el rendimiento de cada ciclo para obtener a cambio mayor cantidad de ciclos por segundo y una mejora en las instrucciones SSE. Al igual que los demás procesadores de Intel, el Pentium 4 se comercializa en una versión para equipos de bajo presupuesto (Celeron), y una orientada a servidores de gama alta (Xeon).

### **1.3.7 Procesador Intel doble núcleo**

Microprocesador de Intel con dos núcleos de ejecución, lanzado en enero del 2006, están optimizados para las aplicaciones de subprocesos múltiples y para la multitarea. Puede ejecutar varias aplicaciones exigentes simultáneamente, como juegos con gráficos potentes o programas que requieran muchos cálculos, al mismo tiempo que puede descargar música o analizar la computadora con su antivirus en segundo plano.

Este microprocesador implementa dos MB de *caché* compartida para ambos núcleos más un bus frontal de 667 MHz; además implementa un nuevo juego de instrucciones para multimedia (SSE3) y mejoras para las SSE y SSE2, sin embargo, el desempeño con enteros es ligeramente inferior debido a su *caché* con mayor tiempo de retardo. También incluye soporte para la tecnología Bit NX.

**Tabla I. Especificaciones técnicas de los primeros microprocesadores Intel**

Número de procesador	Fecha de presentación	Velocidad de reloj	Ancho de bus	Número de transistores	Memoria direccionable	Memoria virtual	Breve descripción
4004	15/11/71	108 KHz.	4 bits	2.300 (10 micras)	640 byte		Primer integrado con manipulación aritmética
8008	1/4/72	108 KHz.	8 bits	3.500	16 Kbytes		Manipulación Datos/texto
8080	1/4/74	2 MHz.	8 bits	6.000	64 Kbytes		prestaciones del 8008
8086	8/6/78	5 MHz. 8 MHz. 10 MHz.	16 bits	29.000 (3 micras)	1 Megabyte		10 veces las ventajas del 8080
8088	1/6/79	5 MHz. 8 MHz.	8 bits	29.000			Idéntico al 8086 excepto en su bus externo de 8 bits
80286	1/2/82	8 MHz. 10 MHz. 12 MHz.	16 Bits	134.000 (1.5 micras)	16 Megabytes	1 Gigabyte	De 3 a 6 veces las ventajas del 8086
Microprocesador Intel 386 DX	17/10/85	16 MHz. 20 MHz. 25 MHz. 33 MHz.	32 Bits	275.000 (1 micra)	4 Gigabytes	64 Terabytes	Primer integrado x86 capaz de manejar juegos de datos de 32 bits
Microprocesador Intel 386 SX	16/6/88	16 MHz. 20 MHz.	16 Bits	275.000 (1 micra)	4 gigabytes	64 Terabytes	Bus capaz de direccionar 16 bits procesando 32bits a bajo costo
Microprocesador Intel 486 DX	10/4/89	25 MHz. 33 MHz. 50 MHz.	32 Bits	(1 micra, 0.8 micras en 50 MHz.)	4 Gigabytes	64 Terabytes	Caché de nivel 1 en el integrado



Continúa

Microprocesador Intel 486 SX	22/4/91	16 MHz. 20 MHz. 25 MHz. 33 MHz.	32 Bits	1.185.000 (0.8 micras)	4 Gigabytes	64 Terabytes	Idéntico en diseño al Intel 486DX, pero sin coprocesador matemático
Procesador Pentium	22/3/93	90 MHz. 100 MHz. 120 MHz. 133 MHz. 150 MHz. 166 MHz. 200 MHz.	32 Bits	3,1 millones (0.8 micras)	4 Gigabytes	64 Terabytes	Arquitectura escalable. Hasta 5 veces las ventajas del 486 DX a 33 MHz.
Procesador PentiumPro	27/3/95	150 MHz. 180 MHz. 200 MHz.	64 Bits	5,5 millones (0.32 micras)	4 Gigabytes	64 Terabytes	Arquitectura de ejecución dinámica con procesador de altas ventajas
Procesador PentiumII	7/5/97	233 MHz. 266 MHz. 300 MHz.	64 Bits	7,5 millones (0.32 micras)	4 Gigabytes	64 Terabytes	SEC., MMX, Doble Bus Indep., Ejecución Dinámica

## 1.4 Los microprocesadores en la actualidad

La evolución del microprocesador a partir del 2000, se presenta en la tabla II.

Tabla II. **Evolución de los microprocesadores por año.**

Año de presentación	Intel	AMD
2000	Pentium 4	Athlon XP, Duron
2004	Pentium M	
2005	Pentium D, Extreme Edition, Core Duo	Athlon 64 Athlon FX
2006	Core 2 Duo Core 2 Extreme	Athlon 64 X2
2007	Core 2 Quad	Quad Core
2008	Procesadores con más de 8 núcleos	Procesadores con más de 8 núcleos

### 1.4.1 El futuro de los microprocesadores

La evolución que están sufriendo los procesadores es algo que no escapa de nuestra atención. El último paso conocido ha sido la implementación de la nueva arquitectura de 0.25 micras, que viene a sustituir de forma rotunda la empleada hasta el momento, de 0.35 micras en los últimos modelos de procesador. Esto va a significar varias cosas en un futuro no muy lejano. Para empezar, la velocidad se incrementará una media del 33 por ciento con respecto a la generación de anterior. Es decir, el mismo procesador usando esta nueva tecnología puede ir un 33 por ciento más rápido que el anterior. Para tener una idea del tamaño de esta tecnología, el valor de 0.25 micras son

unas 400 veces más pequeñas que un pelo de cualquier persona. Y este tamaño es el que tienen los transistores que componen el microprocesador.

El transistor es el que permite el paso de la corriente eléctrica. Dicha corriente eléctrica circula entre dos puntos, de modo que cuanto menor sea esta distancia, más cantidad de veces podrá pasar pues el tiempo de paso es menor. Aunque se hablan de millonésimas de segundo, se debe tener en cuenta que un procesador está trabajando continuamente, de modo que ese tiempo que parece insignificante cuando es sumado a lo largo de las miles de millones de instrucciones que se realizan, nos puede dar una cantidad de tiempo bastante importante. De modo que la tecnología que se utilice puede dar resultados totalmente distintos incluso utilizando el mismo procesador.

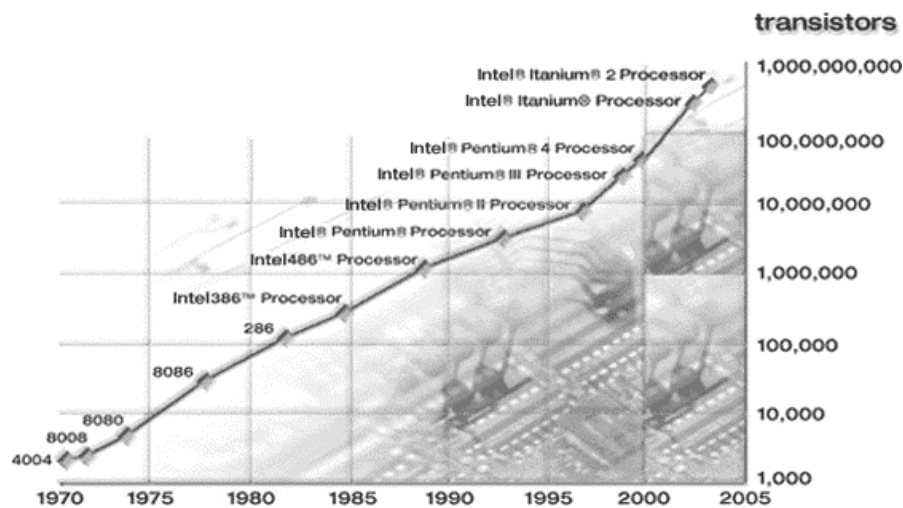
Por el momento, en un futuro cercano además de contar con la arquitectura de 0.25 micras, se alcanzará una de 0.07 para el año 2011, lo que supondrá la introducción en el procesador de mil millones de transistores y alcanzando una velocidad de reloj cercana a los 10000 MHz, es decir, 10 GHz.

### **1.4.2 La ley de Moore**

El doctor Gordón Moore, uno de los fundadores de la Corporación Intel, formuló en el año 1965 una ley que se ha venido a conocer como la "Ley de Moore". Esta habla que el número de transistores contenidos en un microprocesador se dobla más o menos cada dieciocho meses. Esta afirmación, que en principio estaba destinada a los dispositivos de memoria, pero también los microprocesadores han cumplido la ley. Una ley que significa para el usuario que cada dieciocho meses, de forma continúa, pueda disfrutar de una tecnología mejor, algo que se ha venido cumpliendo durante los últimos 30 años, y de lo que se espera siga vigente en los próximos quince o veinte años. De modo que el usuario puede disponer de mejores equipos, aunque también significa la necesidad de cambiar de equipo cada poco tiempo.

Hay muchas personas familiarizadas con los incrementos exponenciales de Intel en el número de transistores integrados en los procesadores y en otros ingredientes de primer nivel para plataformas. Estos incrementos, tal y como se ilustra en la figura 2 siguiente, nos han llevado de una forma sólida y fiable hacia más rendimiento informático según se mide en millones de instrucciones por segundo (MIPS) ha subido debido a cómputos de transistores en aumento.

Figura 2. Ley de Moore



Fuente: [www.intel.com](http://www.intel.com)

Pero la Ley de Moore también significa un descenso en los costos de producción. A medida que los ingredientes de las plataformas y los componentes basados en el silicio obtienen más rendimiento, resulta exponencialmente más barato fabricarlos y, por consiguiente, son más abundantes, más potentes y están más integrados en nuestra vida cotidiana. Los microprocesadores de hoy día equipan todo tipo de artículos, desde juguetes hasta semáforos.

## **2. MICROPROCESADORES DE MÚLTIPLES NÚCLEOS**

### **2.1 Tecnología multitarea**

Como alternativa a la escasa viabilidad de los sistemas multiprocesador “reales” en el pasado, Intel desarrolló la tecnología multitarea, mediante la cual sus microprocesadores pueden trabajar como dos CPU “virtuales” ejecutando en paralelo dos hilos (tareas) de ejecución.

Esta tecnología emplea una segmentación dinámica de la CPU, utilizando para ello las unidades de ejecución y otros recursos que no están siendo utilizados por el sistema. Por tanto, esta tecnología sólo es efectiva en condiciones de carga de trabajo favorables, es decir, cuando los recursos de la CPU no están totalmente ocupados.

En estos casos, la tecnología Multitarea puede ofrecer una aceptable mejora de rendimiento, especialmente en la ejecución de aplicaciones con soporte multi hilo, aunque en ningún caso esta técnica ofrecerá el rendimiento de un sistema multiprocesador real.

Esta tecnología consiste en usar dos procesadores lógicos dentro de un único procesador físico, el resultado es una mejoría en el uso del procesador, ya que al simular dos procesadores puede aprovechar mejor los recursos del procesador y por lo tanto una mejora en la velocidad de las aplicaciones. Según Intel la mejora que se obtiene es aproximadamente de un 30 por ciento.

De todas formas, las aplicaciones que pretendan aprovechar la capacidad de la tecnología Multitarea deben haber sido programadas para utilizar múltiples hilos de lo contrario no se conseguirá el paralelismo en la ejecución que se pretende.

El principal sistema para acelerar los procesadores consiste en dividir la ejecución de cada instrucción en varios pasos independientes: lectura de la instrucción, identificación, lectura de datos, ejecución y escritura de resultados. Cada uno de estos pasos se puede ejecutar en una parte diferente del procesador, por lo que si se hace así, se pueden ejecutar cinco instrucciones en el tiempo que antes se ejecutaba una sola. Es una idea similar a una cadena de montaje: el hecho de separar el montaje de vehículos en varias fases no hace que cada vehículo tarde menos en hacerse, pero salen más vehículos por unidad de tiempo porque mientras se monta el motor en uno.

Por otra parte, la ejecución es una parte que también se puede subdividir en muchas más fases, consiguiendo así acelerar aún más la velocidad de un procesador; así, si se permite que las unidades funcionales de la unidad de ejecución puedan funcionar en paralelo, se puede ejecutar a la vez una instrucción de copia de datos (que usa una unidad funcional de almacenamiento) y una instrucción de suma (que usa una unidad funcional aritmética, una UAL).

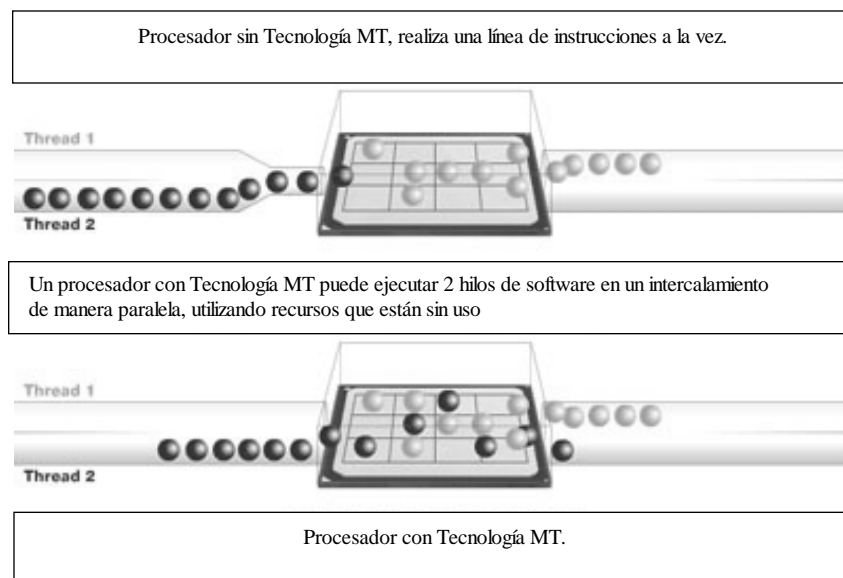
Esta idea permite acelerar la ejecución cuando las instrucciones consecutivas usen unidades funcionales distintas, y necesita muy pocos transistores extra sobre la oblea; sin embargo, si en un programa hay varias instrucciones aritméticas seguidas, o varias de transferencia de datos, etc., no se podrá emplear esta ventaja, porque todas ellas usan la misma unidad funcional. La solución consiste en añadir varias unidades funcionales de cada tipo, y es esto precisamente lo que hace que cada nuevo procesador use más y más transistores.

Esto podía ser un problema hace algunos años, cuando la densidad de integración en las obleas era relativamente baja; hoy en día, el impacto en el precio por implementar este sistema con el máximo de unidades posibles es prácticamente nulo, gracias a los avances en las técnicas de fabricación. El verdadero costo viene de los gastos de desarrollo y de mercado.

Esta tecnología ha sido una de las innovaciones con poco sentido que obligan a los informáticos a sustituir sus equipos por otros con Multitarea, y el cual, no representa un gran avance en el ahorro de recursos, ni aumento de velocidad de los sistemas operativos. La diferencia entre Multitarea y un procesador Núcleo 2 dúo, es que el segundo sí presenta dos núcleos en un encapsulado, ya que el Multitarea solamente simula dos procesadores mediante hilos en paralelo dentro del procesador.

Resumiendo, Multitarea le hace creer al usuario mediante el sistema operativo que tiene dos microprocesadores (si el sistema operativo lo soporta, como Linux) cuando en realidad tiene incorporado un solo microprocesador. Simula una placa madre con doble microprocesador. Esto permite procesar tareas más rápido, la velocidad aumenta pero un usuario final notará una mejora de 20 por ciento.

Figura 3. Ejecución de tareas en microprocesadores



Fuente: [www.intel.com](http://www.intel.com)

## 2.2 Sistemas multiprocesador

Los sistemas multiprocesador son sistemas donde hay dos o más procesadores físicos, y cada uno ejecuta un grupo de procesos de forma independiente. En condiciones ideales, el rendimiento obtenido es la suma de los rendimientos de cada procesador, en la práctica, los cuellos de botella en la comunicación inter proceso, la inadecuada programación y otros factores pueden hacer que el rendimiento final sea del 80-90% del teórico máximo.

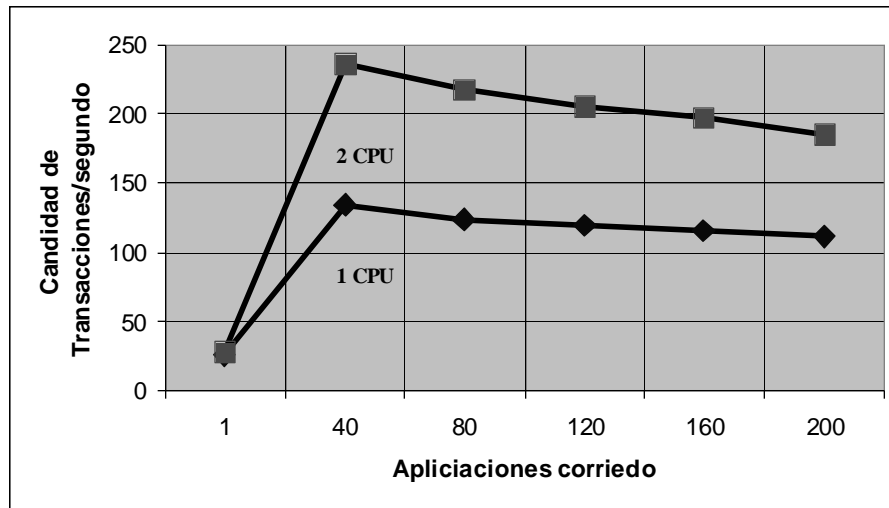
Esta técnica es cara porque necesita montar varios procesadores, los cuales son relativamente caros de por sí, en una placa especial, que es cara debido a la baja demanda de este tipo de sistemas.

Por otra parte, hace falta un sistema operativo capaz de trabajar con sistemas multiprocesador, tal como Windows NT, 2000 o XP, o bien Linux. Con Windows 98 sólo funcionará uno de los procesadores, quedándose el resto completamente inactivos. Finalmente, sólo se puede obtener rendimiento extra con programas escritos adecuadamente. Es bastante difícil conseguir un aumento de rendimiento con su programa de correo o su navegador de Internet, porque no son programas multiproceso. El multiproceso se basa en dividir la tarea a realizar en múltiples subtareas que se ejecutan a la vez y de forma independiente (aunque pueden intercambiar datos entre ellas de forma puntual). Estas subtareas se ejecutan alternativamente sobre el mismo procesador cuando se ejecutan en un sistema con un único procesador (caso de una computadora normal); pero cuando la computadora dispone de varios procesadores, el sistema operativo puede enviar cada una de las subtareas a un procesador distinto, de forma que se ejecuten a pleno rendimiento. Es ahí donde se consigue un aumento bastante grande de velocidad.



En los sistemas de cuatro procesadores con respecto al de dos procesadores su rendimiento no tiene mucha diferencia.

Figura 4. Rendimiento de procesadores

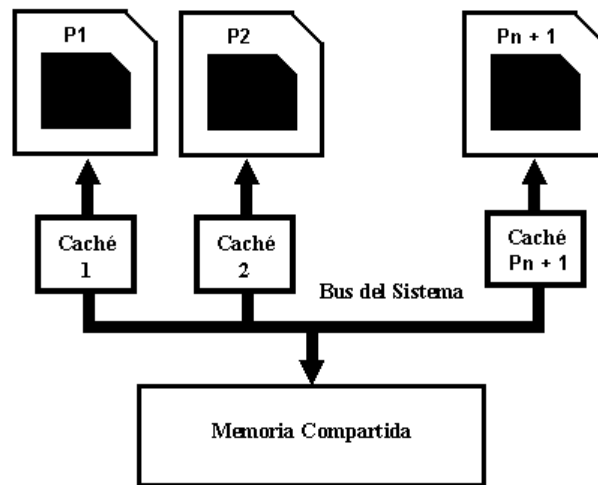


Los procesadores de doble núcleo pertenecen a lo que en la industria informática se conoce como sistemas multiprocesador. Estos sistemas son una de las alternativas más usadas para mejorar el rendimiento de los servidores y estaciones de trabajo, basándose en un concepto sencillo: añadir más procesadores para llevar a cabo diferentes tareas en paralelo aumentando así la velocidad y potencia del sistema.

Pero detrás de esta idea existe una compleja arquitectura hardware que necesita un sistema operativo y aplicaciones escritas específicamente para ejecutarse en más de un microprocesador simultáneamente, mediante un modo de trabajo conocido como SMP (multiproceso simétrico) que básicamente permite asignar hilos de ejecución o procesos a los diferentes procesadores del sistema.

En lo que a las computadoras personales se refiere, el elevado costo de las placas que admitían más de una CPU y la escasez de software optimizado, terminó provocando la práctica desaparición de estos sistemas, resultando más rentable invertir en un equipo de un solo procesador rápido.

Figura 5. Sistema multiprocesamiento simétrico



## 2.3 Microprocesadores de doble núcleo y cuádruple núcleo

### 2.3.1 El microprocesador de doble núcleo

Como su nombre indica, un CPU de doble núcleo es un microprocesador que combina en el mismo encapsulado dos CPU independientes. Internamente, cada una de estas CPU es capaz de ejecutar su propio flujo de instrucciones accediendo a la memoria principal del sistema, que funciona como recurso compartido. Para ello cada CPU cuenta con su propia memoria *caché* independiente y existe un mecanismo de arbitraje que garantiza un ancho de banda de memoria óptimo para cada uno de los “núcleos”.

El cambio a los procesadores doble núcleo fue posible debido a los avances en la tecnología de fabricación de semiconductores y, en el caso concreto de AMD e Intel, al proceso de fabricación de 90 nanómetros que permite integrar transistores de bajo consumo e interconexiones de alta velocidad.

Las primeras soluciones doble núcleo se remontan al año 2000, en concreto al procesador Power 4 desarrollado por IBM, y posteriormente han sido muchas otras las compañías que han desarrollado soluciones doble núcleo.

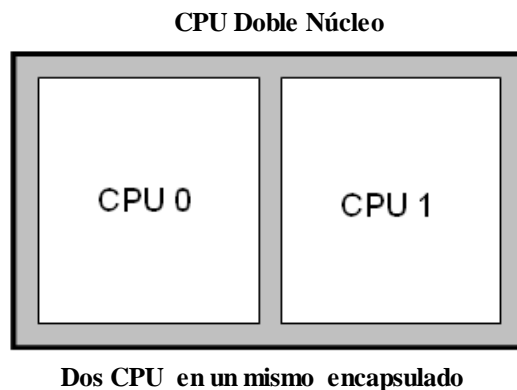
Un procesador de doble núcleo es un microprocesador en el cual hay dos procesadores (físicos) independientes en el mismo encapsulado, además estos procesadores de doble núcleo poseen para cada procesador interno una memoria *caché* de segundo nivel (L2) de 1 ó 2 MB de capacidad, también comparten la memoria principal del sistema para la carga de sus propios procesos.

En este caso los “Cuellos de botella” no podrían producirse, ya que existe un mecanismo de arbitraje que hace que cada núcleo tenga un ancho de banda óptimo. Desde un punto de vista técnico los nuevos microprocesadores de doble núcleo ofrecen importantes ventajas respecto a los sistemas multiprocesadores tradicionales. Al encontrarse los dos CPU dentro del mismo encapsulado, la mayoría de señales eléctricas necesarias para la comunicación del sistema viajarán dentro del mismo circuito integrado, lo que se traduce en menor consumo eléctrico y menor espacio necesario en comparación con los sistemas formados por dos CPU físicos independientes.

Sin embargo, al compararlo con un sistema de un solo procesador se tiene el caso contrario: los procesadores doble núcleo consumen por norma general más energía, disipan más calor (lo que en muchos casos obliga a reducir la velocidad de los microprocesadores) y no todos son compatibles con las placas base y fuentes de alimentación actuales.

En lo que respecta al software, el mayor o menor rendimiento que pueda ofrecer un sistema doble núcleo depende del soporte para la ejecución en paralelo que ofrezca tanto el sistema operativo como las aplicaciones con las que se trabaja. Windows XP dispone de soporte multihilo pero existen muchas aplicaciones actuales que procesan gran cantidad de datos sin hacer uso de algoritmos de gran complejidad por ejemplo, los videojuegos que no aprovecharán las ventajas de un sistema multiprocesador e incluso podrían encontrar un cuello de botella en esta arquitectura.

Figura 6. **CPU de doble núcleo**

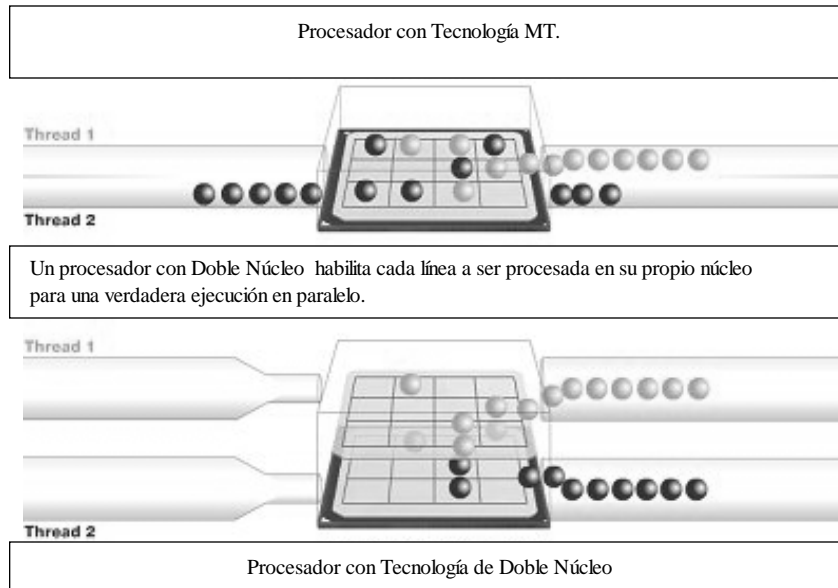


En el caso de AMD el modelo que destaca con esta tecnología es el Athlon 64 x2 4800+ y en el caso de Intel es el modelo Pentium Extreme edición 840. Intel implementó en sus procesadores de doble núcleo la tecnología Multitarea disponiendo a los sistemas operativos y aplicaciones de 4 procesadores virtuales, dos para cada núcleo.

En el caso de AMD incorpora el canal Multitarea a 2GHz para la comunicación con los distintos integrados de la placa como el controlador base entre ambos núcleos.

### 2.3.2 Beneficios de los procesadores múltiples

Figura 7. CPU con tecnología multitarea



Fuente: [www.intel.com](http://www.intel.com)

Una de las ventajas que presenta esta tecnología es un menor consumo eléctrico con respecto a los sistemas de multiprocesamiento ya que las señales eléctricas circularían por el mismo integrado, también presentan un menor espacio físico en comparación con el mismo tipo de sistemas (multiprocesamiento) que necesitan placas bases de gran tamaño para montar dos o más procesadores con sus disipadores y ventiladores.

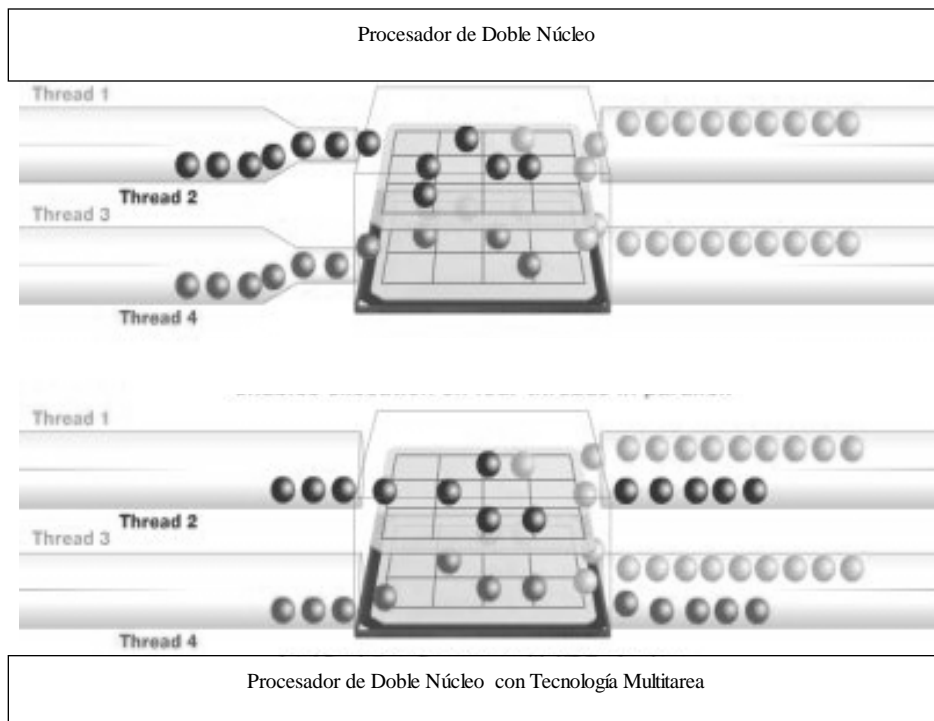
En cambio la tecnología de doble núcleo disipa más calor en comparación con los sistemas de un solo procesador.

Otro inconveniente que presenta es su compatibilidad debido a que muchas placas bases no están adaptadas a este tipo de sistemas, también sucede esto a las fuente de alimentación que necesitan más potencia que las normales y conectores preparados para poder alimentar los procesadores de doble núcleo.

Para los procesadores de Cuádruple núcleo la tecnología es la misma, y el rendimiento similar ya que se utiliza la misma tecnología de tamaño de encapsulado en la oblea, Pero se logran encapsular 4 procesadores, logrando con esto realizar realmente 4 hilos de instrucciones.

Y si a esto le sumamos la capacidad de Tecnología Multitarea, se logra para un microprocesador de doble núcleo una capacidad virtual de 8 y para uno de cuádruple núcleo una de 16.

Figura 8. CPU doble núcleo con tecnología multitarea



Fuente: [www.intel.com](http://www.intel.com)

## **2.4 Microprocesador de un núcleo comparado a múltiples núcleos**

### **2.4.1 Conceptos de comparación**

Para iniciar a comparar es necesario de especificar métodos de comparación, que cumplan con ciertos parámetros los cuales sean imparciales, lógicos y que den una noción verdadera de lo que se busca. Para ello existen conceptos sobre los cuales se hablará para colocar en ellos cierta cantidad de puntaje en las comparaciones.

Los MHz como la medida principal de desempeño, es un error. Los MHz importan y mucho a la hora de establecer el desempeño que ofrece un procesador. Pero esa afirmación por sí sola es incompleta.

Los MHz importan dentro de una misma familia de procesadores en la que todas las demás características son idénticas. En otras palabras, los MHz solos no son medida objetiva de desempeño, por ejemplo, un procesador de 3.2GHz puede rendir menos que uno de 1.6GHz.

A comienzos de los años 90, se afirmaba que la física de estado sólido no permitiría alcanzar 1GHz. Pero hacia los años 2002-2003 salieron prototipos de Pentium 4 corriendo a 5.2GHz. Pero esos mismos prototipos indicaron lo difícil que sería enfriar el calor producido por tantos MHz y conllevó una decisión importante en la industria: escalar el desempeño mediante el uso de múltiples núcleos.

Así inició la época de los múltiples núcleos y terminó la era de los MHz.

Con la física de transistores, si se reduce los MHz en 15% en la CPU, el consumo de energía se reduce en 50%. Así, si se une dos Núcleos en una misma oblea, el consumo total de energía de ambos vuelve a ser el 100% original, pero ahora con el poder de dos procesadores el rendimiento crece en un 70%. Y así ocurre con 4 núcleos, 8 núcleos, etc. Con el fin de entender mejor los desafíos de la era múltiple núcleo, Intel desarrollo una oblea con 80 núcleos en el año 2007. Lo que de allí se aprenda será clave en las siguientes generaciones de procesadores.

La microarquitectura Core aplicada a mediados del año 2006 hizo aún menos relevantes los MHz. Por ejemplo, un procesador Pentium Dual-Core E2140 que corre a 1.6GHz ofrece mejor desempeño que un Pentium D 935 de 3.2GHz según pruebas realizadas con software de comparación. El primero alcanza los 80 puntos de desempeño con microarquitectura de Núcleos y el segundo 79 puntos con microarquitectura de red de impulsos, la antecesora de la tecnología de Núcleos. Un empate técnico en desempeño con la mitad de los MHz siendo ambos procesadores de doble núcleo.

Disminuir en 15% los MHz baja el consumo en 50% entonces el consumo de energía bajo, se traduce en computadoras menos ruidosas y en portátiles con mayor duración de la batería.

Gradualmente, los productos basados en micro arquitectura red de impulsos del 2000 están dejando de ser fabricados para dar paso a aquellos basados en micro arquitectura de Núcleos. Como ejemplo de basados en red de impulsos esta el microprocesador Pentium 4 y Pentium D, los basados en núcleos, esta el Pentium doble núcleo y Núcleo 2 Duo.



Entonces, es viable comparar desempeños usando MHz cuando todos los demás parámetros son idénticos y lo único que cambia son los MHz. Es decir, misma microarquitectura, mismo tamaño de memoria *caché*, misma frecuencia de bus, cantidad de núcleos.

La *caché* es una memoria de velocidad muy alta que almacena los datos e instrucciones de uso frecuente. La información de la *caché* facilitada por esta utilidad puede incluir los tamaños de *caché* de nivel 3, nivel 2 y nivel 1 de instrucciones y de datos, según sean los tipos de *caché* que estén presentes y habilitados en el procesador. En los procesadores con varios núcleos, es posible que los bloques de *caché* sean independientes para cada núcleo por ejemplo, 2 x 1 MB o que estén compartidos entre ellos por ejemplo, 2 MB.

## **2.4.2 Tablas de especificaciones técnicas**

En un listado de especificaciones técnicas sobre cada microprocesador se puede analizar cada una de las ventajas que representa sobre su competidor mas cercano o bien la cantidad de desventajas sobre otro microprocesador de otra tecnología. Como lo es en este caso los de tecnología de simple núcleo con los de tecnología de Doble Núcleo.

La tabla siguiente es trabajada sobre parámetros necesarios de comparación únicamente sobre el microprocesador y no sobre el sistema al cual será unido, es decir, a la cantidad de memoria RAM que tendrá disponible, la tarjeta de video, o la conexión de red, las cuales afectan en un porcentaje el rendimiento del sistema.

Dentro de los parámetros más importantes listados están:

- Nombre del microprocesador, nombre del fabricante esto con el fin de poder nombrarlos y elegirlos en el mercado.
- Cantidad de núcleos, ya que en la selección se comparan ventajas de microprocesadores de un núcleo contra los de Doble Núcleo y entre los de misma tecnología.
- Arquitectura: El tamaño y espaciado de los transistores (grabados de silicio) de los procesadores que determinan parcialmente la velocidad de conmutación. El diámetro de los transistores se mide en micras. El proceso de 90 nm (un nanómetro es una mil millonésima parte de un metro) combina un rendimiento más elevado, transistores de potencia más baja, silicio deformado, interconectores de cobre de alta velocidad, entre más bajo sea el número éste tendrá mayor capacidad de transistores en el encapsulado y consumirá menos potencia. Para 90 nm se pueden encapsular 233,2 millones de transistores
- Bus del sistema (FSB): La velocidad del bus que conecta el procesador con la memoria principal (RAM). Puesto que los procesadores son cada día más rápidos, el bus del sistema es uno de los cuellos de botella principales de las computadoras modernas. Las velocidades de bus normales son 400 MHz, 533 MHz, 667 MHz y 800 MHz.
- *Caché L2*: El tamaño de *caché* de 2do. nivel. La *caché* L2 es la memoria ultrarrápida que almacena en la memoria intermedia la información transferida entre el procesador y la RAM más lenta, en un intento de acelerar este tipo de transferencias.

- Velocidad de reloj: La velocidad a la que el procesador ejecuta las instrucciones. Cada procesador cuenta con un reloj interno que regula la frecuencia a la que se ejecutan las instrucciones.

**Tabla III. Tabla técnica para procesadores Intel**

Nombre de Procesador	Fabricante	Cantidad de Núcleos	Velocidad de reloj	Bus del Sistema	Arquitectura	Memoria Caché	Disipación de Potencia	Tecnología Multitarea
Core™2 Extreme QX9650	Intel	4	3.0 GHz	1333 MHz	45 nm	12 MB L2	140 W	No soportada
Core™2 Quad Q6700	Intel	4	2.66 GHz	1066 MHz	65 nm	8 MB L2	140 W	No soportada
Core2 Duo processor E6850	Intel	2	3 GHz	1333 MHz	65 nm	2x 256_L2 KB ; 4 MB	130 W	No soportada
Pentium® Extreme Edition 965	Intel	2	3,73 GHz	1066 MHz	65 nm	2x2MB	130 W	Soportada
Pentium® Dual-Core E2200	Intel	2	2,20 GHz	800 MHz	65 nm	1 MB L2	130 W	No soportada
Pentium® D 960	Intel	1	3,60 GHz	800 MHz	65 nm	2x 2MB L2	130 W	No Soportada
Pentium® 4 Extreme Edition	Intel	1	3,73 GHz	1066 MHz	90 nm	2 MB L2	100 W	No soportada
Pentium® 4 672 con	Intel	1	3,80 GHz	800 MHz	90 nm	2 MB L2	100 W	Soportada
Pentium® 4 672 con	Intel	1	2,80 GHz	533 MHz	90 nm	1 MB L2	100 W	Soportada

Microprocesadores **Intel Xeon** optimizados para aplicaciones de servidores estos cumplen requisitos para mayor cantidad de horas de trabajo, mejor ahorro de energía y mayores velocidades de trabajo y por ende su costo en el mercado es mayor que los de anteriores.

**Tabla IV. Tabla técnica para procesadores Intel Xeon**

Nombre de Procesador	Fabricante	Cantidad de Núcleos	Velocidad de reloj	Bus del Sistema	Arquitectura	Memoria Caché	Disipación de Potencia	Tecnología Multitarea
Xeon® X5482	Intel	4	3,20 GHz	1600 MHz	45 nm	12MB L2	150W	No soportada
Xeon® X5365	Intel	4	3,00 GHz	1333 MHz	65 nm	8 MB L2	120W	No soportada
Xeon® de bajo voltaje L5320	Intel	4	1,86 GHz	1066 MHz	65 nm	8 MB L2	50 w	No soportada
Xeon® de bajo voltaje	Intel	2	2,00 GHz	667 MHz	65 nm	2 MB L2	50 W	No soportada
Xeon® X3220	Intel	2	2,93 GHz	1066 MHz	65 nm	8 MB L2	130 W	No soportada
Xeon® 3085	Intel	2	3,00 GHz	1333 MHz	65 nm	4 MB L2	65 W	No soportada
Xeon® MP	Intel	1	3,33 GHz	667 MHz	90 nm	8 MB L2	120W	soportada
Xeon®	Intel	1	3,60 GHz	800 MHz	90 nm	2 MB L2	120W	soportada

**Tabla V. Tabla técnica para procesadores AMD**

Nombre de Procesador	Fabricante	Cantidad de Núcleos	Velocidad de reloj	Bus del Sistema	Arquitectura	Memoria Caché	Disipación de Potencia	Tecnología Multitarea
Athlon 64 X2 Dual-Core	AMD	2	2.3 GHz	2 GHz	65 nm	2 x 512 KB L2 ; 1MB	45 W	soportada
Athlon™ 64 X2 Dual-Core 6400+	AMD	2	3.2 GHz	2 GHz	45 nm	2 MB L2	125 W	No soportada
Athlon™ 64 FX	AMD	1	3 GHz	1.6 GHz	90 nm	2 MB L2	125 W	No soportada
Athlon™ 64	AMD	1	2.4 GHZ	1.6 GHZ	90 nm	1 MB L2	45 W	No soportada
Phenom™	AMD	1	2.3 GHZ	1.6 GHZ	65 nm	4x2MB	95 W	Soportada
Sempron™	Intel	1	2,20 GHz	1.6 GHZ	65 nm	512 KB L2	45 W	No soportada

Microprocesadores **AMD Opteron™** optimizados para aplicaciones de servidores estos cumplen requisitos para mayor cantidad de horas de trabajo, mejor ahorro de energía y mayores velocidades de trabajo y por ende su costo en el mercado es mayor que los de anteriores.

**Tabla VI. Tabla técnica para procesadores AMD Opteron**

Nombre de Procesador	Fabricante	Cantidad de Núcleos	Velocidad de reloj	Bus del Sistema	Arquitectura	Memoria Caché	Disipación de Potencia	Tecnología Multitarea
AMD Opteron™ 2347	AMD	4	1.9 GHz	1.6 GHz	65 nm	2 MB L3	75 W	soportada
AMD Opteron™ 8347	AMD	4	1.9 GHz	1.0 GHz	65 nm	2 MB L3	75 W	No soportada
AMD Opteron™ 2344 HE	AMD	4	1.7 GHz	1.0 GHz	65 nm	2 MB L2	55 W	soportada

### 2.4.3 Análisis de selección de microprocesador

Un análisis de microprocesadores por tabla de especificaciones técnicas requiere sean elegidos las mejores opciones para un trabajo determinado. En tal caso, para el procesamiento de datos obtenidos de una red de Telecomunicaciones GSM con un crecimiento mostrado en el capítulo 2, necesita de procesadores de tecnología de Doble Núcleo.

Por tal motivo en este análisis se compararán únicamente microprocesadores con capacidades similares pero de diferente fabricante, es decir un Intel y otro AMD.

Tales microprocesadores son:

AMD Athlon 64 X2 4800+  
Intel Pentium *Extreme Edition* 840

- AMD Athlon 64 X2 4800+

Las características de la tecnología doble núcleo de AMD que contienen los Athlon 64 X2 son compatibles con las placas base, disipadores y fuentes de alimentación existentes. Al igual que los procesadores Opteron de doble núcleo, con una actualización de la BIOS permite instalar estos procesadores en la gran mayoría de placas base con ranura 939 actuales.

Los Athlon 64 X2 tienen una disipación máxima de 110 W, lo que no conlleva problema para las fuentes convencionales y permite trabajar a frecuencias de reloj similares a las de los Athlon 64 de simple núcleo.

El procesador Athlon 64 X2 4800+ implementa el núcleo denominado “Toledo” fabricado con tecnología de 90 nm y aproximadamente 233,2 millones de transistores. En su interior se encuentran dos núcleos trabajando internamente a 2,4 GHz con 1 MB de memoria *caché* de segundo nivel y 128 KB de memoria *caché* de primer nivel por cada núcleo.

La arquitectura interna de los doble núcleo de AMD está basada en la denominada “arquitectura de conexión directa” empleada en la familia Athlon 64 actual, pero en este caso, tanto el controlador de memoria de doble canal de 128 bits integrado, como el canal Multitarea a 2 GHz empleado para la comunicación con el controlador de la placa base, están compartidos por ambos núcleos. Para controlar el acceso a estos recursos comunes la arquitectura doble núcleo de AMD implementada a una capa intermedia. La tecnología Multitarea también es utilizada para la comunicación entre los núcleos, que soportan instrucciones y registros de 64 bits, instrucciones multimedia SSE3. Todas estas características comparadas con las similares de Intel, generan para este microprocesador un rendimiento mayor para la misma aplicación.

Datos específicos:

FABRICANTE: AMD

CARACTERÍSTICAS: ranura de inserción 939

90 nm, 233,2 millones de transistores

Potencia térmica máxima 110 W

Frecuencia de reloj: 2 x 2,4 GHz

Memoria *caché*: 2 x 128 KB L1 / 2 x 1.024 KB L2

Tecnología Multitarea de 2 GHz

Controlador de memoria DDR de 128 bits integrado

Soporta memoria DDR PC1600, PC2100, PC2700 y PC3200

- Intel Pentium *Extreme Edición* 840

Los procesadores de doble núcleo de Intel son llamados Pentium D y Pentium *Extreme Edición*.

El procesador Intel Pentium *Extreme Edición* 840 esta basado en el núcleo *Smithfield* con tecnología de 90 nm y aproximadamente 230 millones de transistores, este procesador incorpora dos núcleos independientes en el mismo encapsulado trabajando a 3,2 GHz con 1 MB de memoria *caché* de segundo nivel para cada núcleo. Tanto la comunicación entre los núcleos como el acceso a la memoria y dispositivos del sistema se realiza mediante una frecuencia de bus que trabaja a 800 MHz. Los dos núcleos soportan la tecnología Multitarea, permitiendo a los sistemas operativos y aplicaciones compatibles disponer de un total de 4 procesadores virtuales.

Emplea una ranura de inserción LGA775 introducido en los últimos Pentium 4, el procesador *Extreme Edición* 840 viene acompañado de un importante cambio de plataforma, que incluye un nuevo controlador de placa base el Intel 955X, soporte para memoria DDR2 667 (PC2-5300) y un conector de alimentación secundario especial de 8 pines en el caso de la placa base D955XBKLKR facilitada por Intel.

El microprocesador de Intel tiene una escasa existencia de software optimizado y el descenso a 3,2 GHz de frecuencia respecto a los últimos procesadores de un solo.



Datos específicos:

FABRICANTE: Intel

CARACTERÍSTICAS: ranura de inserción LGA775

90 nm 230 millones de transistores

Potencia térmica máxima 130 W

Frecuencia de reloj: 2 x 3,2 GHz

Memoria *caché*: 2 x 1.024 L2 KB

Frecuencia de Bus 800 MHz

Tecnología Multitarea y extensiones de memoria EM64T

Soporta memoria DDR2 PC2-4200 y PC2-5300



### 3. REDES DE TELEFONÍA INALÁMBRICA BÁSICA

La Telefonía móvil permite la intercomunicación sin la necesidad de la conexión alámbrica, es un exponente típico de ese acelerado grado de desarrollo y lo prueba el acelerado crecimiento del número de usuarios. La telefonía móvil con todas sus prestaciones utiliza la infraestructura de la red telefónica básica como uno de sus soportes y por ello sólo ha sido viable técnica y económicamente cuando la red ha alcanzado un cierto grado de madurez, en especial con la digitalización de la transmisión, la señalización avanzada y las funciones de red inteligente.

El ritmo de crecimiento de los usuarios de telefonía móvil supera ya el correspondiente a la red fija. Ambos sistemas son complementarios dada su integración a convergencia red fija – red móvil.

Una estructura general de la PSTN, *Public Switched Telephone Network*, está constituida por medios de transmisión, conmutación y señalización. Puede dividirse en tres subredes, según un orden jerárquico.

- Red troncal o de tránsito
- Red de acceso
- Red local

Cada una de estas redes tiene sus propias características de transmisión y señalización. En el nivel inferior de la jerarquía (red local), están los circuitos de abonado formados por el circuito doméstico entre el aparato telefónico y el punto de terminación de red, que establece la frontera con la PSTN. La conexión entre el abonado y la central local se denomina bucle de abonado, en el cual la transmisión es monocanal, en banda de base, analógica en el caso de PSTN y digital ISDN, del inglés en *Integrated Service Digital Network*.

El conjunto de centrales locales, con sus medios de transmisión constituye la llamada red de acceso. En las centrales locales el tráfico es entrante / saliente (desde / hacia los abonados).

La jerarquía superior la forma la red de tránsito con sus centros de conmutación y medios de transmisión de gran capacidad. El tráfico en los centros de conmutación es de tránsito hacia / desde centrales locales u otros centros de conmutación.

Junto a la información de usuario transmitida por esta infraestructura, se cursa otra denominada genéricamente “señalización” y que es absolutamente necesaria para el funcionamiento de la telefonía automática. La señalización en las redes de tránsito y acceso es variada y compleja y utiliza una red propia, llamada red de señalización. Los mensajes de la señalización se han diseñado para optimizar el funcionamiento de la infraestructura de la red. Se requiere también una componente de señalización “de abonado” que informe al usuario acerca del establecimiento y progresión de las llamadas. La señalización de abonado debe emplear señales comprensibles por el hombre. Tradicionalmente se han venido usando tonos audibles de tipo continuo o interrumpido.

### **3.1 La red telefónica básica y su evolución**

La telefonía constituye, sin duda, uno de los grandes inventos de la humanidad. Nace a principios del siglo XX y se desarrolla sin cesar a lo largo el mismo. De entre todos los servicios de telecomunicación sigue siendo el predominante en términos de tráfico, inversiones en equipo y medios e ingresos. Gran parte de las innovaciones registradas en la ciencia tecnológica de la Telecomunicación nacieron los laboratorios de investigación de compañías suministradoras de material telefónico y tuvieron su primera aplicación en las redes de telefonía.

El desarrollo del servicio telefónico convencional ha seguido un ritmo acelerado. En los primeros años del siglo anterior, la transmisión es prácticamente monocal por línea aérea de hilo desnudo y la conmutación es manual. En los años 20 se desarrollaron, casi en paralelo, los sistemas de multiplexión, que permiten la transmisión de varias comunicaciones sobre un mismo par de hilos y los sistemas de conmutación automática. La automatización completa de la red no llega hasta los años 60 en muchos países, habiendo exigido un gran esfuerzo en cuanto a medios de transmisión con portadores de gran capacidad (radio enlaces, cables coaxiales) y grandes centrales telefónicas interconectadas de forma jerarquizada. Quedo así constituida la red telefónica básica, PSTN.

El enorme impulso que dieron los operadores telefónicos a su red en esos años, permitió ofrecer una infraestructura adecuada para nuevas aplicaciones, entre las que destaca la Transmisión de Datos. Los años 70 representaron la época de los datos y un nuevo avance, con los inicios de la digitalización de la red telefónica, tanto en transmisión como en conmutación automática. Con la complejidad cada vez mayor de la red telefónica, fue necesario el diseño de sistemas de señalización de gran capacidad.

La conjunción de la tecnología digital, los nuevos medios de transmisión (satélites, fibra óptica), las centrales de conmutación digital con programa almacenado y la señalización digital, con el establecimiento de bases de datos, han permitido disponer de una infraestructura de red de altas prestaciones que ha hecho posible la implantación de servicios avanzados, como los denominados de “red inteligente”.

El control de estas redes avanzadas y complejas requiere facilidades superpuestas a las de transmisión y señalización, no percibidas directamente por los usuarios pero fundamentales, como son las de gestión de red, que se articulan en una red propia llamada red de gestión de telecomunicaciones, TMN, del inglés: *Telecommunications Management Network*.

En la década de los años 90, se hizo posible el nacimiento y desarrollo particular de las denominadas “autopistas de información”, arterias de transmisión de gran capacidad que permiten el intercambio de información entre múltiples usuarios de computadoras personales y el acceso de éstos a grandes bases de datos, como se ha puesto de manifiesto con Internet.

La evolución prosigue, hacia capacidades que permiten servicios de banda ancha, a fin de poder manejar grandes volúmenes de información en tiempos reducidos.

## 3.2 Componentes y estructura de una red GSM

Este subsistema está formado por el conjunto de estaciones base, BTS, del inglés: *Base Transceiver Station*, y controladores de estaciones base, BSC, del inglés: *Base Station Controller*, de la red GSM. Es, por tanto, el conjunto de todos los equipos relacionados con los aspectos radio de la red.

Una BTS es el equipo radio necesario para mantener el tráfico en una celda.

Un BSC puede controlar a una o más BTS. Sin embargo, una BTS sólo puede estar controlada por un BSC, no por varios. El subsistema se encarga de manejar la comunicación radio con los móviles, gestionar los trasposos entre celdas que estén conectadas a un mismo BSC, controlar el nivel de potencia transmitido por móviles y por BTS.

El subsistema interacciona con la interfaz radio y con el subsistema de conmutación a través de un MSC/VLR, del inglés: *Mobile Switching Center/ Visitor Location Register*. Además, estará en contacto con el subsistema de operaciones y mantenimiento.

La razón de que este subsistema esté dividido en dos tipos de nodos, se debe a que de esta forma se puede concentrar la inteligencia en uno de ellos, el BSC, que controlará a varios de los otros, que son mucho más sencillos y por tanto, su costo es menor. Se puede considerar que la BTS es el brazo del BSC.

### 3.2.1 Funciones de la BSC

Es donde residen las funciones de control de BSS. La BSC se encarga de las funciones de gestión de recurso radio, RR *Radio Resources*, mientras que muchas de las funciones relacionadas con la gestión de la movilidad, MM, del inglés: *Mobility Managment* o de la conexión, CM, del inglés: *Connection Managment*, utilizan el protocolo DTAP. No obstante, la BSC dispone de mecanismos de gestión de los enlaces de cara a establecer comunicaciones.

Sus principales cometidos son:

1. Control de red radio, por ejemplo, cada vez que se integran estaciones nuevas, hay que adaptar la red para que todo siga funcionando correctamente. La BSC dispone de numerosos contadores para obtener estadísticas sobre el tráfico en esta interfaz. Estas estadísticas, son las que permitirán al operador conocer el estado de la parte radio de su red y obrar en consecuencia.
2. Control de las BTS: la implementación en el mercado de los diferentes suministradores puede ser muy variada. El más general es que el BSC controle todas las funciones principales de las BTS y éstas prácticamente no decidan nada de forma automática. Así, por ejemplo, el BSC establece la configuración de TRX y frecuencias de las celdas conectadas a él.
3. Conexión con los móviles. El BSC es quien se encarga de controlarla en todos los aspectos: establecimiento y liberación de los canales, asignación de los recursos radio necesarios, etc. Dispone de algoritmos de control de potencia, que permiten ajustar la misma de forma óptima.



4. Dentro de las actividades del punto anterior, merece mención especial el traspaso. Siempre que se realice entre celdas de un mismo BSC, es éste quien toma la decisión. Cuando el traspaso es entre celdas de diferentes BSC, entonces el MSC deberá intervenir en el proceso, pero seguirá siendo el BSC quien lo controle, al ser el único nodo que dispone de información en tiempo real.

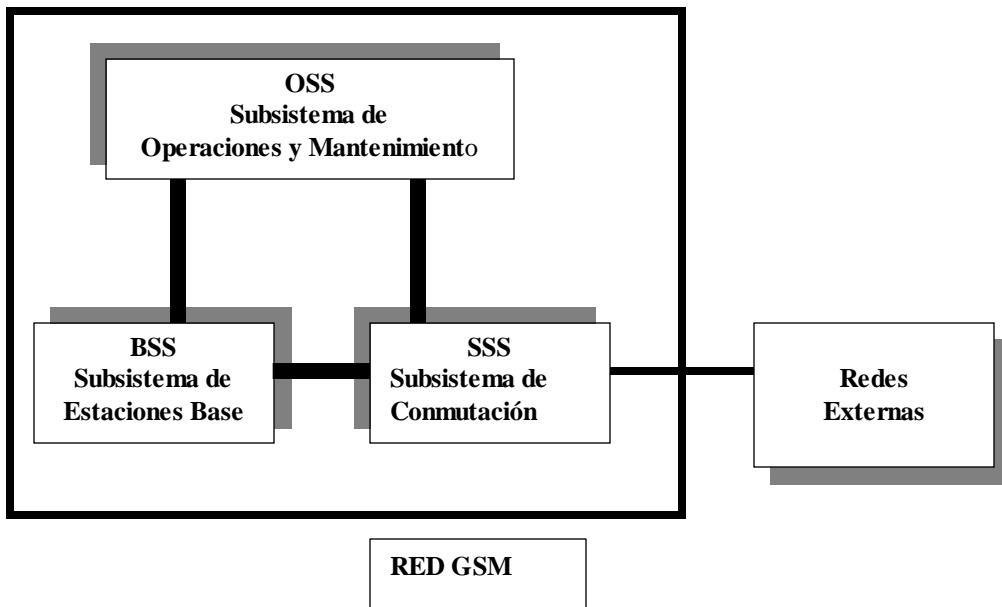
Existe un tipo especial de traspaso, el traspaso intra celda, que es que se realiza dentro de una misma celda, pero a otro canal. Se produce cuando el BSC detecta que la calidad de la comunicación es baja, pero no peor que las celdas vecinas. En este caso, trata de cambiar a un intervalo de tiempo TS de otra frecuencia con objeto de mejorar dicha calidad.

5. Permite el paso de determinados mensajes entre el móvil y el MSC/VLR o el HLR de forma transparente, es decir, sin ninguna intervención en los mismos. Por tanto, dispone de las funciones necesarias para poder discriminar los mensajes que deben serle transparentes, de los que no. Un ejemplo de mensajes transparentes son los cambios en los servicios suplementarios, que pueden realizar el móvil directamente, como cambiar el desvío de su teléfono.
6. Control de circuitos hacia las BTS. El BSC supervisa y asigna todos los circuitos hacia las BTS, así como el conmutador remoto, que permite un uso eficiente de los canales, y que las BTS puedan conectarse en cascada.
7. El BSC es quien distribuye los mensajes de aviso del MSC. Este tipo de mensajes los transmite la red hacia el móvil, por ejemplo, cuando tiene una llamada para él.
8. Es el núcleo donde residen todas las funciones de operación y mantenimiento del subsistema BSS.
9. Es la interfaz funcional del subsistema BSS con el MSC/VLR.

### 3.2.2 El subsistema de conmutación

De forma resumida, se puede decir que el subsistema de conmutación, es la parte de la red GSM que incluye las funciones necesarias para conmutar llamadas y las bases de datos propias del sistema que permiten el establecimiento de las mismas. Por tanto, de una u otra manera este subsistema debe ser considerado el corazón de la red GSM. Sus interfaces se muestran en la figura 9.

Figura 9. Red GSM



Fuente: José María Hernando Rábanos, **Comunicaciones Móviles GSM. Pág. 210.**

El subsistema BSS está formado por el conjunto de los BSC y BTS de la red GSM. El subsistema OSS se encarga de todas las tareas de operación y mantenimiento de la red y, por tanto, también forma parte de la misma.

El subsistema de conmutación es el nexo de unión de la red GSM con el resto de redes externas, tanto fijas como móviles, públicas o privadas. También es la parte de la red donde se implementan la mayoría de los servicios que ofrece el operador. Dentro de sus funciones también están las de proporcionar una comunicación segura para los usuarios y la tarificación de las llamadas.

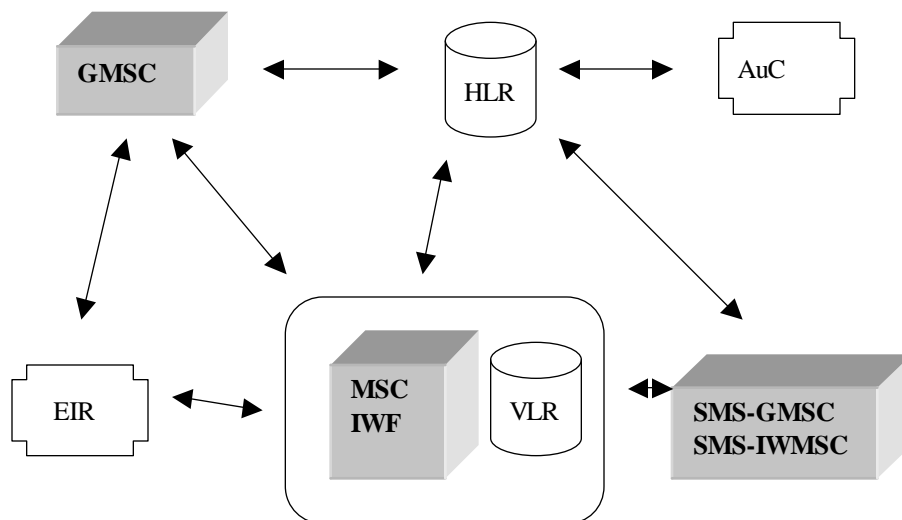
### **3.2.3 Componentes del subsistema de conmutación**

En este apartado se tratarán en detalle los nodos susceptibles de formar parte de la red fija en un sistema GSM. Algunos de ellos son imprescindibles en una red móvil, otros son comunes a las redes fijas y otros son opcionales.

En la figura 10 se observan los componentes principales del subsistema de conmutación. Todos los elementos representados están definidos por las especificaciones GSM. No obstante, la parte fija de una red GSM, contiene otra serie de nodos que no son exclusivos de este sistema, pero que son necesarios para dotar al mismo de servicios adicionales.

La figura 10 muestra los flujos de información entre los diferentes elementos: con línea continua la transmisión de voz o datos y con línea discontinua la señalización, pudiendo ser esta de cualquier tipo.

Figura 10. Componentes del subsistema de conmutación



Fuente: José María Hernando Rábanos, **Comunicaciones Móviles GSM. Pág. 240.**

- **MSC/VLR**

Ambos son indispensables para la existencia de la red GSM. Aunque funcionalmente son diferentes, se les suele tratar conjuntamente ya que están íntimamente relacionados. El MSC, del inglés: *Mobile Switching Center*, es el nodo que contiene las funciones de conmutación y señalización básicas, es decir, su principal misión consiste en la gestión completa (establecimiento, enmascaramiento, control y finalización) de las llamadas desde y hacia los usuarios GSM.

El VLR, del inglés: *Visitor Location Register*, es una base de datos en la que se guarda información temporal de cada cliente que se encuentra en el área de influencia de los MSC a los que está asociado (las especificaciones GSM permiten que un VLR esté

asociado a un único MSC o a varios). El VLR intercambia información frecuentemente con el HLR.

Para el VLR, todos los clientes bajo su área de influencia son visitantes. El tipo de información que guarda de cada uno de ellos es variada: desde datos de identificación del usuario con el IMSI o el TMSI, datos que permiten el encaminamiento de llamadas como el MSRN, datos de suscripción como servicios contratados, datos relativos a la seguridad como las tripletas de autenticación, etc.

Como ya se ha comentado, según las especificaciones cabe la posibilidad de que varios MSC estén asociados a un único VLR. Sin embargo, en la práctica, el más común es que el VLR esté asociado a un único MSC.

Suponiendo que el VLR y el MSC fueran físicamente nodos diferentes, el intercambio de señalización entre ambos para cada llamada sería muy elevado, por lo que normalmente se fabrica un nodo MSC/VLR donde ambos están integrados e interaccionan de forma interna, sin que sea necesarios señalizadores intermedios. Otra ventaja de hacer nodos integrados de este tipo, radica en que los suministradores pueden definir un protocolo propietario entre el MSC y el VLR.

La MSC constituye la interfaz entre el sistema radio y la red fija. Por tanto, una de las fronteras del MSC es siempre el subsistema BSS, en forma de uno o varios BSC, dependiendo el número de los mismos, de la tecnología y estrategia elegidas por el operador móvil. El resto de las fronteras pueden ser otros nodos internos o externos a la red GSM. La cobertura de un MSC puede ser muy diversa y se denomina área del MSC. Un área de MSC puede estar formada por una o varias áreas de localización.

- HLR

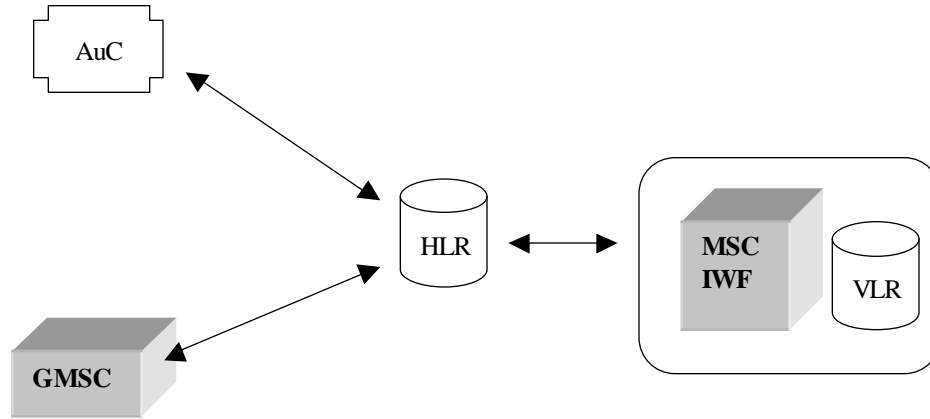
El HLR es una base de datos inteligente en la que se guarda información estática relativa al servicio de todos los clientes de la red GSM y también información dinámica relativa a los mismos, como el VLR en el que se encuentran. Para dar de alta a un nuevo cliente en la red, es necesario introducir un registro con sus datos en el HLR.

Conceptualmente, existe un único HLR por red GSM. Sin embargo, en la práctica, se puede estar distribuido dependiendo de la cantidad de clientes de la red, de la capacidad de los nodos o bien por razones de seguridad. Otra opción es disponer de HLR gemelos o redundantes como medida de precaución.

Entre los datos que guarda el HLR, se encuentran el MSC y VLR actuales, los tele servicios y servicios portadores contratados por el cliente, cuáles de ellos están activos y datos adicionales a los mismos como el número C en el caso de desvío de llamadas y las tripletas de autenticación. Para direccionar el registro de un usuario, el HLR utilizará siempre la identificación del mismo (IMSI) o su número de teléfono (MSISDN).

Los nodos con los que el HLR se comunica directamente y siempre en forma de señalización son los VLR (por ejemplo, para actualizar la posición del móvil) el AuC que le proporciona la tripletas de autenticación y el GMSC, con quien intercambia números de encaminamiento MSRN, necesarios para dirigir la llamada al MSC apropiado.

Figura 11. Comunicación hacia el HLR



Fuente: José María Hernando Rábanos, **Comunicaciones Móviles GSM. Pág. 252.**

### 3.3 Mecanismos de monitoreo de red

Estos mecanismos son herramientas informáticas que sirven para la planificación. Son programas que funcionan sobre estaciones de trabajo y que tienen amplias posibilidades. Tomando diferentes parámetros de entrada se obtienen diferentes resultados. Una de las herramientas más típicas de estas herramientas consiste en evaluar la red de conmutación óptima en cuanto a costos.

Las variables que suelen manejar estos programas son:

- Datos de tráfico: modelo de tráfico por cliente.
- Nodos existentes en la red
- Nodos nuevos en la red
- Dimensionado de rutas de voz

- Encaminamiento de voz
- Dimensionado de rutas de señalización
- Encaminamiento de señalización
- Costo de nodos y medios de transmisión
- Datos de clientes
- Ubicaciones óptimas entendiendo a un determinado criterio.

Tomando como datos alguna de ellas, el programa proporciona como salida las otras. Por ejemplo, tomando como variables de entrada los datos de tráfico, nodos y rutas existentes, la herramienta puede proporcionar como salida el encaminamiento y dimensionado óptimo de la red en cuanto a costos. Sin embargo, deber tomarse el resultado con cierta precaución, ya que, por ejemplo, en muchas ocasiones el encaminamiento proporcionado no contempla la existencia de bucles en la red, lo que afectaría enormemente a la calidad de la misma.

- Departamento de Estadística:

Las estadísticas son el método más fiable que en operador puede utilizar para controlar lo que está ocurriendo en su red, obtener información muy diversa y poder dar solución a determinados problemas.

Son datos reales medidos en determinados puntos de la red, cuyos valores permiten detectar, entre otras cosas, si todo funciona correctamente. Las especificaciones GSM han dictado una serie de recomendaciones para que los diferentes nodos ofrezcan una serie de contadores que permitan obtener estadísticas de los mismos de forma estándar, es decir, que no varíen sustancialmente de un suministrador a otro.



El objetivo que se persigue con las estadísticas es obtener información de la red en los siguientes niveles:

- Tráfico, tanto de voz como de señalización, que maneja la red en sus diferentes partes. Son datos que se utilizan para la planificación y operación de la red, ayudando a identificar situaciones particulares que se puedan estar dando, por ejemplo, un encaminamiento de llamadas erróneo y permitir su corrección.
- Calidad del servicio, muy importante ya que se trata de parámetros objetivos que describen la percepción que tienen los clientes del comportamiento de la red.
- Configuración real de la red y su evaluación, que nos permite conocer si hay elementos que están funcionando más y si nuestra red es eficiente o no en determinados aspectos.
- Información sobre recursos, por ejemplo la carga del profesor de un MSC.
- Tasas de fallo en red.

También hay normas enfocadas al proceso de obtención de estadísticas y los parámetros más importantes que deben medirse.

En una red móvil hay muchos puntos en los que se pueden / deben tomar estadísticas.

- Medidas relacionadas con la BTS: por ejemplo, canales de tráfico y señalización disponibles, número de trasposos que se han intentado dentro de la misma celda y cuántos han tenido éxito, tiempo medio de utilización de una canal de tráfico, número medio de canales de tráfico utilizados simultáneamente, etc.
- Medidas a partir del BSC: por ejemplo, número de trasposos dentro del BSC, cuántos han tenido éxito y cuantos han fallado y por qué, intentos de transmisión de mensajes de aviso, intentos de procesos de inmediata asignación y cuantos se han cumplido con éxito.

En cuanto a la red fija, se pueden obtener estadísticas a partir de contadores localizados en los siguientes nodos:

- MSC / GMSC: permiten realizar medidas sobre el número de circuitos en una determinada, el tráfico entrante al MSC y saliente del mismo que se cursa en un periodo determinado, número de traspasos inter MSC con éxito, etc.
- HLR: número de clientes que se encuentran haciendo itinerancia en otras redes y en qué redes concretas, peticiones de triadas de autenticación por parte de los VLR y cuántas recibieron contestación satisfactoria, peticiones de MSRN y cuántas recibieron contestación correcta, etc.
- VLR: número de clientes de otras redes que se encuentran haciendo itinerancia en la propia, intentos de actualización de posición por parte de móviles y cuántos tuvieron éxito, peticiones de triadas de autenticación al HLR y cuantas fueron correctas, etc.
- AuC: podrían obtenerse estadísticas relativas a las trietas y el intercambio de las mismas con el HLR.
- SMS: servicios de mensajes cortos originados y terminados y sus respectivos porcentajes de éxito.

Se puede hacer otro tipo de clasificación de las estadísticas en la red fija de la siguiente manera: estadísticas de nodos, estadísticas de servicios y de la red de transmisión.

Las estadísticas de los nodos dan información sobre su comportamiento, es decir de sus parámetros limitantes o clave para que se pueda hacer un seguimiento de los mismos. Por ejemplo, datos típicos que se obtienen para un MSC/VLR son medidas de

su capacidad de proceso y clientes en su VLR. Observando estos datos se puede detectar si están alcanzando las limitaciones por memoria (registros VLR) o por procesador (capacidad de proceso) o si todo sigue dentro de los márgenes deseados.

Las estadísticas de transmisión permiten, controlar todo lo relacionado con las rutas entre nodos, circuitos bloqueados, hora cargada, tráfico cursado / ofrecido, llamadas cursadas / ofrecidas, ocupación de la ruta, congestión de la ruta, etc. Son datos orientados sobre todo al dimensionado real de rutas y al estudio de la evolución del tráfico en la red, permitiendo no sólo corregir problemas, sino evitar que ocurran cuando se realiza en buen seguimiento de los mismos.

Las estadísticas de servicios permiten analizar cómo está respondiendo un determinado servicio. Por ejemplo, las estadísticas de un servicio de mensajes cortos permitirán controlar el uso del mismo por parte de los clientes, así como si los nodos y rutas involucrados en el mismo están dimensionados correctamente.

Todos los tipos anteriores se obtienen siempre a partir de los contadores que se encuentran en los diferentes nodos y que se han enumerado anteriormente. Debe tenerse en cuenta que hay informaciones que son medidas en dos nodos distintos pero que deben ofrecer el mismo resultado. Es el caso de una ruta entre dos MSC, los parámetros deberán ser coherentes en ambos extremos ya que la ruta es la misma.

### 3.3.1 Volúmen de información manejada

En el proceso de obtención de estadísticas los nodos proporcionan una serie de contadores a partir de los cuales se obtendrá la información necesaria. Los contadores pueden ser de diversos tipos:

- Acumulativos: cuando una acción determinada hace que se incremente su valor, por ejemplo, número de llamadas originales por móviles.
- Variable Dinámica: cuando la variable que se está midiendo puede aumentar o disminuir durante el periodo de medida como, por ejemplo, el número de móviles que se encuentran haciendo itinerancia en otras redes.
- Registro de eventos discretos: cuando los datos se capturan cuando el evento se ha producido un determinado número de veces, por ejemplo el tiempo necesario para establecer una llamada.
- Inspección del estado de algún elemento: por ejemplo, el número medio de canales de señalización que están ocupados simultáneamente.

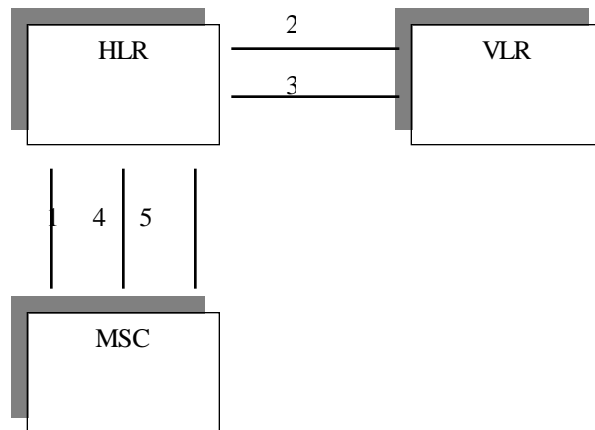
A veces interesa utilizar directamente el valor medido por los contadores, pero otras veces se necesita operar con los valores de diferentes contadores para obtener el parámetro a medir. De esta forma, se pueden obtener prácticamente todos los datos que se necesite conocer, ya que los nodos, en especial los MSC/VLR disponen de una amplia gama de contadores que pueden ser combinados entre si para obtener todo tipo de información.

Para poder procesar los datos de los contadores es necesario transferir su valor a un sistema que sea capaz de procesarlos.

Normalmente se realizan informes de estadísticas. Esto se debe a que la información que pueden dar los nodos es muy amplia y resulta conveniente organizarla de alguna manera. Por ejemplo, se puede hacer un informe de los diferentes parámetros relacionados con tráfico o bien de los parámetros de una determinada interfaz. En cada informe deberá tenerse en cuenta de qué elementos se debe extraer información y también cada cuanto tiempo se tomarán medidas y con qué granularidad.

Por ejemplo, se desea tener estadísticas del proceso de interrogación del HLR para encaminamiento, proceso que se explicó en el apartado de gestión de llamadas y que se esquematiza en la siguiente figura 12.

Figura 12. **Proceso de obtención de estadísticas**



Para los datos concretos, se tiene que la cantidad de BSC's que se manejan actualmente en la red de Centroamérica son 10, donde se incluyen únicamente los países Guatemala, El Salvador y Nicaragua. Por cada BSC se generan 9 tablas de datos, entre los cuales las tablas contienen información de todas las celdas que esta controla y en cada celda sus 3 sectores. La tabla que se muestra a continuación muestra las cantidades en Megabytes que se recogen por cada tabla.

**Tabla VII. Estadísticas en Megabytes**

Nodo	Cantidad de Tablas	Tamaño	País
BSC 01	9 Tablas de información	4.04 MB	Guatemala
BSC 02	9 Tablas de información	7.07 MB	Guatemala
BSC 03	9 Tablas de información	6.42 MB	Guatemala
BSC 04	9 Tablas de información	6.04 MB	El Salvador
BSC 05	9 Tablas de información	6.10 MB	El Salvador
BSC 06	9 Tablas de información	5.62 MB	Guatemala
BSC 07	9 Tablas de información	3.46 MB	Nicaragua
BSC 08	9 Tablas de información	4.73 MB	El Salvador
BSC 09	9 Tablas de información	3.35 MB	Guatemala
BSC 10	9 Tablas de información	5.77 MB	Guatemala

Donde cada tabla de información es procesada y luego comprimida para su posterior almacenamiento como historial. Cabe indicar además que la generación de cada tabla conlleva un tiempo de procesamiento para el centro de procesos (microprocesador) el cual será tratado más adelante.

Los datos en su totalidad son guardados en un servidor seguro y con redundancia en un servidor de donde el centro de procesos estadísticos extrae los datos en conexiones de red con protocolo TCP/ IP que llega hasta el en la tarjeta de red *Ethernet*.

### **3.3.2 Procedimientos computacionales de información**

Dado que el proceso involucra a tres tipos de nodos, deberán activarse contadores en los nodos, pero obsérvese que en este caso no es necesario activarlos en los tres. Los contadores que deberán activarse para medir en cada uno de los pasos son:

Paso 1: debe activarse en el MSC el contador acumulativo que se incrementa cada vez que el MSC transmite una instrucción para cada vez que se solicita al HLR un número de encaminamiento hacia el MSC destino.

Paso 2: debe activarse en el HLR el contador acumulativo que se incrementa cuando el HLR transmite al VLR destino un número de encaminamiento.

Paso 3: debe activarse en HLR el contador acumulativo que se incrementa cuando el HLR recibe una confirmación que no tenga ningún error, es decir, cuando el VLR le da el número de encaminamiento sin problemas.

Paso 4: debe activarse en el MSC el contador acumulativo que se incrementa cuando el MSC recibe un conteniendo el número de encaminamiento solicitado.

Los ficheros que contiene la información de los contadores deberán transferirse al centro de proceso (microprocesador). La transferencia puede ser de forma inmediata al acabar el periodo de recogida de datos o bien los datos pueden quedar almacenados en el elemento de red a la espera de ser recogidos cuando sea necesario.

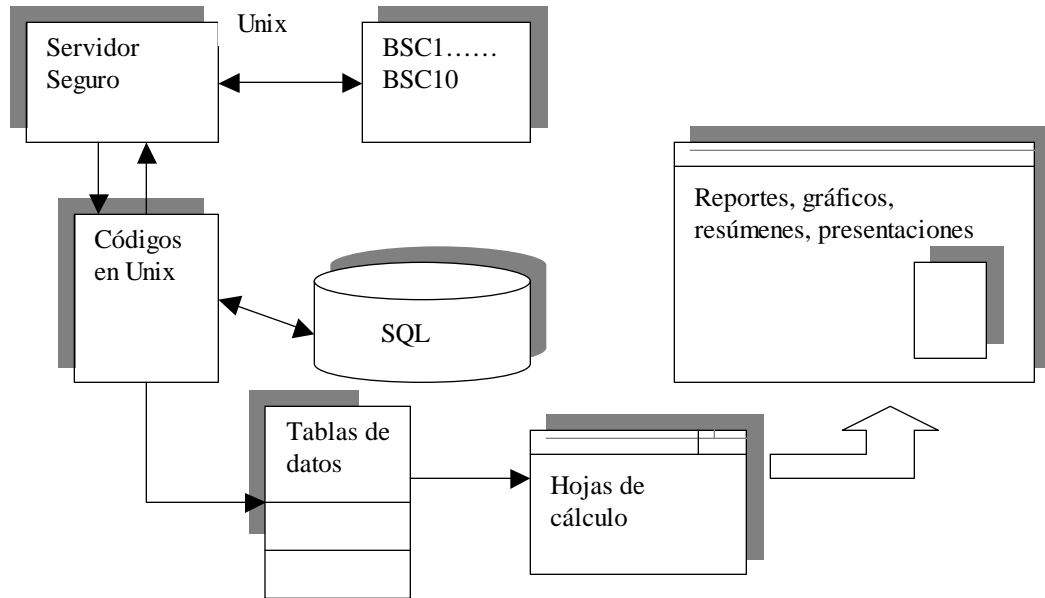
Para lograr alcanzar el objetivo de transformar la información neta bruta en informes es necesario hacerla pasar por una serie de procedimientos computacionales, es decir, por una serie de programas que transformaran la información en tablas, matrices de búsqueda, bases de datos, etc.

Este tratamiento consiste en obtener los datos directamente de las BSC con sus comandos propios como se indico al inicio de este apartado. Esto se hace ayudado de archivos ejecutables en sistema Unix los cuales hacen estas consultas diariamente y luego de obtener los datos se convierten en tablas organizadas para la facilidad de consultas por medio de gestores de bases de datos como SQL en Oracle.

Con estos datos y tablas organizadas, se generan en hojas de calculo macros con los cuales se organiza de nuevo la información de forma que los datos sean amigables para su pronta interpretación y gráficos para proyecciones a futuros tiempos así como los gráficos para historiales. La figura 60 muestra un mapa de la organización y de los flujos de la información desde que se recogen hasta que se transforman en reportes.



Figura 13. Flujo de transformación de información en estadísticas.



Las clases de informes que genere un operador móvil dependerán del tipo de información que se necesite. En general, se busca tener la mayor información posible de la red, pero siempre de una forma organizada. A modo de ejemplo, se podrían generar los siguientes informes estadísticos:

- Para la interfaz radio: información sobre todos los eventos de la interfaz entre el móvil y la estación base.
- Para el tráfico de las rutas: incluyen información muy amplia sobre el comportamiento de las rutas, tanto en lo que se refiere a voz como a señalización.
- Para nodos: dan información sobre las características y limitaciones de los propios nodos.
- Para destinos: son estadísticas que miden parámetros de tráfico, según el destino del mismo, aunque no tengan una ruta física dedicada especialmente a ellos.

Son de vital importancia ya que permiten conocer la red muy bien y dimensionarla de forma eficiente.

- Datos en tiempo real: las estadísticas que normalmente se obtienen no son instantáneas, sino que en el mejor de los casos suelen ser del día anterior. Las estadísticas en tiempo real son muy útiles para detectar fallos que se estén produciendo en la red en ese momento a fin de que puedan ser corregidos en el menor tiempo posible. En este caso se generan alarmas, además de poderse generar informes.

A continuación se muestra un ejemplo de informe de una serie de rutas de una red de conmutación. La tabla VIII se muestra un posible informe sobre unos MSC / VLR (en ella aparecen denotados por MSC).

**Tabla VIII. Estadísticas de una red GSM**

Nodo consulta do	Nodo remoto	Congest (%)	Ocupac (H.C)(%)	No. Medio de circuitos fuera de Serv. en H.C.	No. de Circuitos	Hora Cargada	Trafico cursado In (E)	Trafico cursado Out (E)	Trafico cursado I+O (E)
MSC A	BSC A	0.00	79.89	0	59	-22-23	22.1 E	12.9 E	35.1 E
MSC B	BSC C	0.00	74.90	0	447	-22-23	197.4 E	129.8 E	309.2 E
MSC C	BSC B	0.00	74.68	0	447	-22-23	128.8	179.5 E	308.3 E
MSC D	BSC E	6.56	73.77	31	90	-22-23	24.1 E	28.8 E	52.9 E
MSC F	BSC B	0.00	73.52	30	480	-22-23	215.4 E	111.8 E	327.2 E
MSC B	BSC C	0.00	68.58	0	600	-22-23	241.7 E	143.9 E	385.6 E
MSC F	BSC C	0.00	68.17	0	119	-22-23	42.8 E	24.3 E	67.1 E
MSC C	BSC F	0.00	68.15	0	119	-22-23	24.5 E	42.6 E	67.1 E
MSC G	BSC C	1.22	66.63	0	146	-22-23	184.2 E	101.6 E	285.9 E

En la tabla IX se muestran a modo de ejemplo algunos de los muchos parámetros que se pueden obtener a partir de las estadísticas.

**Tabla IX. Datos de una red GSM**

VLR	No. Total de registros	Clientes Propios	Clientes de Otras redes GSM
VLR A	39,077	38,271	806
VLR B	65,897	64,294	1,603
VLR C	84,382	83,285	1.097
VLR D	35,375	34,577	798
VLR E	59,653	53,130	6,523
VLR F	42,342	41,818	524
VLR G	89,964	85,880	4,084

Se puede identificar el porcentaje de clientes propios y de otras redes que hay en cada VLR.

### **3.3.3 Capacidad actual de procesamiento**

La capacidad de procesamiento en el servidor viene dada por varias variables, entre las cuales se encuentra el volumen de información total, el tiempo utilizado en cada etapa para la transformación de esta información, el reproceso de alguna información por errores o por modificaciones necesarias, el manejo de software robusto para generación de informes, recursos de tipo hardware con los que cuenta el servidor como cantidad de memoria RAM, velocidad de conexión por red IP, tiempos hábiles de acceso a puertos compartidos para tráfico de información, etc.

El enfoque se concentrará en los volúmenes de información bruta, tiempos de proceso, y recursos actuales de software y hardware. Para los demás aspectos mencionados se asumirán como óptimos tales recursos ya que se escapan del objetivo de análisis.

La CPU, unidad central de proceso es la encargada de realizar las tareas que se le envían a través de los periféricos de entrada como teclado, ratón o los programas. La velocidad de la ejecución de las tareas, de los juegos, el tiempo de carga y ejecución de programas, todo depende de la CPU, pero no exclusivamente. Aunque se tenga la mejor CPU del mercado, esto no garantiza tener la computadora más rápida.

La velocidad de la CPU es lo que determina el rendimiento de un integrado. Ésta es medida en MHz o GHz.

**Tabla X. Tabla Técnica de Microprocesador actual**

Intel Pentium 4 8xx
Tecnología 90nm
<i>Caché 2x1MB</i>
Frecuencia de reloj 3.20GHz
Frecuencia de bus del sistema 800MHz

### **3.4 Expectativas de crecimiento**

Las expectativas de crecimiento se presentan con la intención única de obtener un aproximado de las nuevas capacidades a las que será expuesto el microprocesador en lo consiguiente del tiempo. Pues el crecimiento de la red GSM de telefonía celular esta íntimamente ligado a la cantidad de procesos que se deberán aplicar a la nueva base de datos creciente, y con ello también estimar la calidad de datos estadísticos que se deberán generar para mantener satisfecho a la los nuevos clientes que se adhieran a la red.

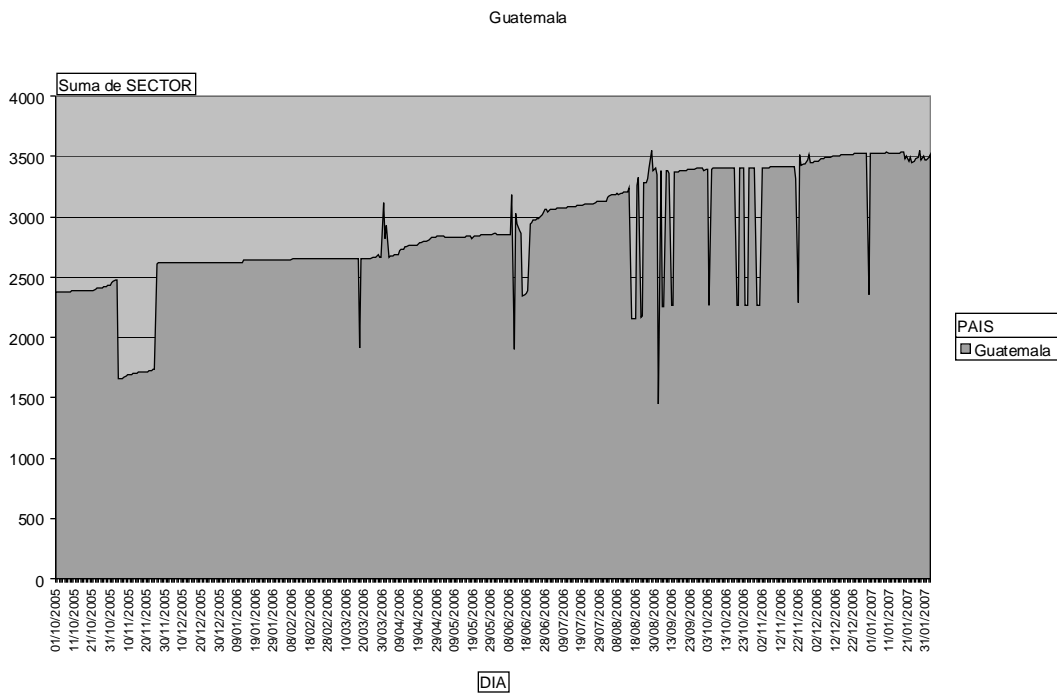
Como se dijo antes, calcular el crecimiento esperado es únicamente con la finalidad de obtener un estimado de la nueva capacidad a la que debe ser sometido el microprocesador, y por tal razón no se entrará en detalle sobre la especificación del tipo y diversas clasificaciones de información que intervienen para este cálculo, sino que solamente se hará referencia a los datos y los resultados.

Uno de los factores que marcan gran forma el crecimiento y la capacidad de una red, es la cantidad de SECTORES de transmisión y recepción que se tienen, aunque no en un 100% pues existe la posibilidad que se tengan muchos pero que no cursen tráfico alguno, pero en este caso específico esto no sucede pues la capacidad de tráfico de cada sector esta llegando a sus niveles máximos.

El estimado se realiza por cada región geográfica, es decir, para tres países de la región: Guatemala, El Salvador y Nicaragua. Contando con la cantidad de crecimiento de sectores en un lapso de tiempo significativo.

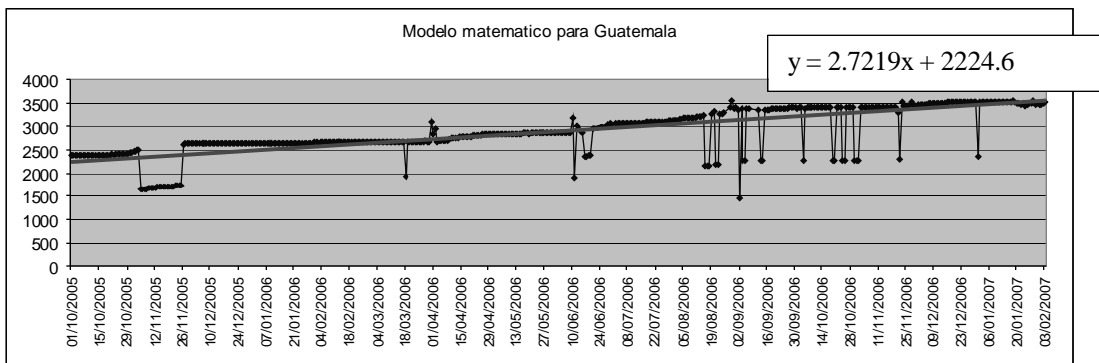
La figura 14, generada de la base de datos de un lapso aproximado de un año con dos meses, el cual corresponde de noviembre de 2005 a enero de 2007. En ella se pueden observar fluctuaciones para ciertas fechas las cuales corresponden a ciertos problemas en la red y/o a la recopilación de datos.

Figura 14. Crecimiento de red GSM en Guatemala



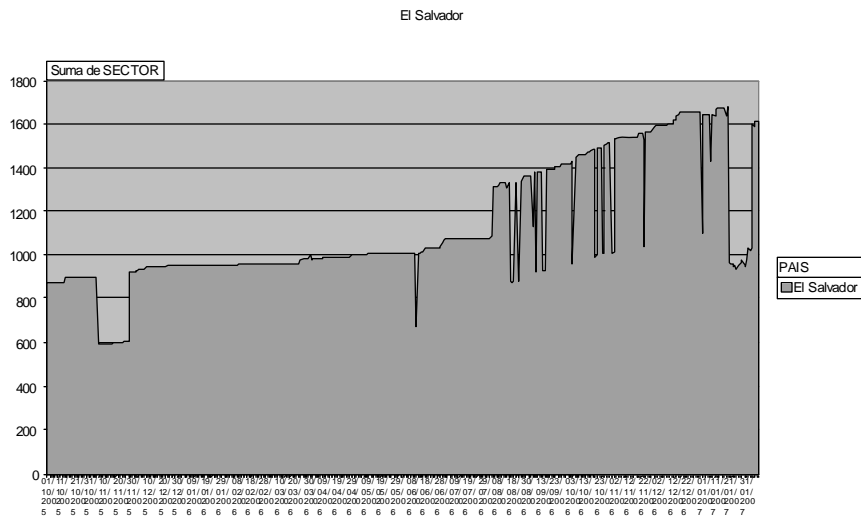
La figura 15 muestra la línea de tendencias para la suma de sectores en Guatemala durante esas fechas. Teniendo como “Y” como el número de sectores y “X” el número de días. Resulta entonces que se tiene un crecimiento anual esperado de 1130 sectores. El cual representa el 32.17 % anual.

Figura 15. Modelo matemático para Guatemala



La figura 16 fue generada de la base de datos de un lapso aproximado de un año con dos meses, el cual corresponde de noviembre de 2005 a enero de 2007.

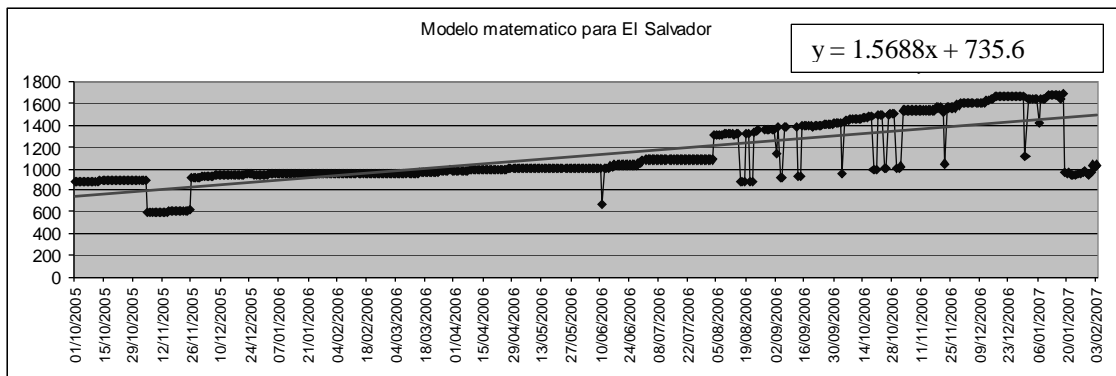
Figura 16. Crecimiento de red GSM en El Salvador



DIA

La figura 17 muestra la línea de tendencias para la suma de sectores en Guatemala durante esas fechas. Teniendo como “Y” como el número de sectores y “X” el número de días. Resulta entonces que se tiene un crecimiento anual esperado de 618 sectores. El cual representa el 41 % anual.

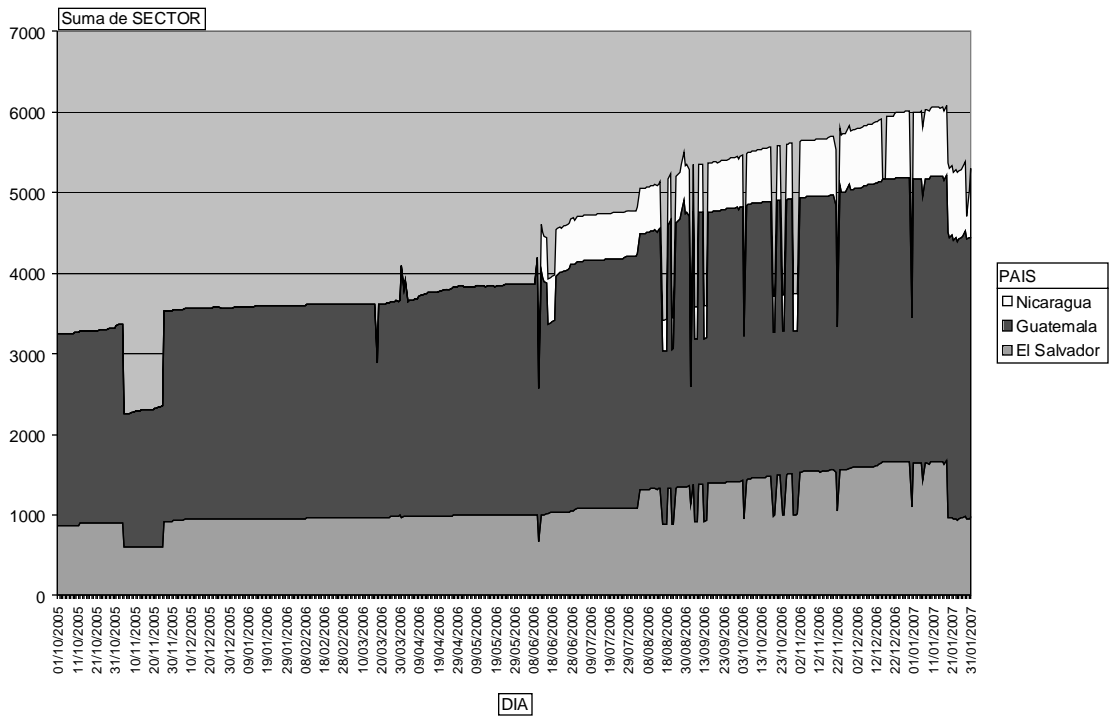
**Figura 17. Modelo matemático para El Salvador**



Para la Red total, Guatemala, El Salvador, Nicaragua se muestra la figura 18, la cual confirma que el crecimiento acelerado de la red de forma lineal pero en lo que respecta a cantidad de sectores de cobertura, lo que implica que cada uno de estos sectores debe ser consultado para obtener información de él, por parte del servidor.



Figura 18. Red total Guatemala, El Salvador, Nicaragua



Además se debe tomar en cuenta que, con el paso del tiempo se integrara a la región otro país, como lo es Panamá, y con ello se amplía la tasa de crecimiento total regional.

Se puede ver bien entonces que el crecimiento aunque es aceptablemente lineal para la información procesada en la base de datos, es muy con una pendiente muy acelerada, lo que conlleva a que en un lapso de 2 ó 3 años más, las capacidades necesarias de procesamiento serán justamente del doble o bien triple, lo que redundará directamente en le tiempo de respuesta por parte del microprocesador.



## **4. PRUEBAS Y COMPARACIONES CON VOLÚMEN DE TRABAJO**

### **4.1 Métodos de comparación**

En principio se debe definir a lo que se le llama rendimiento y este es “el tiempo que se demora en realizar una determinada tarea”, es decir, cuanto menor sea ese tiempo mayor será el rendimiento.

Una computadora es un conjunto de componentes cada uno de los cuales resuelve distintas tareas en tiempo distintos. Si cada uno de los componentes es más veloz en su tarea específica, la computadora será más rápida y por lo tanto tendrá un mejor rendimiento.

El rendimiento del microprocesador es uno (si no el más importante) de los factores para determinar el rendimiento de una computadora. Si bien otros componentes son importantes (como la memoria RAM, la velocidad del disco duro, la placa base, la placa de video, etc.) el rendimiento del CPU es fundamental, ya que ésta se comporta como un director de orquesta que hace funcionar a todos los componentes.

El concepto de rendimiento entonces es, el tiempo que se demora en hacer una tarea, y se puede también definir como la velocidad con que se hace una tarea. Una tarea consiste en resolver o procesar una cantidad de instrucciones. Las instrucciones viajan a través de impulsos eléctricos que se mueven con cierta frecuencia.

$F = \text{Cantidad de Ciclos} / \text{tiempo}$

La unidad de la frecuencia es el Hertz que es equivalente a 1ciclo/1 segundo.

Por cada ciclo se podía procesar en tiempos de los microprocesadores 486 y primeros 586 una instrucción (un bit) por conductor o línea de datos que llega al microprocesador. Por la tanto, la frecuencia era una buena medida del rendimiento de una CPU. En los tiempos de los 386 y 486 se podía decir que un 486 de 32 MHz realizaba el doble trabajo de uno de 16 MHz ya que la arquitectura o diseño interno de los procesadores eran bastante similares.

Con la aparición del Pentium el diseño o a la arquitectura del microprocesador comenzó a cambiar de modelo a modelo y con respecto al competidor (AMD) los cambios fueron:

1. AMD comenzó con el K7 (primer Athlon 1999) a procesar más de una instrucción por ciclo, y con esto la frecuencia comenzó a ser un parámetro de medida insuficiente. Es por eso que en la actualidad considerar únicamente la frecuencia como factor de rendimiento es erróneo.

Teniendo presente que por cada ciclo se puede transmitir más una instrucción se comenzó a calcular el rendimiento como el producto de la frecuencia por el número de instrucciones que maneja por ciclo el procesador.

Rendimiento = Frecuencia x IPC

El primer factor de esta ecuación es la frecuencia del procesador, medida en mega hertz (MHz). Dicho valor es el resultado del producto del FSB (frecuencia del bus del sistema) por un factor de multiplicación.

El IPC que es el número de instrucciones que el microprocesador es capaz de ejecutar en cada ciclo de reloj. Este valor fundamental es el que determina la diferencia de prestaciones entre los principales modelos de procesadores.

Aún con este cálculo la medición del rendimiento puede ser más complejo ya que los microprocesadores pueden variar su rendimiento según el tipo de instrucción que manejen.

Por tal motivo, es que a continuación se lista las diferentes pruebas de rendimiento que pueden ofrecer los microprocesadores:

1. Generales: con estos se puede obtener información sobre el comportamiento y rendimiento del microprocesador en conjunto con todos los demás componentes, entiéndase disco duro, placa base, memoria RAM, etc.

2. CPU: estas pruebas de rendimiento se enfocan directamente sobre la cantidad y velocidad de instrucciones que el microprocesador ejecutara sin mayor necesidad de recurso externo. Es decir, a la transformación de las intrusiones de entrada a instrucciones de salida o información ya procesada en cantidades muy grandes. Como iteraciones y transformaciones.

3. Multimedia: con estas pruebas es posible determinar la capacidad de ejecución de instrucciones de multimedia como sonido y video y la capacidad que el microprocesador es capaz de apartar hacia los periféricos como los son las tarjetas dedicadas hacia la tarea.

4. Red: están enfocadas a la velocidad de transferencia de información tanto de subida como de bajada. En este caso el microprocesador no interviene de gran manera. Es por ello que lo que es medible hacia el microprocesador es la capacidad y optimización de comunicación con la tarjeta de red.

5. Gráficos: en cuanto a capacidad y exigencia de rendimiento esta sería la prueba más difícil, pero debido a que los microprocesadores intervienen de manera muy estrecha con los aceleradores gráficos. Estos utilizados para videojuegos, pero esto escapa del análisis de este trabajo.

#### **4.1.1 Comparación por medio de *Benchmark* (comparador de rendimiento)**

En términos informáticos un *benchmark* es una aplicación destinada a medir el rendimiento de una computadora o de algún elemento del mismo. Para ello se somete a la máquina a una serie de cargas de trabajo o estímulos de distinto tipo con la intención de medir su respuesta ante ellos. De esta forma se puede estimar bajo qué tareas o estímulos un determinado si una computadora de escritorio o servidor se comporta de una manera confiable y efectiva o por el contrario se muestra ineficiente.

Esta información es muy útil a la hora de seleccionar una máquina para realizar tareas determinadas en el proceso de producción y utilización de la maquina como tal, pudiendo elegir la mas adecuada para un proceso determinado. El benchmark también es útil para estimar el nivel de obsolescencia de un sistema o en qué aspectos técnicos puede ser mejorado su rendimiento, por medio de actualizaciones.

Por otro lado, el benchmark puede facilitar todas las especificaciones técnicas de una computadora junto con su rendimiento ante los diferentes estímulos o pruebas lo que permite realizar comparativas entre diferentes sistemas atendiendo a sus especificaciones técnicas y su rendimiento.

Las comparativas son útiles para determinar que características técnicas son las idóneas para conseguir un rendimiento óptimo en una tarea específica. Una comparativa entre múltiples equipos de diferentes fabricantes (con diferentes especificaciones técnicas) permite determinar cuáles son más adecuados para determinadas aplicaciones y cuáles son mejores para otras.

Un benchmark puede facilitar dos tipos de información sobre una computadora:

1. Información sobre las especificaciones técnicas de la máquina: tras un análisis del hardware se recopilan todos los parámetros técnicos de los distintos componentes de la computadora detallando velocidades, capacidades, modelo y fabricante, etc.
2. Información sobre el rendimiento de una máquina, o un elemento de la misma ante las cargas de trabajo o estímulos: dependiendo del estímulo puede medirse el rendimiento global de la computadora o centrarse en un componente del mismo como por ejemplo el microprocesador, la memoria RAM o la tarjeta gráfica.

Existen en el mercado multitud de aplicaciones *benchmark*, pero estas se pueden dividir en dos tipologías:

1. Medidas de rendimiento bajo cargas de trabajo

Estas aplicaciones se centran en la medida del rendimiento de algún componente específico de la computadora como puede ser la CPU, RAM o la tarjeta gráfica al someterlas a una carga de trabajo; también puede estar dirigida específicamente a una función dentro de un componente, por ejemplo, la unidad de coma flotante de la CPU; otras realizan rendimientos globales de la computadora haciendo trabajar a todos los componentes del equipo para sacar un índice de rendimiento.

Esta tipología de benchmark se puede subdividir a su vez en subcategorías atendiendo qué componente del equipo mide el benchmark: globales, de CPU, de memoria RAM, de disco duro, etc.

## 2. Medida de rendimiento por simulación de escenario de trabajo

Existen también herramientas benchmark más sofisticadas cuya metodología para medir el rendimiento de una máquina consiste en someterla a tareas habituales dentro de un campo de aplicación. De esta forma se puede estimar si una estación de trabajo está más o menos preparada para las tareas específicas de un ámbito de aplicación como por ejemplo la productividad ofimática o la postproducción audiovisual.

## **4.2 Especificaciones de trabajo a realizar**

Las pruebas para microprocesadores con benchmark se basan en operaciones matemáticas, compresión de datos, encriptación, se usan los grupos de instrucciones de SSE, MMX y AMD 3DNow!, para sistemas de multiprocesador. Incluyen exámenes tales como: número entero punto flotante, íter comparativas de ancho de banda de flujo-base de memoria, etc.

Las pruebas están sincronizadas usando cronómetros de alta resolución, que tienen una precisión de aproximadamente 1 millonésima de segundo en la mayoría de las computadoras. Una ventaja fundamental es los resultados de su línea base incluida que permiten que se puedan comparar sistemas de microprocesadores. Estos resultados de línea base se pueden usar para determinar cómo es de rápido el microprocesador en comparación con otros sistemas.



Uno de los programas utilizados para la medición de esta capacidad de los microprocesadores es:

#### **4.2.1 *Perform Test 6.0* (versión gratuita)**

Esto debido a que sus pruebas se acoplan a los utilizados por el servidor de datos en una compañía de Telecomunicaciones, estos fueron explicados en el capítulo anterior. La lista de los mismos procesos es:

- Adquisición de datos,
- Ordenación de datos textuales,
- Búsqueda y ordenación en base de datos,
- Cálculo estadístico y matemático de parámetros de telecomunicaciones,
- Compresión y almacenamiento de datos en formato .zip
- Creación de estadísticas gráficas en formato .xls (Microsoft Excel)

#### **4.2.2 Descripción de *Perform Test 6.0* código abierto**

La versión de prueba de benchmark contiene los resultados de línea base de ocho sistemas de microprocesadores diferentes para comparaciones posteriores.

Cada ventana de pruebas avanzadas permite al usuario seleccionar un número de parámetros y cuando obtenga el gráfico apropiado de los resultados, exportar estos resultados y medir la carga del CPU. Estableciendo los parámetros de entrada es posible medir rendimientos opcionales bajo una variedad de escenarios diferentes.

La carga de trabajo utilizada para medir ambos microprocesadores:

- CPU - Integración matemática
- CPU – Punto Flotante
- CPU - Búsqueda de números primos.
- CPU – instrucciones SSE/3Dnow
- CPU – Compresión de datos
- CPU – Encriptación de datos
- CPU – rotación de imágenes
- CPU – ordenación de texto.

En la figura 19, se muestra la prueba de Punto flotante y se explican las instrucciones, cabe resaltar que son operaciones que requieren muchas iteraciones, por lo cual con ellas es posible medir el rendimiento.

Figura 19. **Prueba de punto flotante.** (Operaciones matemáticas)

```
[ ]-----[ ]  
AUTOR: A.K.A Ciusbet  
+ Implementado en Ciusbet CPU BenchMark  
  
+ VALORES PASADOS COMO ARGUMENTO:  
  
- X=0.5  
[EBP-C] (8 bytes)  
- Y=0.5  
[EBP-14](8 bytes)  
- T=1.0  
[4035F0](4 bytes)  
- S=0.499975  
[4035E8](8 bytes)  
  
[ ]-----[ ]
```

## Continúa

1	00401224	>  33DB	/XOR EBX, EBX
2	00401226	.  85E4	TEST ESP, ESP
3	00401228	>  DD45 F4	FLD QWORD PTR SS:[EBP-C]
4	0040122B	.  D9FE	FSIN
5	0040122D	.  D8C0	FADD ST, ST
6	0040122F	.  DD45 F4	FLD QWORD PTR SS:[EBP-C]
7	00401232	.  D9FF	FCOS
8	00401234	.  DEC9	FMULP ST(1), ST
9	00401236	.  DD45 EC	FLD QWORD PTR SS:[EBP-14]
10	00401239	.  DC45 F4	FADD QWORD PTR SS:[EBP-C]
11	0040123C	.  D9FF	FCOS
12	0040123E	.  DD45 EC	FLD QWORD PTR SS:[EBP-14]
13	00401241	.  DC6D F4	FSUBR QWORD PTR SS:[EBP-C]
14	00401244	.  D9FF	FCOS
15	00401246	.  DEC1	FADDP ST(1), ST
16	00401248	.  D825 F0354000	FSUB DWORD PTR DS:[4035F0]
17	0040124E	.  DEF9	FDIVP ST(1), ST
18	00401250	.  D9E8	FLD1
19	00401252	.  D9F3	FPATAN
20	00401254	.  DC0D E8354000	FMUL QWORD PTR DS:[4035E8]
21	0040125A	.  DD5D F4	FSTP QWORD PTR SS:[EBP-C]
22	0040125D	.  DD45 EC	FLD QWORD PTR SS:[EBP-14]
23	00401260	.  D9FE	FSIN
24	00401262	.  D8C0	FADD ST, ST
25	00401264	.  DD45 EC	FLD QWORD PTR SS:[EBP-14]
26	00401267	.  D9FF	FCOS
27	00401269	.  DEC9	FMULP ST(1), ST
28	0040126B	.  DD45 EC	FLD QWORD PTR SS:[EBP-14]
29	0040126E	.  DC45 F4	FADD QWORD PTR SS:[EBP-C]
30	00401271	.  D9FF	FCOS
31	00401273	.  DD45 EC	FLD QWORD PTR SS:[EBP-14]

Continúa

```
32 |00401276 |. |DC6D F4    ||FSUBR QWORD PTR SS:[EBP-C]
33 |00401279 |. |D9FF    ||FCOS
34 |0040127B |. |DEC1    ||FADDP ST(1), ST
35 |0040127D |. |D825 F0354000 ||FSUB DWORD PTR DS:[4035F0]
36 |00401283 |. |DEF9    ||FDIVP ST(1), ST
37 |00401285 |. |D9E8    ||FLD1
38 |00401287 |. |D9F3    ||FPATAN
39 |00401289 |. |DC0D E8354000 ||FMUL QWORD PTR DS:[4035E8]
40 |0040128F |. |DD5D EC    ||FSTP QWORD PTR SS:[EBP-14]
41 |00401292 |. |83C3 01    ||ADD EBX, 1
42 |00401295 |. |CE        ||INTO
43 |00401296 |. |81FB 30750000 ||CMP EBX, 7530
44 |0040129C |. |^|7C 8A    ||JL SHORT 00401228
45 |0040129E |. |83C1 01    ||ADD ECX, 1
46 |004012A1 |. |CE        ||INTO
47 |004012A2 |. |81F9 2C010000 ||CMP ECX, 12C
48 |004012A8 |. |^|0F8C 76FFFFFF ||JL 00401224
```

Fuente: **Perfom Test 6.0**

\*Se indican las líneas de comando debido a que este es *software* Código abierto o *software* sin limitaciones de derechos comerciales.

### 4.2.3 Descripción de las instrucciones punto flotante

En la tabla XI se tiene un breve comentario de lo que hace cada línea de código.

Tabla XI. **Descripción de las instrucciones punto flotante**

Línea	Instrucción	Descripción
1	XOR EBX, EBX	EBX=0
2	TEST ESP, ESP	AND (ESP,ESP) -> ZF=0 SI ESP=0

Continúa

3	FLD QWORD PTR SS:[EBP-C]	Carga primer valor en la pila de la FPU $ST(0)=X$
4	FSIN	Calcula el seno, $ST(0)=\text{SIN}(ST(0)) \rightarrow ST(0)=\text{SENO}(X)$
5	FADD ST, ST	$ST(0)=ST(0)*2 \rightarrow 2*\text{SENO}(X)$
6	FLD QWORD PTR SS:[EBP-C]	Carga QWORD de <i>Stack Segment</i> [EBP-C] (X). $ST(0)$ se pasa a $ST(1)$ . $ST(0)=\text{QWORD cargado}$
7	FCOS	Calcula el coseno del nuevo valor, $ST(0)=\text{COS}(X)$
8	FMULP ST(1), ST	Multiplica y POP. $ST(1)=ST(1)*ST(0)$ . Se hace POP: $ST(0)=ST(1)$ , $ST(1)=\text{VACIO}$
9	FLD QWORD PTR SS:[EBP-14]	Carga en el inicio de la pila el siguiente valor (Y)
10	FADD QWORD PTR SS:[EBP-C]	Suma X+Y. En $ST(0)$ resulta Y. FADD almacena el resultado en $ST(0)$ . En EBP-C esta X
11	FCOS	Calcula el coseno de X
12	FLD QWORD PTR SS:[EBP-14]	Carga Y. "Y" pasa a $ST(0)$ y $\text{COS}(X)$ a $ST(1)$
13	FSUBR QWORD PTR SS:[EBP-C]	Resta (FSUBR: Invierte operadores). $ST(0)=(X-Y)=0$
14	FCOS	$\text{Coseno}(X-Y)=\text{COS}(0)=1 \rightarrow ST(0)=1$
15	FADDP ST(1), ST	Suma y POP. $\text{COS}(X-Y)+\text{COS}(X)$ ; $ST(0)=1+\text{COS}(X)$ ; POP $ST(1)$
16	FSUB DWORD PTR DS:[4035F0]	Resta: $ST(0) - T = 1+\text{COS}(X)-1 = \text{COS}(X)$
17	FDIVP ST(1), ST	Divide y POP. $ST(1)/ST \rightarrow ST(0)=ST(1)$ ; POP $ST(1)$
18	FLD1	Carga constante 1. $ST(1)=ST(0)$ ; $ST(0)=1$
19	FPATAN	Calcula arco tangente parcial
20	FMUL QWORD PTR DS:[4035E8]	Multiplica $ST(0)*S$

Continúa

21	FSTP QWORD PTR SS:[EBP-C]	Guarda ST(0) en X, hace POP. La pila queda vacía
22	FLD QWORD PTR SS:[EBP-14]	Carga Y. ST(0)=Y
23	FSIN	ST(0)=SIN(Y)
24	FADD ST, ST	ST(0)=SIN(Y)+SIN(Y)
25	FLD QWORD PTR SS:[EBP-14]	ST(1)=ST(0), ST(0)=Y
26	FCOS	ST(0)=COS(Y)
27	FMULP ST(1), ST	ST(1)=ST(1)*ST(0)=(SIN(Y)+SIN(Y))*COS(Y); POP -> ST(0)=ST(1), ST(1)=VACIO
28	FLD QWORD PTR SS:[EBP-14]	Carga Y, ST(1)=ST(0), ST(0)=Y
29	FADD QWORD PTR SS:[EBP-C]	ST(0)=X+Y
30	FCOS	ST(0)=COS(X+Y)
31	FLD QWORD PTR SS:[EBP-14]	Carga Y, ST(0)=Y, ST(1)=COS(X+Y), ST(2)=(SIN(Y)+SIN(Y))*COS(Y)
32	FSUBR QWORD PTR SS:[EBP-C]	FSUB=ST(0)-X; FSUBR=X-ST(0) (notar diferencia)
33	FCOS	ST(0)=COS(ST(0)) = COS(X-ST(0))
34	FADDP ST(1), ST	ST(0)+ST(1), POP
35	FSUB DWORD PTR DS:[4035F0]	ST(0)=ST(0)-T
36	FDIVP ST(1), ST	ST(0)=ST(1)/ST, POP
37	FLD1	Carga 1, ST(1)=ST(0), ST(0)=1.0

Continúa		
38	FPATAN	$ST(0)=\text{Arcotangente parcial}(ST(0))$
39	FMUL QWORD PTR DS:[4035E8]	$ST(0)=ST(0)*S$
40	FSTP QWORD PTR SS:[EBP- 14]	$Y=ST(0)$
41	ADD EBX, 1	$EBX=EBX+1$
42	INTO	Interrupción en sobrecarga
43	CMP EBX, 7530	Compara EBX con 7530 (límite del bucle)
44	JL SHORT 00401228	Jump Less: Salta si el resultado de la comparación es menor que
45	ADD ECX, 1	$ECX=ECX+1$
46	INTO	Interrupción en sobrecarga
47	CMP ECX, 12C	Compara ECX con 0x12C
48	JL 00401224	Salta si la comparación resulta ECX menor que 0x12C

Fuente: **Perfom Test 6.0**

Estas líneas de comando para la prueba Punto Flotante son un ejemplo de los procesos que se ejecutan en el microprocesador para analizarlo y compararlo respecto a otros en el mercado. Como se menciona antes, existen otras pruebas que conllevan otras instrucciones pero el análisis de las demás instrucciones escapan a esta investigación.

### 4.3 Especificación de tipos de microprocesadores a comparar

La tabla XII muestra un resumen de las características del microprocesador que será evaluado, esto con la finalidad de tener referencias de comparación contra otro el microprocesador.

Tabla XII. Información del CPU cantidad de núcleos : 1

Tipo de CPU	AMD Athlon(TM) 64 Processor 3000+
Manufacturado por	AMD
Rango de Frecuencia de CPU nominal	2000.2 MHz
Frecuencia actual	1999.74MHz
L1 caché:	64KByte
L1 Instrucciones caché:	64KByte
L2 caché:	512KByte
L2 caché localización:	Interna(velocidad completa)
Multitarea	No soportado
Instrucciones SMP	No soportado
Instrucciones MMX:	Soportado



La tabla XIII muestra un resumen de las características del sistema operativo, esto con la finalidad de tener referencias de comparación contra el otro microprocesador.

**Tabla XIII. Información del sistema operativo del CPU de un solo núcleo interno**

Sistema Operativo:	Microsoft Windows XP
Revisión de Sistema Operativo:	Microsoft Windows version5.1.2600
Unidad de disco duro	C:\
Espacio total de disco:	68.4 GBytes
Tamaño de Cluster	4.0 KBytes
Sistema de Archivo	NTFS
Total RAM	256 MByte
Memoria Disponible	49 MByte

La tabla XIV muestra un resumen de las características del microprocesador que será evaluado, esto con la finalidad de tener referencias de comparación contra otro microprocesador.

**Tabla XIV. Información del CPU cantidad de núcleos : 2**

Tipo de CPU	AMD Opteron(TM) Processor 244
Manufacturado por	AMD
Rango de Frecuencia de CPU nominal	1795.3 MHz
Frecuencia actual	1795.1 MHz
L1 caché:	128KByte
L1 Instrucciones caché:	128KByte
L2 caché:	1024KByte
L2 caché localización:	Interna(velocidad completa)
Multitarea	No soportado
Instrucciones SMP	No soportado
Instrucciones MMX:	Soportado

La tabla XV muestra un resumen de las características del sistema operativo, esto con la finalidad de tener referencias de comparación contra otro el microprocesador.

**Tabla XV. Información del sistema operativo del CPU de doble núcleo interno**

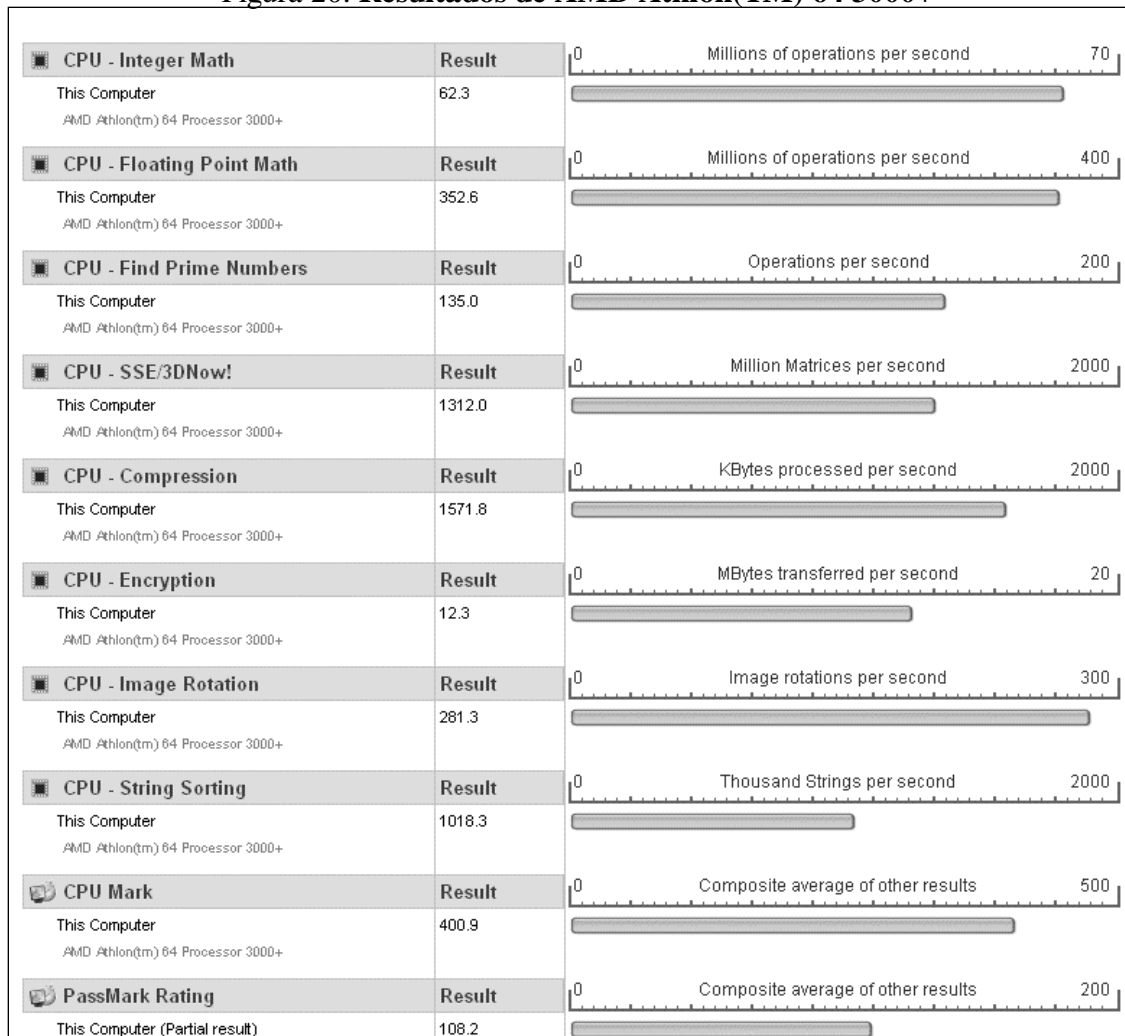
Sistema Operativo:	Microsoft Windows XP
Revisión de Sistema Operativo:	Microsoft Windows versión 5.1.2600
Unidad de disco duro	C:\
Espacio total de disco:	149.0 GBytes
Tamaño de Cluster	4.0 KBytes
Sistema de Archivo	NTFS
Total RAM	2047 MByte
Memoria Disponible	1726 MByte

## 4.4 Rendimiento y cantidad de procesos de cada microprocesador

Resultados de AMD Athlon(TM) 64 3000+

Fue sometido a las diferentes pruebas las cual da los resultados gráficos siguientes:

Figura 20. Resultados de AMD Athlon(TM) 64 3000+

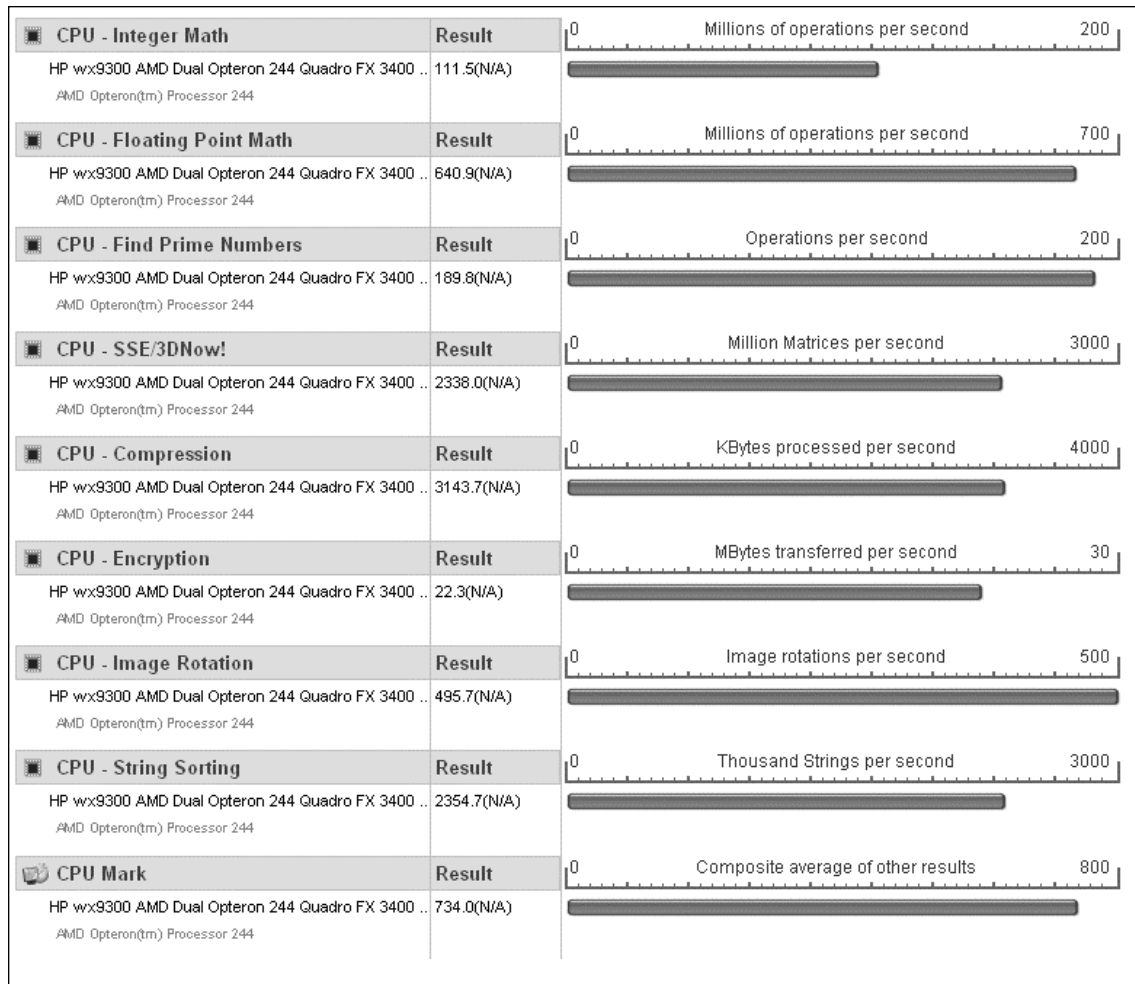


Fuente: **Perfom Test 6.0**

## Resultados de AMD Opteron(TM) 244

Fue sometido a las diferentes pruebas las cual da los resultados gráficos siguientes:

Figura 21. **Resultados de AMD Opteron(TM) 244**

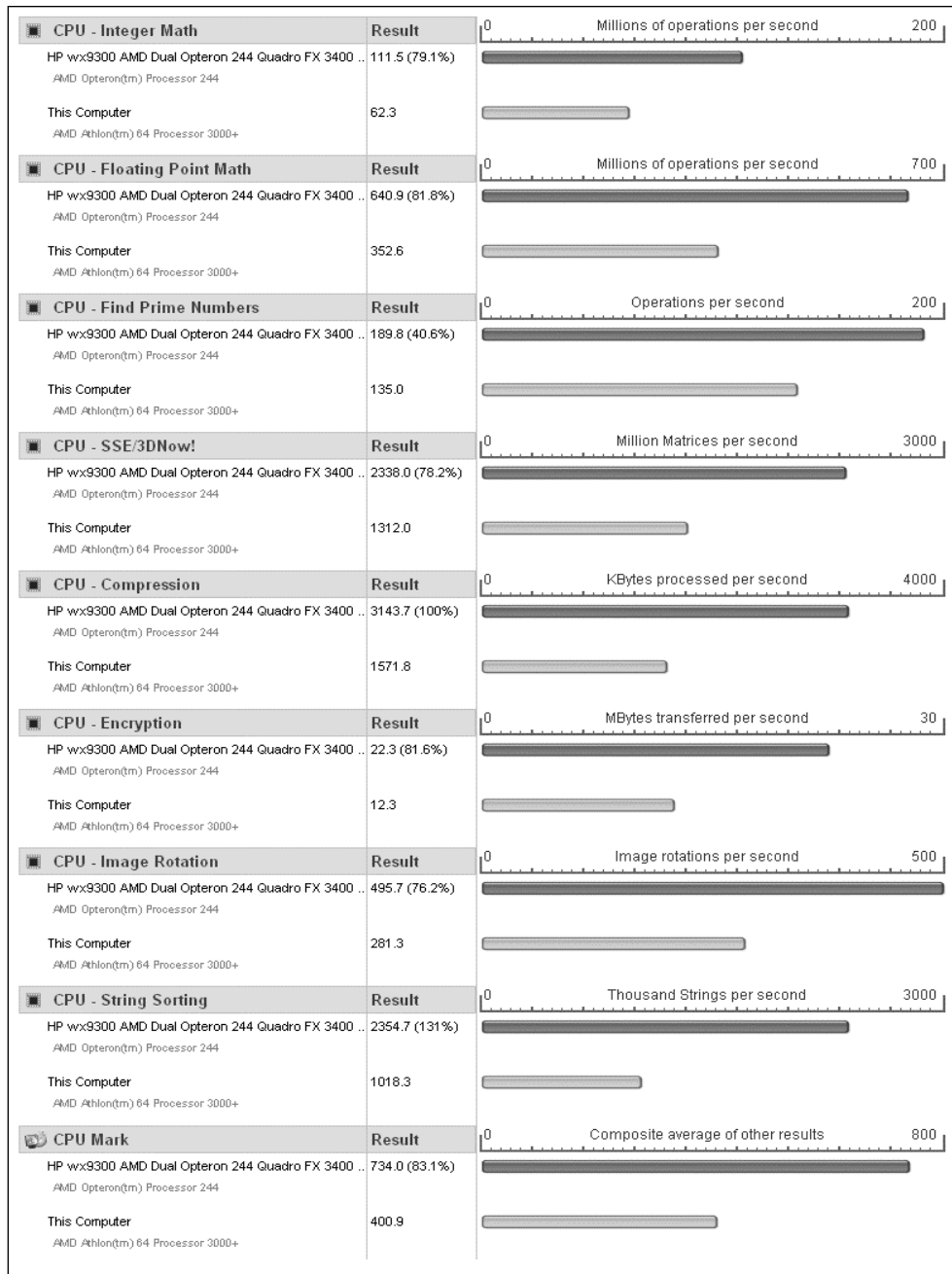


Fuente: **Perfom Test 6.0**

## Resultados conjuntos de los procesadores

Ambos resultados de cada microprocesador colocados en un solo grafico arrojan los resultados claramente visibles a favor del microprocesador con doble núcleo en un solo encapsulado.

Figura 22. Resultados conjuntos de los procesadores



Fuente: **Perfom Test 6.0**

Tabla XVI. Resultados tabulados de la comparación por *software benchmark*,  
**Perfom Test 6.0**

Nombre de la Prueba	AMD Dual Opteron 244 Doble Núcleo	AMD 64 3000 + Simple Núcleo	% rendimiento de doble / simple
CPU – Integración Matemática	111.5	62.3	79.1 %
CPU – Punto Flotante	640.9	352.6	81.8 %
CPU – Búsqueda de Números primos	189.8	135.0	40.6%
CPU – Instrucciones SSE/3DNow!	2338.0	1312.0	78.2%
CPU – Compresión de datos	3143.7	1571.8	100%
CPU – Encriptación de datos	22.3	12.3	81.6%
CPU – Rotación de imagen	495.7	281.3	131%
CPU – Ordenación de texto	2354.7	1018.3	83.1%

Fuente: **Perfom Test 6.0**

## 4.5 Análisis de selección de microprocesador

Para obtener una correcta interpretación de los resultados obtenidos es necesario conocer que es lo que se está midiendo y que es lo que están indicando los datos.

Cada prueba tiene un resultado en puntos y un porcentaje de microprocesador A sobre el microprocesador B, siendo A, el AMD Opteron de Doble núcleo y el B el AMD Athlon. El porcentaje indica la cantidad de tiempo que requirió en menor medida para completar las instrucciones, es decir, el es porcentaje de mayor velocidad con el cual resultó.

En cada caso el número más alto de medida indica el mayor desarrollo de CPU. Por ejemplo, hay diferencia entre números enteros y números con punto flotante. Los enteros todos son números como 23, 498345, -26. Los números con punto flotante contienen una parte fraccional como 1.003, 9832.2. Estos dos tipos de números son tratados de forma diferente dentro del microprocesador.

Cada prueba tiene su propia medida y están dadas de acuerdo al tipo de instrucciones que son ejecutadas, es decir, para las pruebas se miden en:

Tabla XVII. **Tabla de unidades de comparación**

<b>Operación</b>	<b>Unidad de Medida</b>
Integración Matemática, Punto Flotante	millones de operaciones/ segundo
Búsqueda de números primos	operaciones/ segundo



Continúa	
Instrucciones SSE/3DNow!	millones de matrices/ segundo
Compresión de datos	KBytes procesados / segundo
Encriptación de datos	MBytes Transferidos / segundo
Rotación de imagen	Imágenes rotadas / segundo
Ordenación de texto	Miles de palabras / segundo
Promedio de Resultados	porcentaje

- MBytes / Segundo : Es usado para medir la cantidad de información transferida hacia y desde un disco de almacenamiento o memoria.
- Adiciones / Segundo: Millones de adiciones por segundo.
- Substracciones / Segundo: Millones de substracciones por segundo.
- Multiplicaciones / Segundo: Millones de multiplicaciones por segundo.
- Divisiones / segundo: Millones de divisiones por segundo.
- usados para medir el número de operaciones matemáticas de números enteros o de punto flotante.
- Millones de substracciones por segundo, usado para medir el número de operaciones matemáticas de números enteros o de punto flotante
- MegaFLOPS ( FLOPS)

FLOPS es el número de operaciones de punto flotante que pueden ser desarrolladas por segundo. Como esta figura es normalmente en millones de MegaFLOPS es usado.  $1,000,000 = 1 \text{ MegaFLOPS}$ . Esta es una medida industrial estándar, que es usada para comparar el desarrollo de diversos sistemas de cómputo.

- Promedio, es el resultado de la suma de todos los resultados anteriores y colocado en un porcentaje.
- La prueba matemática de enteros se realiza con adición, substracción, multiplicación y división de 32 bits y 64 bits, al igual que la prueba matemática de números con punto flotante.
- La prueba 128 bits SSE utiliza operaciones como adición, substracción y multiplicación. La prueba 3Dnow! Es una transformación 3D de un arreglo de vértices de 32 bits.

## CONCLUSIONES

1. La evolución de los microprocesadores han venido a ser un punto clave en el mejoramiento de la obtención de datos y manipulación de los mismos, en tiempos menores, para dar una efectividad operacional mayor en gestiones de información.
2. Los microprocesadores de de múltiples núcleos plantean una solución en la problemática de la velocidad máxima y efecto de calentamiento en los transistores, ya que al utilizarlos de esta manera se obtienen mejores resultados.
3. El crecimiento de información en una red de comunicaciones está ligada a la demanda del servicio por los consumidores y esto a su vez implica la necesidad de crecimiento en la velocidad de proceso de datos en el microprocesador.
4. La comparación de rendimiento para microprocesadores debe realizarse con base al tipo de trabajo que se ejecuta en cada uno y teniendo en cuenta especificaciones de los mismos en condiciones iguales o similares.



## RECOMENDACIONES

1. Debido al acelerado ritmo de evolución de la tecnología y la demanda del servicio de telecomunicaciones, es de gran importancia la actualización de los servidores que manejan datos para que los precisos sean eficientes.
2. Los microprocesadores de múltiples núcleos presentan la solución actual a la creciente cantidad de información en una red de datos y por ello se debe elegir de manera correcta en base a los procesos para el cual será utilizado.
3. Las mediciones de comparación deben realizarse con procedimientos adecuados con el objetivo de realmente obtener información del comportamiento del microprocesador en el campo de trabajo. Esto puede realizarse por medio de *software* de *benchmark* adecuado.



## BIBLIOGRAFÍA

1. Barry B. Brey - *De Vry Institute of Technology*,  
**LOS MICROPROCESADORES INTEL**, 5ED Prentice Hall, ISBN:  
9789701704240.
2. <http://es.wikipedia.org/wiki/Portada>
3. <http://hard2xtreme.com/index.php>
4. <http://www.AMD.com>
5. <http://www.cretav.com/benchmark/home>
6. <http://www.intel.com>
7. José María Hernando Rábanos, **Comunicaciones Móviles GSM**,  
1999 Fundación AIRTEL, IZAN 84-930298-2-3