

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA



FACULTAD DE INGENIERÍA

**INTERFACES PARA EL USO DE MÁQUINAS ELECTRÓNICAS
COMO IMPRESORAS DE COMPUTADORA, COMO ALTERNATIVA**

TESIS

PRESENTADA A LA JUNTA DIRECTIVA DE LA
FACULTAD DE INGENIERÍA
POR

HÉCTOR FRANCISCO RECIÑOS GARCÍA

AL CONFERÍRSELE EL TÍTULO DE

INGENIERO ELECTRICISTA

GUATEMALA, OCTUBRE DE 1999



HONORABLE TRIBUNAL EXAMINADOR

Cumpliendo con los preceptos que establece la ley de la Universidad de San Carlos de Guatemala, presento a su consideración mi trabajo de tesis titulado:

INTERFACES PARA EL USO DE MÁQUINAS ELECTRÓNICAS COMO IMPRESORAS DE COMPUTADORA, COMO ALTERNATIVA,

tema que me fuera asignado por la Dirección de la Escuela de Ingeniería Mecánica Eléctrica con fecha 9 de marzo de 1,993 Ref. EIME056.93.

A handwritten signature in black ink, appearing to read "Héctor Recinos", written over a horizontal line.

Héctor Francisco Recinos García

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA



FACULTAD DE INGENIERÍA

NÓMINA DE JUNTA DIRECTIVA

DECANO: Ing. Herbert René Miranda Barrios
VOCAL I: Ing. José Francisco Gómez Rivera
VOCAL II: Ing. Carlos Humberto Pérez Rodríguez
VOCAL III: Ing. Jorge Benjamin Gutiérrez Quintana
VOCAL IV: Br. Oscar Stuardo Chinchilla Guzmán
VOCAL V: Br. Mauricio Alberto Grajeda Mariscal
SECRETARIA: Inga. Gilda Marina Castellanos Baiza de Illescas

TRIBUNAL QUE PRACTICÓ EL EXAMEN

GENERAL PRIVADO

DECANO: Ing. Jorge Mario Morales González
EXAMINADOR: Inga. Vivian Dinora Yax Tay
EXAMINADOR: Inga. Judy Marlene Lone Vásquez
EXAMINADOR: Ing. Edwin Alberto Solares Martínez
SECRETARIO: Ing. Edgar José Aurelio Bravatti Castro

DEDICATORIA

A Dios todo poderoso

Por haber sido la fuente que ha impulsado el inicio y final del presente trabajo, con intervención directa de la Virgen María.

Al Opus Dei

Como camino de santificación en el trabajo profesional y en el cumplimiento de los deberes ordinarios del cristiano y especialmente al Beato Josemaría Escrivá de Balaguer.

A mis padres

José Felipe Recinos Jerez
Vilma Felipa García Ramírez de Recinos.
En agradecimiento a su paciencia, esfuerzo y dedicado esmero para que lograra alcanzar mi superación.

A mi esposa

Sonia Sofía Segura Álvarez de Recinos
Con mucho amor, esfuerzo e iniciativa llegara al final de este trabajo de tesis.

A mis hijos

Laura Sofía, María José, Héctor José
Como impulso para culminar mi carrera profesional.

A mis hermanos

José Guillermo, Diana Liseth.

Con mucho cariño fraternal.

A mis sobrinos

Con especial cariño.

A toda mi familia

Con especial aprecio.

AGRADECIMIENTO

A Dios porque Él da la sabiduría y de Él viene el conocimiento y la inteligencia.

Al Ing. Gustavo Villeda por su entusiasmo, amistad y valiosa colaboración como asesor de este trabajo de tesis.

A todas las personas que me brindaron su colaboración, de una u otra forma, para realizar este trabajo de tesis.

A todos mis amigos y compañeros de la Universidad, con quienes pasamos momentos agradables en el camino de nuestra carrera universitaria.

Guatemala 31 de Mayo de 1999.

Sr. Coordinador
Area de Electrónica.
Escuela Ingeniería Mecánica Eléctrica.
Facultad de Ingeniería.
Universidad de San Carlos de Guatemala.

Sr. Coordinador:

Por medio de la presente me permito informarle que habiendo asesorado al Ingeniero Inieri Héctor Francisco Recinos García, en la tesis titulada: Interfaces para el uso de máquinas electrónicas como impresoras de computadora, como alternativa y llenando ésta los objetivos trazados extendiendo la aprobación de la misma.

Por lo tanto, el autor de esta tesis y yo como asesor, nos hacemos responsables del contenido y conclusiones de la misma.

Sin otro particular me es grato suscribirme atentamente,



Ing. Gustavo Adolfo Villeda Vásquez.
Asesor

UNIVERSIDAD DE SAN CARLOS
DE GUATEMALA



FACULTAD DE INGENIERIA

Guatemala, 6 de agosto de 1,999

Señor Director
Ing. Roberto Urdiales Contreras
Escuela de Ingeniería Mecánica Eléctrica.

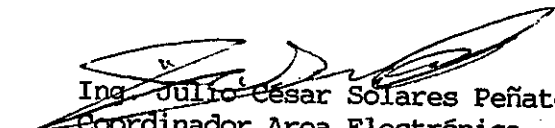
Señor Director.

Por este medio me permito dar aprobación al trabajo de tesis titulado: Interfaces para el uso de máquinas electrónicas como impresoras de computadora, como alternativa, desarrollada por el estudiante Héctor Francisco Recinos García, ya que considero que cumple con los requisitos establecidos.

Sin otro particular, aprovecho la oportunidad para saludarlo.

Atentamente,

ID Y ENSEÑAD A TODOS


Ing. Julio César Solares Peñate
Coordinador Area Electrónica

JCSP/sdem.

UNIVERSIDAD DE SAN CARLOS
DE GUATEMALA

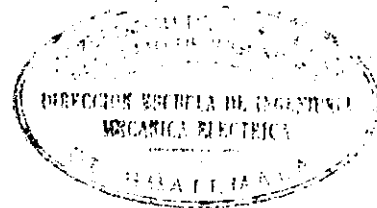


FACULTAD DE INGENIERIA

El Director de la Escuela de Ingeniería Mecánica Eléctrica, después de conocer el dictamen del Asesor, con el Visto Bueno del Coordinador de Area, al trabajo de tesis del estudiante Héctor Francisco Recinos García, titulado: Interfaces para el uso de máquinas electrónicas como impresoras de computadora, como alternativa, procede a la autorización del mismo.

Ing. Roberto Urdiales Contreras
Director

Guatemala, 13 de agosto de 1,999.



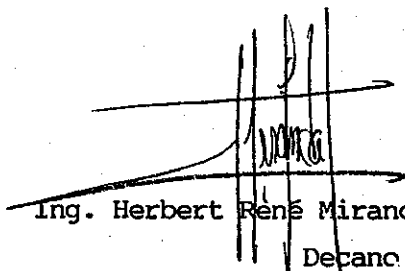
UNIVERSIDAD DE SAN CARLOS
DE GUATEMALA



FACULTAD DE INGENIERIA

El Decano de la Facultad de Ingeniería, luego de conocer la autorización por parte del Director de la Escuela de Ingeniería Mecánica Eléctrica, al trabajo de tesis: Interfaces para el uso de máquinas electrónicas como impresoras de computadora, como alternativa, del estudiante Héctor Francisco Recinos García, procede a la autorización para la impresión de la misma.

IMPRIMASE:


Ing. Herbert René Miranda Barrios
Decano

Guatemala, octubre de 1,999.



ÍNDICE GENERAL

ÍNDICE DE ILUSTRACIONES	VI
LISTA DE ABREVIATURAS	IX
GLOSARIO	XI
INTRODUCCIÓN	XII
OBJETIVOS	XIV

1 PRINCIPIOS GENERALES Y FUNCIONAMIENTO DE LAS MÁQUINAS DE ESCRIBIR ELECTRÓNICAS

1.1	Generalidades de las máquinas de escribir electrónicas	1
1.1.1	Fuente de voltaje	1
1.1.2	Secuencia de inicialización	2
1.1.3	Teclado	2
1.1.4	Teoría electrónica	2
1.1.5	Motores de paso	3
1.2	Principios de funcionamiento de la máquina de escribir	4
1.2.1	Composición del sistema electrónico	4
1.2.2	Descripción de motores y solenoide	6
1.3	Componentes de la tarjeta lógica de control	8
1.4	Motores y solenoides	11
1.4.1	Control del motor de la margarita	11
1.4.2	Control del martillo de impresión	11
1.4.3	Control del motor del carro	12
1.4.4	Interruptor del indicador del carro	16
1.4.5	Control del motor de cambio de línea	16
1.4.6	Controlador del motor de cambio de línea	16

1.4.7	Control del motor de la cinta	17
1.4.8	Control del motor de la cinta	21
1.4.9	Teclado	21
1.4.10	Circuitos del teclado, leds, switchs de deslizamiento	22
1.4.11	Circuitos de reset y memoria de respaldo	23
1.4.11.1	Circuito reset	23
1.4.11.2	Circuito de memoria de respaldo	23
1.4.11.3	M reset	27
1.4.11.4	Vrst	27
1.4.11.5	S reset	27
1.4.11.6	+5B	28
1.4.11.7	Check, +5BChk, Enram	28
1.4.12	Diagrama de operación de impresión	31
1.4.13	CPU principal y sus dispositivos periféricos	31
1.5	Circuito de interfaz	32
1.5.1	Composición del interfaz	32
1.5.2	Circuito del interfaz	32

2 PROTOCOLOS DE TRANSMISIÓN, MEDIOS DE TRANSMISIÓN Y LOS MEDIOS DE COMUNICACIÓN

2.1	Generalidades de los protocolos de transmisión	38
2.1.1	Simplex	38
2.1.2	Half-duplex	39
2.1.3	Full-duplex	40
2.1.4	Serial	41
2.1.5	Paralela	41
2.1.6	Transmisión sincro/asíncrona	42
2.1.7	Estándares de comunicación	45
2.1.8	El estándar RS-232C	46
2.1.8.1	Las características eléctricas de las señales	48

2.1.8.2	Características mecánicas del interfaz	48
2.1.8.3	Descripción de los circuitos de intercambio	48
2.1.8.4	Un estándar de interfaces para seleccionar configuraciones en sistemas de comunicación	49
2.1.9	Conceptos básicos en el RS232C	49
2.1.10	Transmisión de datos bidireccional	49
2.1.11	El handshaking	51
2.1.12	Software handshaking	51
2.1.13	Hardware handshaking	52
2.1.14	Niveles lógicos	53
2.1.15	Definición de la lógica	54
2.1.16	Marca y espacio	57
2.2	Modos de transmisión de datos	60
2.2.1	Transmisión de datos	60
2.2.2	Paridad y caracteres extendidos	61
2.2.3	Velocidad de transmisión	62
2.3	Los medios de comunicación	62
2.3.1	El cable multipar	63

3 DISEÑO DEL INTERFAZ PARA USARLO COMO IMPRESORA DE COMPUTADORA

3.1	Generalidades de los interfaces para usarlos como impresoras de computadora	68
3.1.1	Modo impresora	69
3.1.2	Modo terminal	69
3.1.3	Código ASCII	69
3.1.4	Interfaz periférico programable 8255/8255-5	70
3.1.4.1	Descripción funcional	71
3.1.4.2	Controles de grupo A y grupo B	73
3.1.4.3	Selección de modo	74

3.1.4.4	Modos de operación	77
3.1.4.5	Definición de señales de control del bus de direcciones E/S	81
3.1.4.5.1	Operaciones de salida	81
3.1.4.5.2	Operaciones de entrada	81
3.1.4.6	Resumen de definición de modo	82
3.1.4.7	Aplicaciones de 8255	83
3.2	Configuración de la tarjeta interfaz	84
3.2.1	Circuito de rom y ram	84
3.2.2	Circuito de interfaz	84
3.2.3	Circuito dip switch	85
3.3	Características de cada parte del sistema	85
3.3.1	Circuitos de rom y ram	85
3.3.2	Control de cambio máquina/ interfaz	86
3.3.3	Circuito interfaz	87
3.3.3.1	Circuito CDCC paralelo	87
3.3.3.2	Parámetros de operación	90
3.3.3.3	Descripción de las señales del interfaz	90
3.3.3.4	Circuito RS232C serial	92
3.3.3.5	Circuito dip switch	93
3.3.3.6	Parámetros de operación	94
3.3.3.7	Descripción de las señales del interfaz	97
3.3.3.8	Diagramas de bloques del sistema	100
3.3.3.9	Operación modo impresora	101

4	DESCRIPCIÓN GENERAL DE HERRAMIENTA Y EQUIPO DE PRUEBAS	
4.1	Herramienta y equipo de pruebas	110
4.1.1	Área de trabajo y condiciones mínimas para e análisis de fallas y pruebas	110
4.1.2	Soluciones prácticas acerca del manejo correcto de los equipos	111
	CONCLUSIONES	115
	RECOMENDACIONES	117
	BIBLIOGRAFÍA	118
	APÉNDICE	119
	ANEXOS	130

ÍNDICE DE ILUSTRACIONES

No.	Descripción	página
1	Diagrama de circuito de control lógico	7
2	El CPU principal y sus dispositivos periféricos	10
3	Configuración motor de margarita	13
4	Circuito controlador motor de margarita	13
5	Configuración de martillo	14
6	Circuito control martillo	14
7	Configuración del motor del carro	15
8	Circuito controlador del carro	15
9	Configuración motor cambio de línea	18
10	Controlador motor cambio de línea	18
11	Configuración motor de la cinta	19
12	Circuito controlador motor de la cinta	20
13	Composición del teclado	24
14	Diagrama circuito matricial del teclado	25
15	Secuencia de rastreo del teclado	25
16	Teclado/led circuito de tarjeta y circuito switch deslizamiento circuito control de tarjeta	26
17	Diagrama de bloques circuito reset/backup	29
18	Circuito de reset y memoria de respaldo	30
19	Forma de onda señal de memoria de respaldo	30
20	Diagrama de flujo de operación de impresión	33
21	Circuito switch de cubierta	34
22	Circuito reloj	34
23	Circuito controlador de alarma	34

24	Composición del interfaz	35
25	Circuito interfaz	35
26	Asignación de terminales del cable conector del interfaz	37
27	Transmisión serial	44
28	Transmisión paralela	44
29	Representación de la transmisión serial de datos	47
30	Comunicación asíncrona	47
31	El conector DB-25	50
32	Definición de niveles lógicos de recepción	56
33	Circuito equivalente para una línea telefónica de distancia media	65
34	Gráfica de velocidad-longitud del cable en mts	67
35	Diagrama general de componentes electrónicos	88
36	Configuración de la tarjeta de circuitos	88
37	Circuito de control máquina interfaz	89
38	Circuito de control máquina interfaz	89
39	Circuito CDCC paralelo	95
40	Circuito RS232C serial y circuito dip switch	96
41	Diagrama esquemático circuito interfaz	99
42	Conexión CDCC	103
43	Conexión RS-232C	103
44	Modo terminal	104
45	Comunicación personal de datos	105
46	Acceso a correo electrónico y bancos de datos	105
47	Diagrama de cableado para el cable RS232C IBM y compatibles	106
48	Conexión CDCC Apple II, IIe	107
49	Conexión RS232C Apple II, IIe	108
50	Conexión RS232C Macintosh	109
51	Descripción de herramientas y equipo de ajuste	113
52	Carga estática	114

53	Puesta a tierra estaciones de trabajo	114
54	Área de trabajo	114

TABLAS

No	Descripción	Página
I	Caracteres ASCII	131
II	Códigos de control estándar	132
III	Códigos de control del interfaz	133

GLOSARIO

Bit	Elemento de matemática binaria que puede ser 1,0.
Buffer	Almacena los datos en forma dinámica.
Byte	Formado de 1024 bits.
CDCC	Protocolo de comunicación serial.
Leds	Diodos de emisión de luz.
Margarita	Accesorio de la máquina de escribir de forma circular que contiene todas las letras, números y símbolos de impresión.
Módem	Modulador/Demodulador.
Ohms	Unidad de medida de resistencia.
Ram	Memoria de Acceso Aleatorio.
Rom	Memoria sólo de salida.
Solenoide	Bobina que acciona un mecanismo para impulsarlo cuando se hace circular una corriente através de la bobina.
UART	Microprocesador Programable para comunicación síncrona / asíncrona.

1984-1985
1985-1986
1986-1987

1987-1988
1988-1989
1989-1990

1990-1991
1991-1992
1992-1993
1993-1994
1994-1995
1995-1996
1996-1997
1997-1998
1998-1999
1999-2000
2000-2001
2001-2002
2002-2003
2003-2004
2004-2005
2005-2006
2006-2007
2007-2008
2008-2009
2009-2010
2010-2011
2011-2012
2012-2013
2013-2014
2014-2015
2015-2016
2016-2017
2017-2018
2018-2019
2019-2020
2020-2021
2021-2022
2022-2023
2023-2024
2024-2025

INTRODUCCIÓN

En el diseño de este interfaz se tiene como uno de los principales objetivos analizar en detalle los aspectos más importantes del funcionamiento y aplicación de este tipo de equipo y su interfaz ya que debido a su versatilidad y necesidad de adquirirlos es una herramienta de trabajo muy utilizada.

Otro de los objetivos que pretende este trabajo de tesis es mostrar una alternativa de impresión de texto de buena resolución, debido a que es una herramienta básica utilizada frecuentemente en las actividades diarias de trabajo ya sea en casa ú oficina. En general puede ser utilizada por todas las personas que usan este tipo de equipo permitiendoles usar sus máquinas de escribir interconectadas a través de este interfaz ahorrando dinero y obteniendo una resolución de impresión adecuada, que no se lo proporciona una impresora matricial de cinta.

Además, en la época actual este tipo de equipo ha ocupado un importante lugar en todo el mundo, los cambios que ha traído la denominada Segunda Revolución Industrial, en los países desarrollados, nos da la oportunidad de presenciar nuevos procesos. Esta revolución trae consigo la introducción de este tipo de máquinas de escribir, y el crecimiento muy rápido de los equipos de cómputo creando la necesidad de hacer una conexión entre ambos sistemas.

Esto originará, a mediano y a largo plazo, ahorro de tiempo de trabajo del personal que realiza estas tareas. No es exagerado que nos encontramos frente a grandes cambios en los que el motor de la sociedad será este tipo de

equipo además que no son únicamente de gran utilidad, sino a veces, indispensables.

Todas estas son las causas por las que este tema es importante, ya que como profesionales en la materia debemos prestar servicio, asesoría técnica y de funcionamiento de este equipo. Dando soluciones a los distintos problemas ayudando al desarrollo de nuestro país, además de elevar el nivel técnico en esta rama de la electrónica para así poder dar soluciones , prestar un mejor servicio en menor tiempo que implica un ahorro económico.

OBJETIVOS

- 1. Conocer la teoría y funcionamiento de las máquinas de escribir electrónicas.**
- 2. Que los estudiantes, técnicos y profesionales de la materia puedan consultar este trabajo para tener una base más sólida referente al tema.**
- 3. Profundizar acerca del tema, siendo de mucha importancia en una sociedad moderna en desarrollo, para obtener los conocimientos técnicos y de funcionamiento para así poder prestar un mejor servicio ahorrando tiempo y dinero.**
- 4. Dar a conocer las ventajas que se tendrán al adquirir este tipo de equipo dando una asesoría técnica y de funcionamiento.**
- 5. Llegar a obtener un conocimiento exacto y veraz sobre el funcionamiento de este tipo de equipo y su interconexión para su uso como impresoras de computadora.**
- 6. Adquirir los conocimientos funcionales y de operación para así diagnosticar fallas y proceder al chequeo y solucionar el problema.**
- 7. Dar a conocer el funcionamiento y conexión con el interfaz y distintos tipos de computadoras.**

11-11-11 11:11:11

11-11-11 11:11:11

11-11-11 11:11:11

1. PRINCIPIOS GENERALES Y FUNCIONAMIENTO DE LAS MÁQUINAS DE ESCRIBIR ELECTRÓNICAS

1.1 Generalidades de las máquinas de escribir electrónicas

1.1.1 Fuente de voltaje

Quando el conector AC de la máquina es conectado en el tomacorriente AC de la pared (117v/60Hz) el voltaje de línea es aplicado en el devanado primario del transformador con lo cual el voltaje de línea AC es aplicado al rectificador tipo puente entonces tenemos ya el voltaje de salida DC luego es aplicado al circuito y sus demás componentes. Cuando el interruptor se pone en ON se aplica voltaje DC filtrado a un regulador el cual se encarga de regular voltajes tanto de motores como para una variedad de componentes. Los +5VDC son utilizados para los circuitos integrados, leds, componentes discretos y el voltaje de sostenimiento de motores. Los +12VDC y los +18VDC son usados para manejar los demás motores como los del carro, margarita, espacios entre líneas, solenoide martillo impresión, solenoide sistema cinta, Alarma piezoeléctrica, y algunos componentes discretos de la tarjeta. Algunos de estos componentes son controlados por circuitería que muestrea el voltaje correcto para que funcionen correctamente.

Si alguno de estos componentes no tiene su voltaje adecuado, el circuito que controla el voltaje de suministro tiene la capacidad de desenergizar cualquiera de estos para que no sufran ningún daño, logrando esto a través de un regulador controlado por voltaje, dando como resultado una baja de este voltaje en toda la línea y desenergizando la tarjeta principal, puede durar esta

condición por un tiempo muy corto y así logra una reinicialización completa y si la condición permanece el equipo se vuelve inoperativo.

1.1.2 Secuencia de inicialización

Cuando el equipo es encendido el carro se mueve hacia la derecha y energiza las fases del motor de pasos. Después el motor de la margarita se energiza y gira hasta ubicarse en el carácter de referencia y luego para, girando también medio espacio entre línea energizando el otro motor de espacio interlínea.

1.1.3 Teclado

El teclado está compuesto de teclas que son presionadas en un film plástico con contactos de carbón la cual lo constituyen una tarjeta de una matriz de 7 x 8 de circuitos eléctricos abiertos los cuales son cerrados oprimiéndolos. Los pulsos secuenciales electrónicos en el teclado a través de dicha matriz ocurren cada 12ms.

1.1.4 Teoría electrónica

La parte electrónica consiste en componentes del control de la tarjeta principal, siendo el corazón un microprocesador programable de usos múltiples. Las funciones básicas incluyen lo siguiente:

- Enviar al teclado pulsos de muestreo, e interpretarlos cuando una tecla es presionada cuando se cierra el circuito en el teclado.
- Decidir el tipo de función a ejecutar, imprimir mayúsculas o minúsculas, el tipo de escritura, espacios entre líneas, y cuando se requiera el espacio vertical adecuado para los espacios entre líneas.
- Determinar y activar cual motor y solenoide debe ser energizado para realizar la función adecuada y cuando y cuanto tiempo deben estar energizados.
- Mantener el control del proceso de inicialización.
- Monitorear sensores de final del carro y sensor de cubierta.
- Guardar caracteres de entrada en el buffer de entrada y enviar el carácter al buffer de corrección.

1.1.5 Motores de paso

Existen tres motores de paso unipolares, cuatro fases, permanentemente magnetizados, motores de paso los cuales son: carro, espacios entre líneas y margarita. La construcción de estos motores de paso están basadas prácticamente en un rotor radialmente magnetizado con polos alternantes norte y sur y dos secciones en el estator. La estrategia del manejo de estos motores es de que utilizan distintos niveles de voltajes de carrera, posicionamiento y espera todo esto regulado por la parte electrónica. Un voltaje de carrera es

aplicado a las terminales de la bobina para producir un campo magnético muy fuerte durante la operación.

El motor del carro hace uso de un voltaje de espera cuando esta detenido para mantener el carro de una manera estable para poder imprimir donde este voltaje se mantiene desde +18VDC a +4VDC a +5VDC. Como las fases del motor cambien cambian las líneas de flujo magnético, el magneto permanente del rotor gira através del la atracción magnética y la repulsión. Los dientes del estator y los polos magnéticos del rotor de cada motor son arreglados de tal manera que cada fase sucesiva que es energizada gire el rotor el mismo numero de grados. El ángulo de paso para todos los motores es de 7.5 grados lo que significa que hay 48 pasos completos por revolución. El numero de fases que son energizados para realizar cualquier función depende de la naturaleza de la función a realizar.

1.2 Principios de funcionamiento de la máquina de escribir

1.2.1 Composición del sistema electrónico

Como lo demuestra la figura No.1 el sistema electrónico principalmente consiste de siete circuitos, cuatro motores, un solenoide y dos interruptores, en donde las funciones más importantes son las siguientes:

- **Circuito de la fuente de voltaje:** el voltaje de entrada AC es reducido desde la fuente de la línea AC por un transformador y rectificado por una fuente regulada de voltaje +5VDC, +12VDC no regulado en este circuito. Estos voltajes de fuente son llevados al circuito de control lógico y

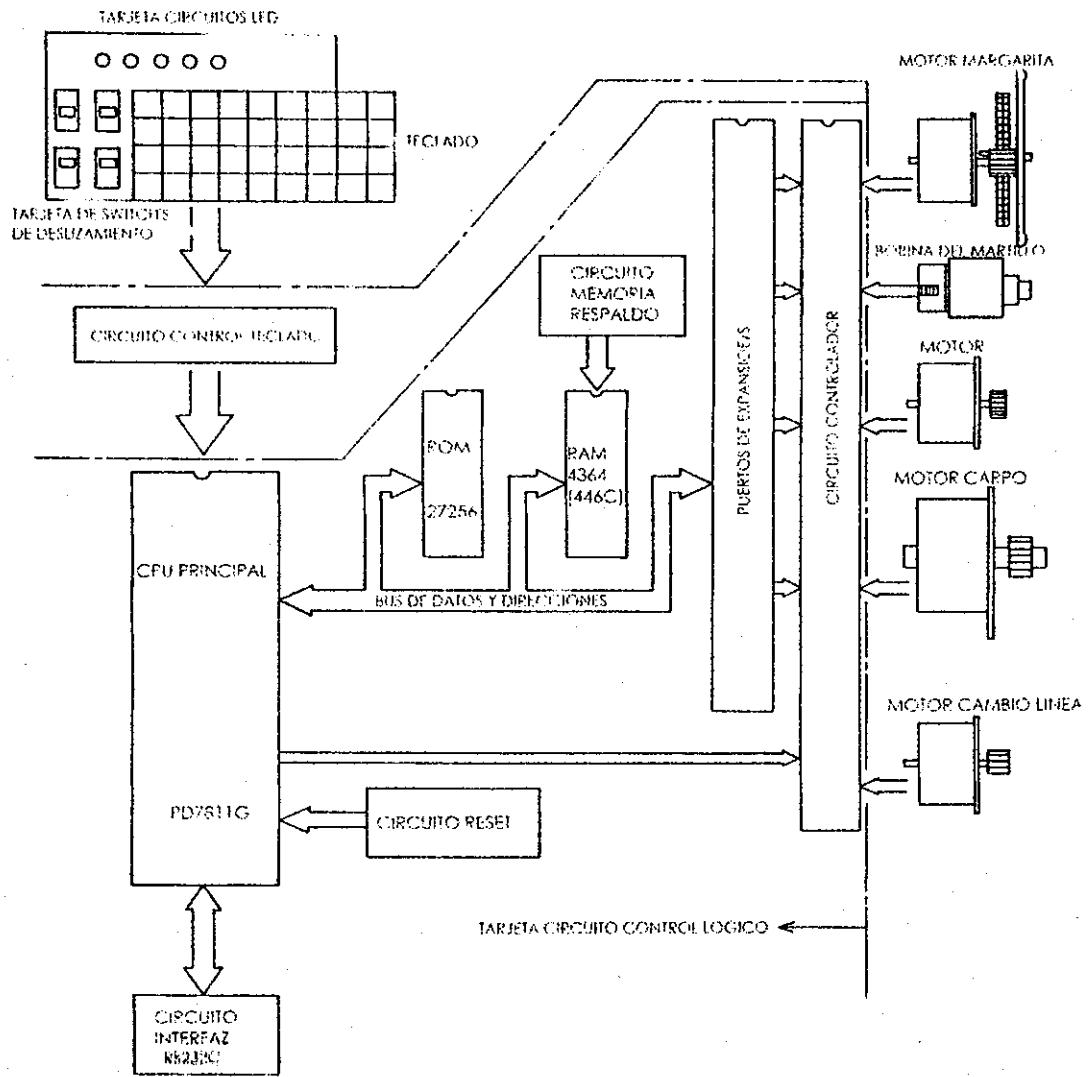
utilizados para manejar las otras partes del sistema, solenoides y motores.

- **Circuito de filtrado:** este circuito previene ruidos y picos de voltaje en la máquina de escribir y también filtra ruido externo para así evitar que entren en el circuito de control lógico. Este circuito también contiene el transformador de voltaje.
- **Circuito de control lógico:** este circuito se encarga de controlar los Leds, motores, solenoides, teclado y otros dispositivos funcionales de la máquina.
- **Circuito del teclado:** este circuito convierte todas las operaciones del teclado en señales eléctricas y envía esa señal al circuito de control lógico.
- **Circuito de leds e interruptores de deslizamiento:** todas las funciones de la máquina pueden ser cambiadas desde estos interruptores y la configuración de los mismos es enviada a la tarjeta de control lógico.
- **Circuito de relevadores:** el motor de la margarita, cinta, carro, martillo impresión y el indicador de la cabeza de impresión están conectados hasta el circuito lógico de control.
- **Circuito indicador de la cabeza impresión:** esta tarjeta tiene una luz que indica la posición presente de la cabeza de impresión.

1.2.2 Descripción de los motores y solenoide

- **Motor de la margarita:** el motor de la margarita es un motor de pasos del tipo O 35 el cual hace girar e indexar la margarita en su posición de inicio el motor es operado por el modo de micropasos.
- **Motor de la cinta:** este motor mueve el cassette de la cinta verticalmente, causando que pase la cinta como el corrector. Para esta función es utilizado un motor del tipo O 42 motor de pasos y es operado en modo de micropasos.
- **Motor del carro:** este motor utiliza uno del tipo O 57 y maneja la cabeza impresora en el cual la margarita y el martillo de impresión. La posición de inicio es detectada por el interruptor del carro.
- **Motor de cambio de línea:** este motor es del tipo O 42 motor de pasos, avanza el papel sobre el rodillo.
- **Solenoide impresión:** el solenoide de impresión actúa el martillo impresión golpea el carácter seleccionado el elemento de la margarita para ser impreso.

Figura 1. Diagrama de circuito de control lógico



1.3 Componentes de la tarjeta lógica de control

- **CPU principal:** de sus siglas en inglés (central processing unit), sirve como centro del control del sistema y todo el sistema electrónico bajo el control del CPU principal.
- **Rom:** memoria de solo salida, en donde se encuentra almacenado el programa del control del sistema.
- **Ram:** memoria de entrada/salida, provee al CPU área de trabajo, función de buffer de entrada de datos y almacena también textos de palabras.
- **Puertos de expansión E/S y circuitos controladores:** estos circuitos guardan temporalmente instrucciones desde el CPU principal para manejar cada motor y solenoide.
- **Circuito de reset:** este circuito establece o restablece el CPU principal cuando se apaga o se enciende el equipo y previene de un mal funcionamiento del solenoide y la alarma.
- **Circuito de respaldo de memoria:** este circuito guarda el contenido siendo almacenado en la RAM cuando una interrupción ocurre. Una batería de litio es usada para respaldar.
- **Circuito de interfaz:** la transmisión de datos entre dispositivos conectados externamente con la máquina de escribir es hecha a través de este circuito.

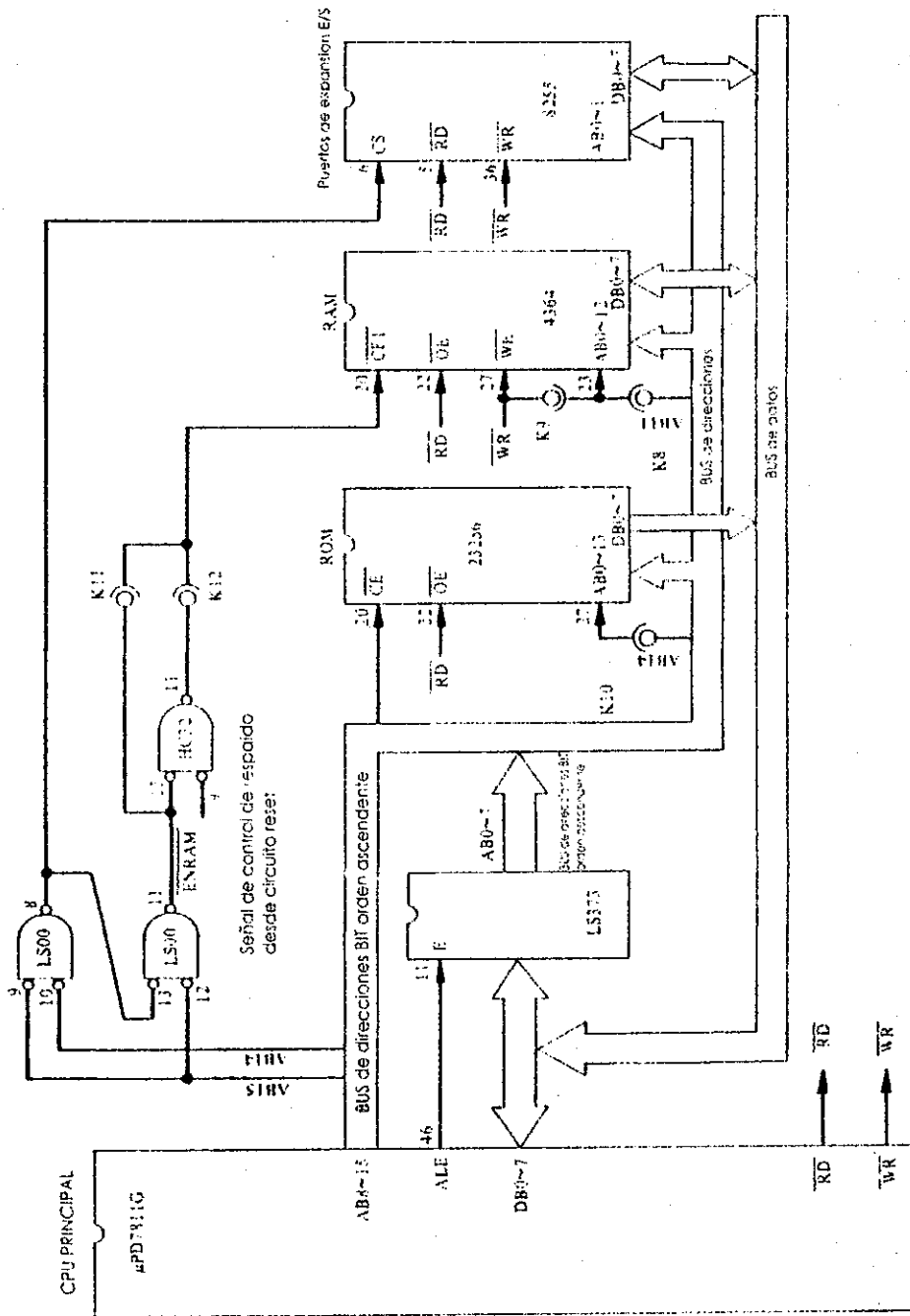
- **Entrada análoga (regulación de voltaje):** debido a que los voltajes de fuente no son regulados de 30 voltios y 12 voltios de los cuales los motores y solenoide son operados. El cambio de voltaje de 30 voltios y 12 voltios causan un cambio en la línea de la fuente de alimentación no afectan en el rendimiento de los motores y solenoides. Para resolver este problema en convertidor analógico/digital incorporado en el CPU principal y es utilizado para medir la fuente de 30 voltios y para controlar los motores y el martillo en concordancia con el resultado medido.

Las siguientes variables están bajo el control del convertidor A/D dentro del CPU principal:

1. 30V/12V rango de duración de operación del motor de la margarita.
2. 30V/12V rango de duración de operación del motor del carro.
3. 30V/12V tiempo duración del martillo de impresión.

Ver figura No. 2.

Figura 2. El CPU principal y sus dispositivos periféricos



*NOTA: -> Muestra los pines de soldadura usados para cambiar especificaciones.

1.4 Motores y solenoides

1.4.1 Control del motor de la margarita

La figura No.3 muestra la configuración del motor de la margarita. El motor de la margarita es indexado a la posición de origen. Cuando se enciende la máquina el carro se mueve a la izquierda vista desde el frente y el motor inicia su giro en el sentido de las agujas del reloj y el motor se mueve 24 pasos, entonces la margarita queda indexada en el inicio con el carácter ",". Los pulsos que manejan el motor de la margarita son transmitidos desde el circuito lógico de control hacia el motor a través de los relevadores de la tarjeta.

En la figura No.4 se muestra el controlador del motor de la margarita, donde el motor es uno de 4 fases permanentemente magnetizado es una vez atrapado a través del 8255 y entonces tiene una salida para cada fase del motor de la margarita a través del arreglo del controlador. Los voltajes de +30 y +12 son usados para operar el motor de la margarita, cuando el motor está en espera es energizado en la fase de excitación a través de la corriente viniendo de la fuente de 5V a través de la resistencia de 56 ohms. La conmutación de la fuente de voltaje de +30V, +12V, +5V es controlada por la señal desde el CPU principal.

1.4.2 Control del martillo impresión

El impacto del martillo de impresión (ver figura No.5) automáticamente varía dependiendo del tamaño del carácter impreso y también puede ser cambiada la intensidad del impacto. Un circuito cerrado es utilizado para asegurar el

impacto del martillo impresión aun cuando los voltajes cambien. El martillo es accionado y golpea el carácter indexado de la margarita y cuando el solenoide del martillo es energizado y puesto de regreso por el resorte interno que contiene cuando el martillo es apagado.

La figura No.6 muestra el controlador del martillo impresión, donde su función básica es la salida Pco es un nivel bajo energiza la bobina del martillo a través del circuito controlador siendo el voltaje de referencia aplicado a la entrada positiva del controlador y puede ser cambiado al ajustar el valor en VR1.

1.4.3 Control del motor del carro

La configuración del motor del carro se muestra en la Fig.No.7 Los parámetros de funcionamiento son de la siguiente manera cuando se enciende la máquina el motor del carro con la cabeza de impresión se mueve hacia la izquierda hasta que el interruptor indicador cierra el circuito. El menor incremento de avance en el motor del carro es de $1/120''$.

La secuencia de la fase de excitación del motor del carro depende de la distancia del movimiento de la cabeza de impresión y cuando la distancia es mayor que $33/120''$ el motor del carro es manejado en la fase 2-2 de otra manera la fase de excitación será 1-2 (ver diagramas de tiempo en apéndice). En la figura No.8 se muestra el controlador del motor del carro.

Figura 3. Configuración motor de margarita

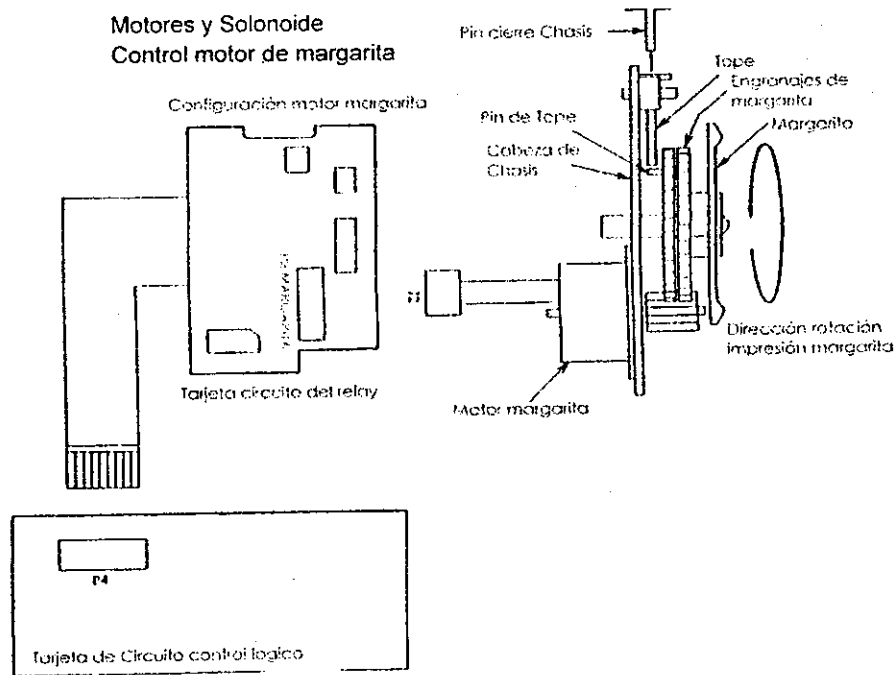


Figura 4. Circuito controlador motor de margarita

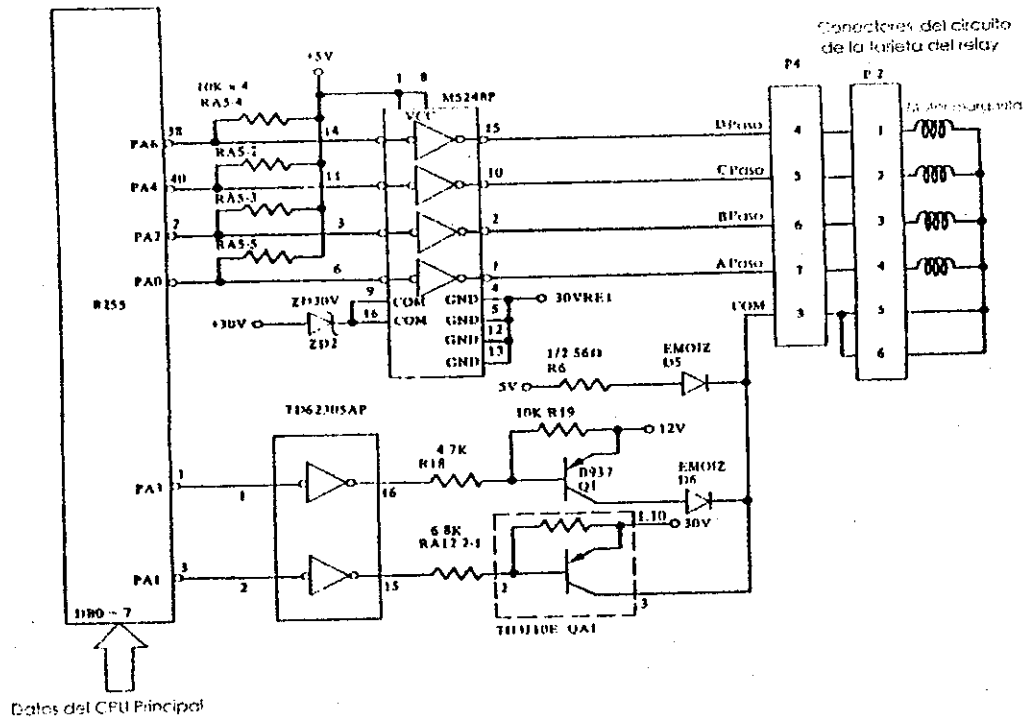


Figura 5. Configuración martillo

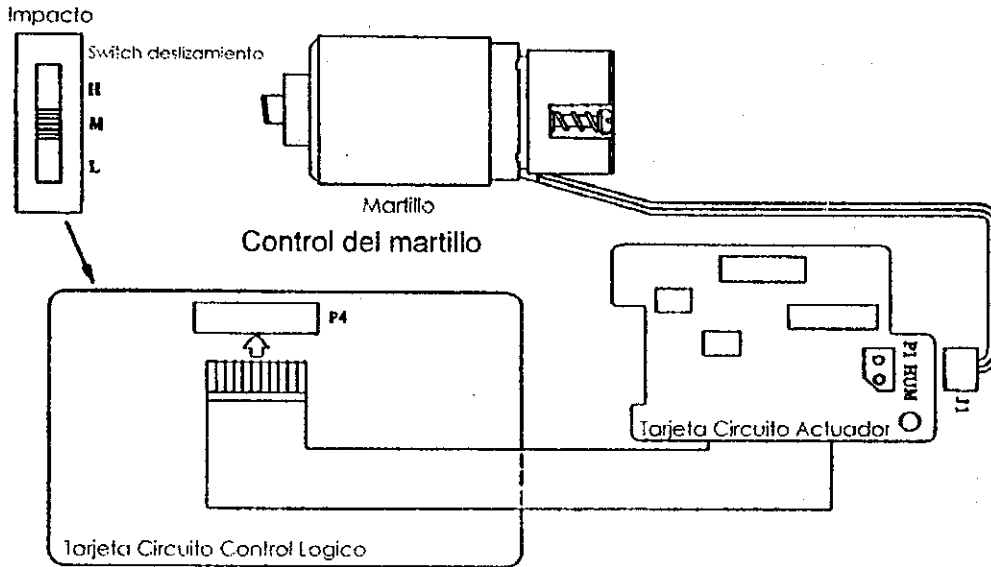


Figura 6. Circuito control martillo

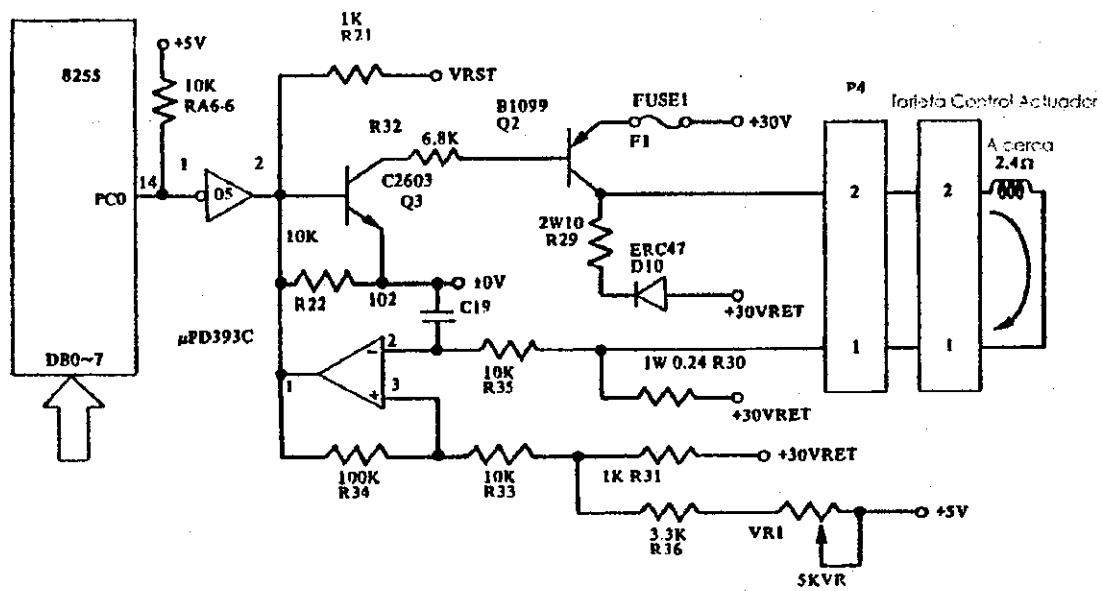


Figura 7. Configuración motor del carro

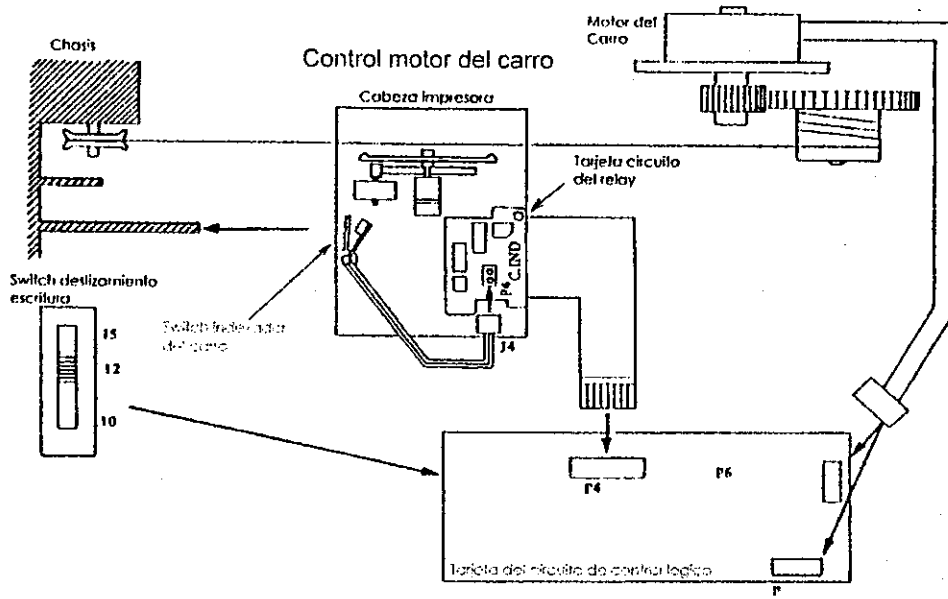
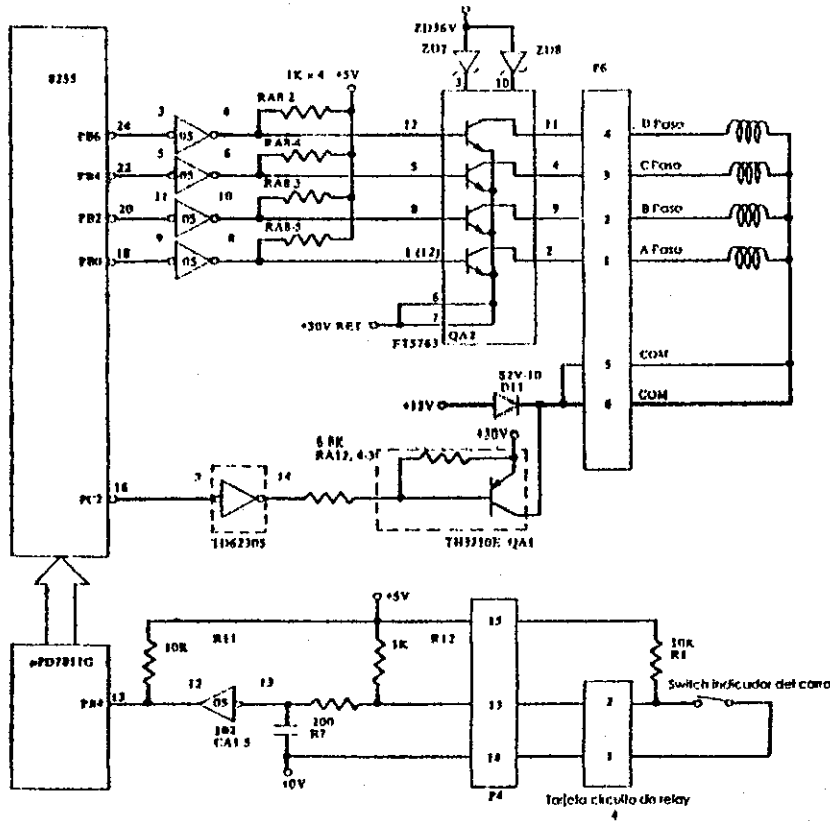


Figura 8. Circuito controlador del carro



1.4.4 Interruptor del indicador del carro

Cuando la cabeza se mueve hacia la izquierda el microinterruptor del carro es cerrado el final a la izquierda. Cuando el interruptor se cierra la entrada a la compuerta del IC 7405 es puesta en nivel bajo "L" y PB4 del procesador principal es puesto en "H" en donde la posición de inicio es determinada.

1.4.5 Control del motor de cambio de línea

El motor de cambio de línea es manejado con el voltaje de la fuente de 30 V en la fase de excitación 1-2 sola. Este motor rota 32 pasos para un cambio línea de 1/6". El largo de la alimentación de la línea depende de la configuración del interruptor de deslizamiento y la operación de dicha función. Ver figura No.9.

1.4.6 Controlador del motor del cambio de línea

Cada fase de este motor es conectada al 8255 y controlado por datos que vienen desde el CPU principal. El motor de línea es indexado a su posición de origen en la fase de excitación C-D o fase A-B. Cuando la memoria es inactiva el motor ingresa en la fase de excitación C-D. Ver figura No.10. Sin embargo, también ingresa en la fase de excitación cuando la cubierta frontal de la máquina es abierta (cuando el interruptor de la cubierta es activado) o después de que es apagada o cuando la memoria está activa. El diagrama de tiempos (ver apéndice) muestra como ejemplo o la operación 1/6" avance (esto ocurre si y solo si el slide switch esta en 1 y es presionada la tecla de retorno).

1.4.7 Control del motor de la cinta

Cuando el motor de la cinta rota en el sentido de las agujas del reloj visto del frente, el seguidor del portacintas rota en dirección reversa hacia el para una impresión normal y se detiene cuando el pin del seguidor portacintas a la posición del engranaje. El portacintas es indexado por si mismo a la posición inicial cuando el motor de la cinta tiene una rotación de 32 pasos en sentido de las agujas del reloj de la posición inicial del motor de la cinta y luego tiene una rotación de 16 pasos en sentido de las agujas del reloj.

Cuando la maquina esta sin funcionamiento el motor de la cinta y el portacintas están ambos en la posición inicial. El motor de la cinta es manejado en la fase 2-2 de la fase de excitación excepto cuando se indexa en la posición inicial en la fase 1-2 de la fase de excitación. Cuando es ingresada la información por el teclado en motor de la cinta rota 20 pasos en la fase de excitación 2-2, no importando el tamaño de carácter ha ser impreso para levantar el portacintas e imprimir. Cuando se pulsa la siguiente tecla es pulsada el motor rota 16 pasos para un carácter grande y 12 pasos para un carácter pequeño para levantar el portacintas. (Ver diagramas de tiempos en apéndice).

Sin embargo, si no se oprime ninguna tecla en 120ms el vibrador automáticamente regresa a la posición inicial. Ver figura No.11.

Figura 9. Configuración motor cambio de línea

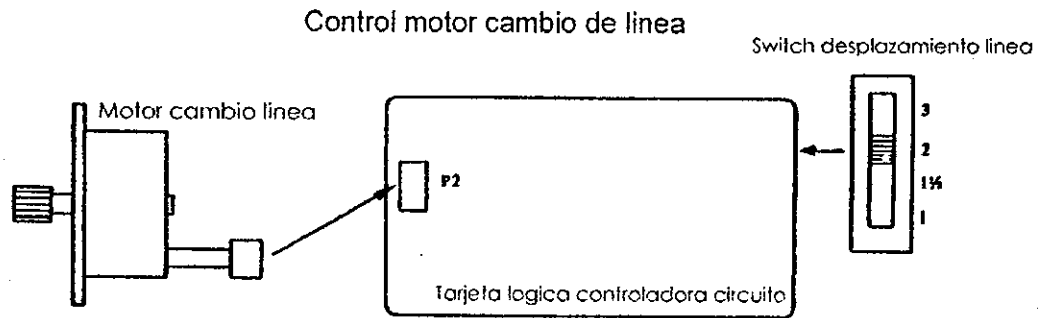


Figura 10. Circuito controlador motor cambio de línea

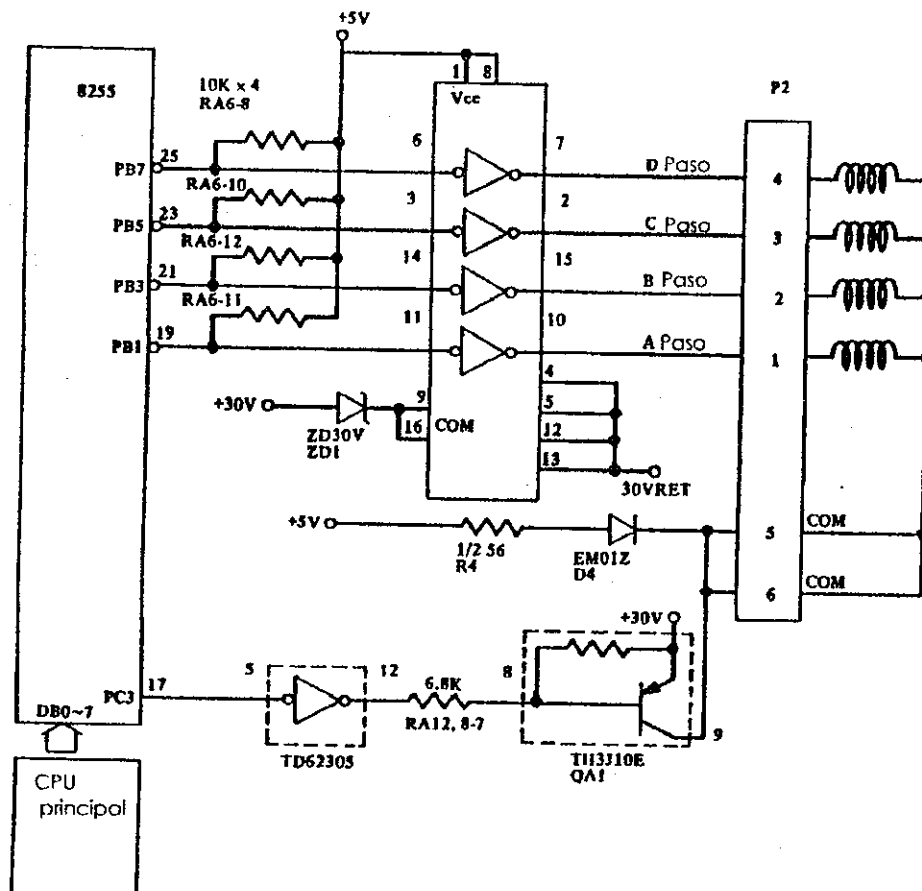


Figura 11. Configuración motor de la cinta

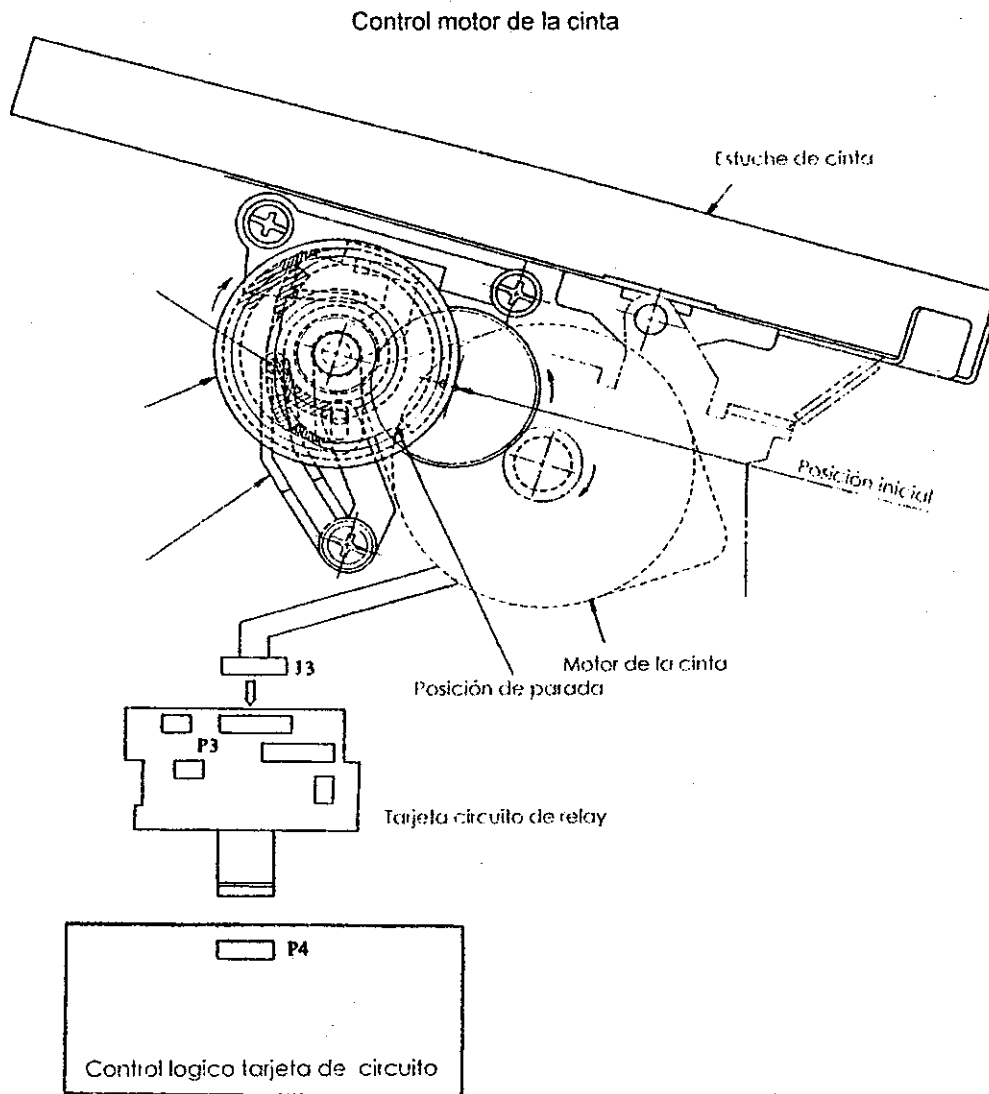
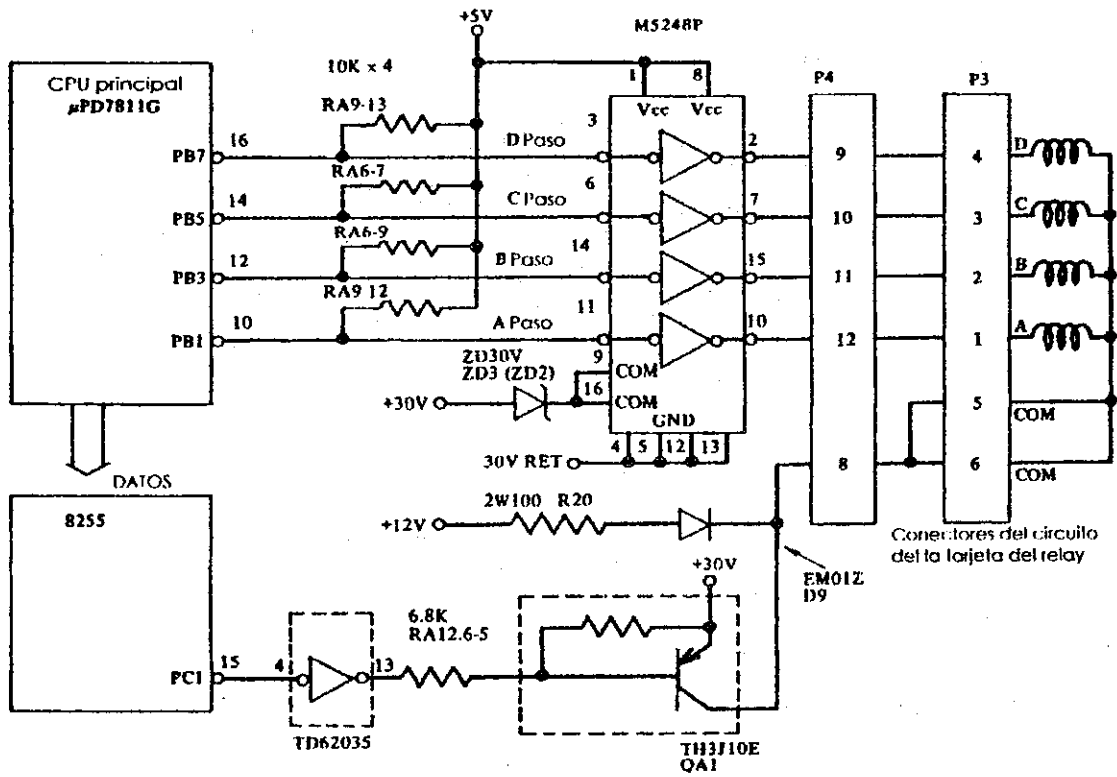


Figura 12. Circuito controlador motor de la cinta



1.4.8 Controlador del motor de la cinta

La figura No.12 muestra el circuito controlador del motor de la cinta. El motor de la cinta es controlado con la información desde el CPU principal y bajo el control del arreglo de transistores de la figura, y es operado con el voltaje de la fuente de +30V. Para controlar el motor, el pin PC1 del 8255 es mantenido en "L" para encender el TH3J10E el cuál permite que la corriente fluya en el motor. Para cuando esta sin funcionamiento la maquina PC1 del 8255 es mantenido en H para apagar el TH3J10E entonces los +12V son aplicados al motor a través de R20 el cual provee voltaje para suprimir la subida de temperatura el motor cuando no este en funcionamiento. La secuencia de fase de excitación del motor es controlada con las señales de PB1, PB3, PB5 Y PB7 del CPU principal. Cuando la señal desde los puertos del CPU principal (PB1, PB3, PB5 o PB7) son "L" la pase conectada a ese puerto esta en fase de excitación. Ver diagramas de tiempo en apéndice.

1.4.9 Teclado

En este tipo de teclado es utilizada una tarjeta de leds y una tarjeta de interruptores de deslizamiento. El teclado, los leds y interruptores de deslizamiento son circuitos bajo el control del circuito fabricado en la tarjeta de circuito de control lógico (las señales de salida desde al circuito principal para controlarlos). Cuando una tecla es presionada el contacto de silicio es presionado hacia abajo y hace contacto con el par de electrodos (Electrodo de línea X y electrodo de línea Y) produciendo ingreso de datos el cual es ingresado desde el CPU principal. Ver figura No.13.

1.4.10 Circuitos del teclado, "leds", "switchs" de deslizamiento

La figura No.14 muestra los circuitos de dichos elementos. El principio del control de teclado, o rastreador de teclas es de la siguiente manera:

El 74LS145 recibe cuatro señales líneas "Y " de rastreo del teclado (A,B,C,D) del CPU principal y baja una de sus diez salidas (Y0 a Y9) a nivel "L" de acuerdo a la secuencia de rastreo de señales del teclado informadas por las señales de rastreo de teclado. Por otro lado el HC151 recibe tres señales líneas "X" de rastreo de teclado (A,B,C) del CPU principal y conecta una de sus ocho salidas (0 a 7) el terminal común "Y" de acuerdo a la secuencia de rastreo de teclado. En la figura No.15 cuando la tecla A15 es presionada y en todas las entradas del 74LS145 (A,B,C,D) son puestas en cero por el CPU principal como por ejemplo la salida "Y0" es puesta en nivel bajo. Por otro lado también cuando todas las entradas del HC151 (A,B,C) son puestas en "0" por el CPU principal la línea X0 es conectada al terminal "Y0". Consecuentemente cuando una tecla es presionada y sus electrodos son cerrados, la señal "L" es una señal de salida desde el terminal "Y0". Entonces el CPU principal envía una señal de rastreo de línea "Y" y las señales de rastreo de línea "X" al 74LS145 y el HC151 respectivamente. La secuencia predeterminada para identificar cual tecla fue presionada.

Para el rastreo de los interruptores de deslizamiento, después de haber completado un ciclo de rastreo de teclado, el CPU principal rastrea la posición de los interruptores de deslizamiento (SW1 a SW4). El principio del rastreo de los interruptores de deslizamiento son básicamente los mismos que los del teclado. El rastreo de la posición de los interruptores del teclado es en el siguiente orden (Pitch, KB, Line, Impact) y el rastreo es hecho cada vez que un ciclo de rastreo de teclado es completado. Ver figura No.16.

También para el control de los leds son conectados al puerto PA0 al PA7 desde el CPU principal. Después de haberse completado el rastreo del interruptor de deslizamiento el CPU principal pone cada salida de los puertos PA0 a PA7 de acuerdo a los resultados del rastreo.

1.4.11 Circuitos de reset y memoria de respaldo

1.4.11.1 Circuito reset

El circuito de reset inicia y restablece el CPU principal en el tiempo que la máquina se enciende o se apaga como también previene el mal funcionamiento del martillo, motores y alarma.

1.4.11.2 Circuito memoria de respaldo

Este circuito esta diseñado para mantener la configuración p guarda en la memoria después que el equipo se apague. El circuito es capaz de guardar la configuración tal como posición de los márgenes, tabuladores y memoria de texto. Toda la información de configuración es guardada en la memoria RAM de 8KB(4364). Cuando el voltaje es interrumpido, la memoria RAM es alimentada por medio de una batería de litio para retener el contenido de la información. El voltaje de la batería es revisada por la línea llamada CHECK que viene desde el CPU principal y desde +5B CHK. Las Figuras Nos. 17,18 y 19 muestran el circuito y los diagramas de tiempo de funcionamiento de dicho circuito.

Figura 13. Composición del teclado

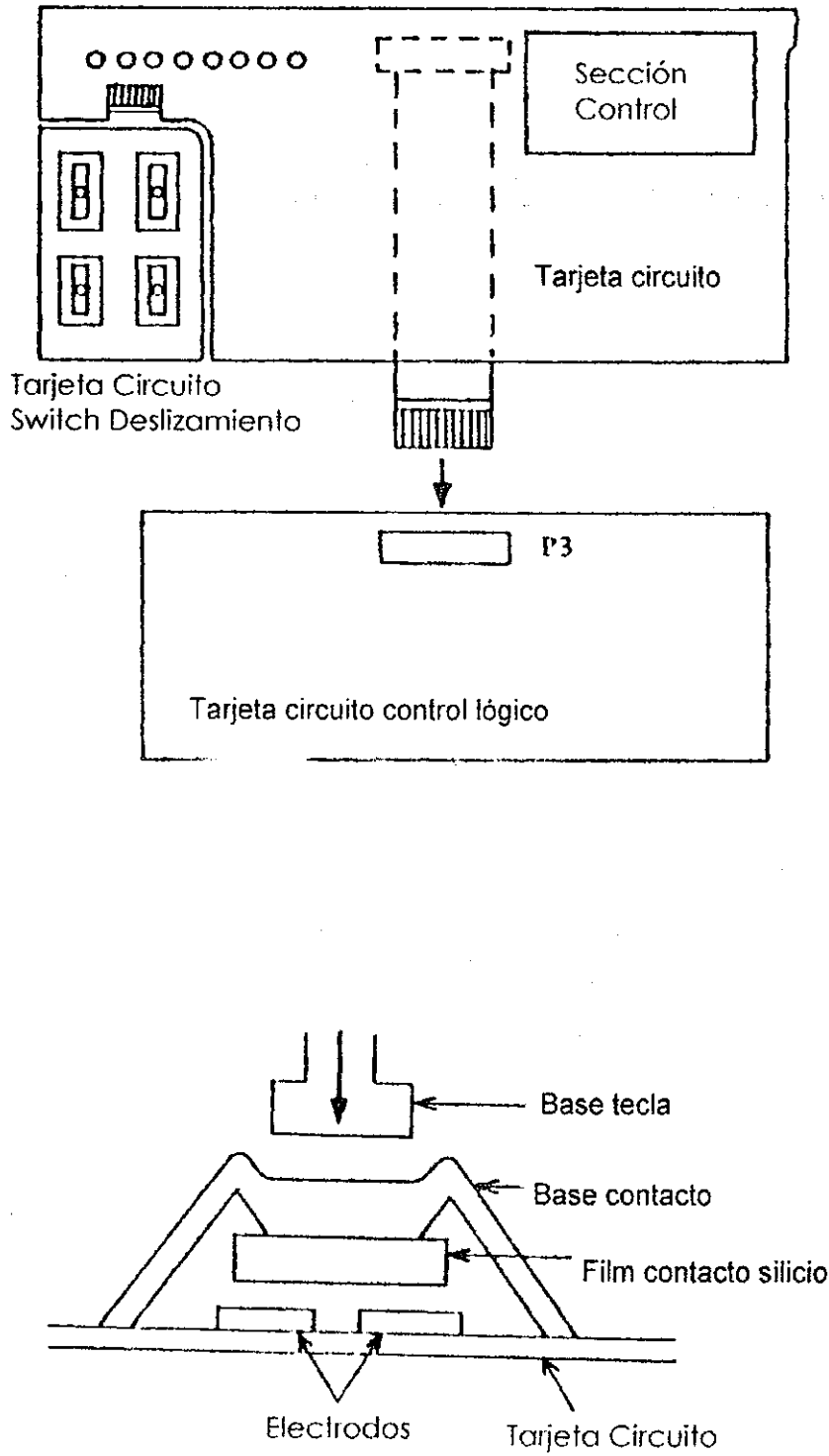


Figura 14. Diagrama circuito matricial del teclado

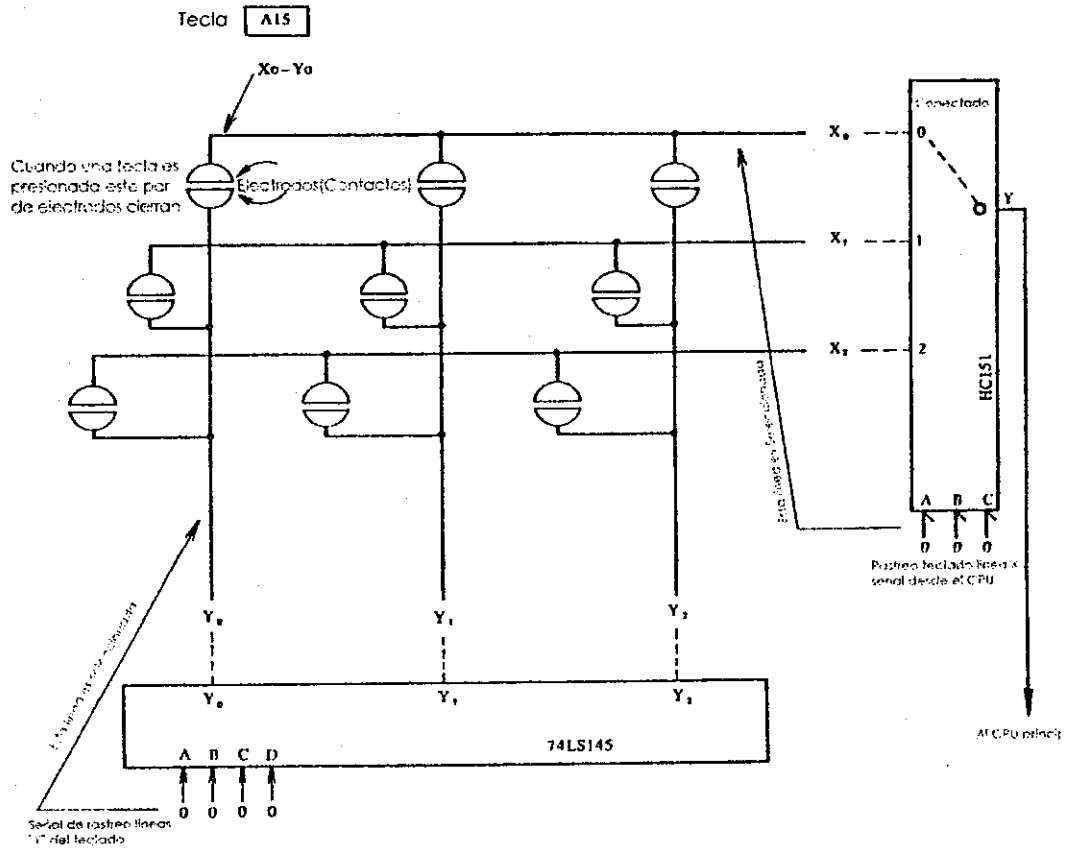


Figura 15. Secuencia de rastreo del teclado

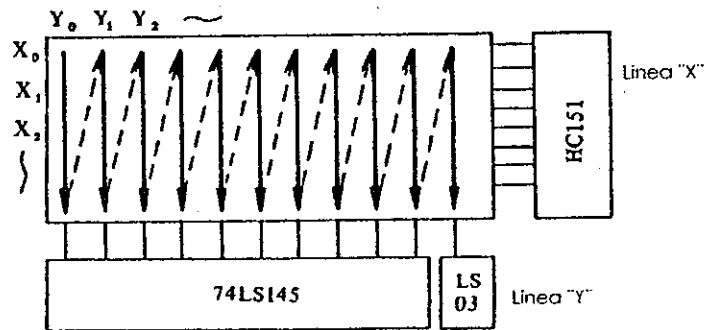
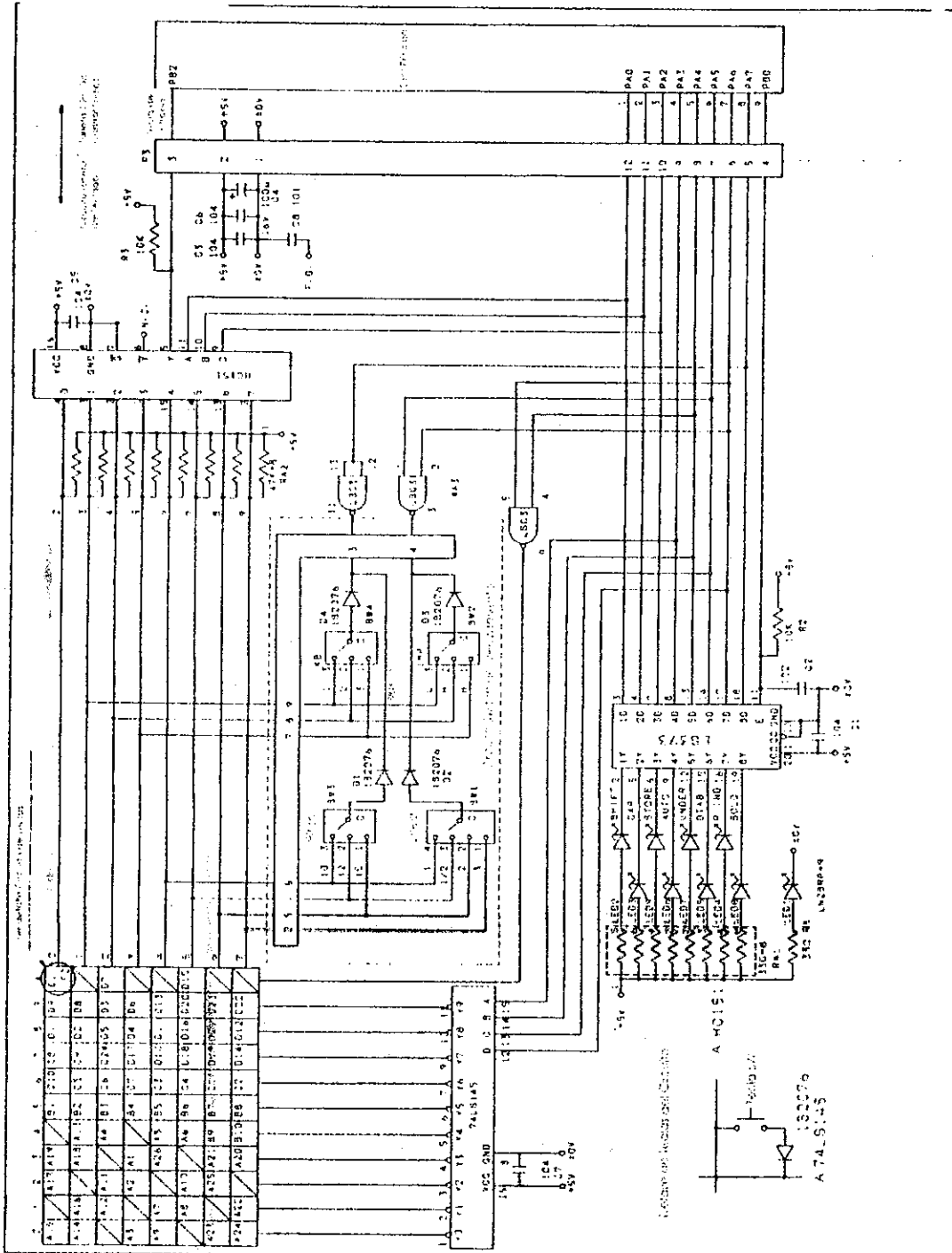


Figura 16. Teclado/Led circuito de tarjeta y circuito "switch" deslizamiento circuito control de tarjeta



1.4.11.3 M reset

Esta señal presenta el estado de los +30V y +5V de la fuente de voltaje en el tiempo que el equipo es apagado y encendido. Cuando el equipo es encendido los +5V de la fuente de voltaje inmediatamente sube pero la señal +30V no sube inmediatamente. Hasta que la señal de +30V alcanza los +15V el transistor Q8 no conduce y el transistor Q7 si conduce. Entonces la señal MRESET esta en "L" y el CPU principal se mantiene en reinicio. Cuando la señal de +30V pasa los +15V el transistor Q8 conduce en entonces el transistor Q7 conduce también después MRESET es puesta el "H" y hace que se active el CPU principal. Cuando el equipo es apagado el CPU principal queda inactivo haciendo el proceso contrario.

1.4.11.4 Vrst

Es usado para controlar la fuente de voltaje al oscilador de la alarma HD14011, controlador de motores 30V TD62035 y el circuito de controlador del martillo. Esta señal previene que el voltaje que alimenta a cada actuador antes del CPU llegue a estar activo en el tiempo que el equipo sea encendido y después que el CPU principal llegue a estar inactivo antes de apagar el equipo.

1.4.11.5 S.reset

Esta es una señal "L" que es una salida PB6 desde el CPU principal para poner activos los puertos de expansión (8255) después que el CPU principal esté activo. El 8255 es restablecido con una señal "H".

1.4.11.6 +5B

Este es voltaje que alimenta la memoria RAM. Cuando el equipo es apagado, la memoria RAM es alimentada con el voltaje de la batería de litio. Cuando el equipo es encendido la fuente de +5V alimenta a la memoria RAM.

1.4.11.7 Check, +5BChk, enram

Estas señales son utilizadas para revisar el voltaje de fuente de +5B cuando el equipo es encendido si el voltaje es suficientemente alto para respaldar el contenido de la memoria RAM. Cuando el CPU principal llega a estar activo, toma de la fuente de +5V desde +5BCHK con la señal de CHECK mantenida en "H" y mide el voltaje de backup de la batería a través del convertidor A/D integrado en el CPU principal para revisión.

Si el voltaje de la batería es encontrado abajo del nivel específico todo el contenido de la memoria RAM es borrado. Después de completar la revisión de la batería la señal de CHECK es llevada a nivel "L" para apagar el transistor Q10. Cuando el transistor Q10 se enciende la señal de ENRAM baja a nivel "L" y RAM1 que debe ser la señal de entrada a la memoria RAM es accesible para que la RAM con la señal CHIPENABLE del CPU principal. Al mismo tiempo, el transistor Q11 se enciende y la batería de litio es cargada.

Figura 17. Diagrama bloques circuito Reset/Backup

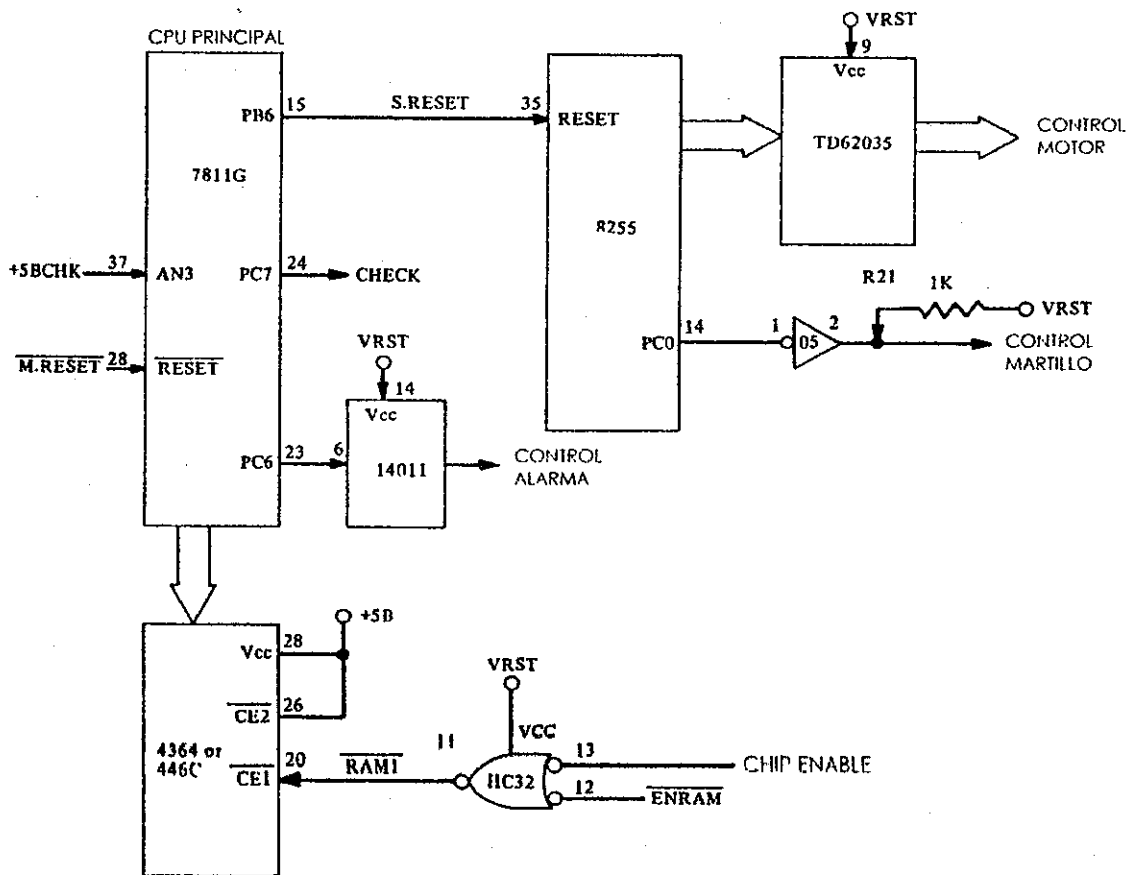


Figura 18. Circuito Reset y circuito memoria respaldo

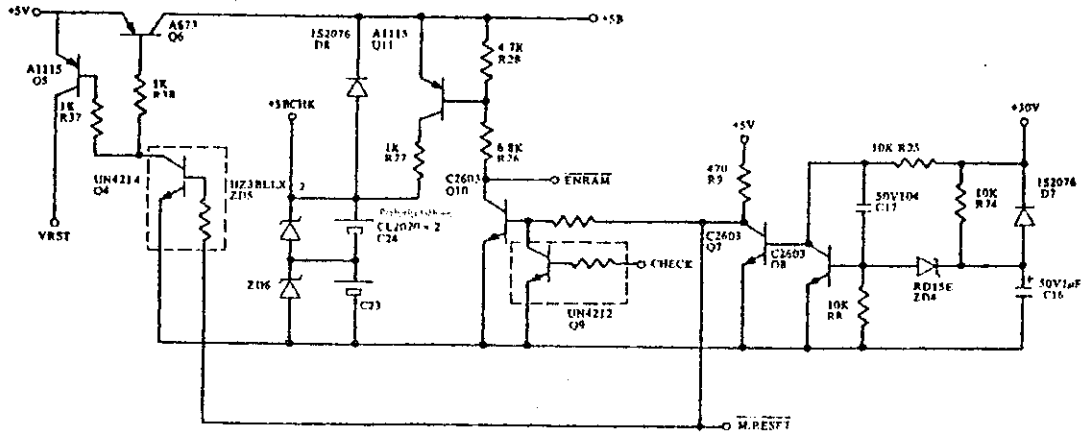
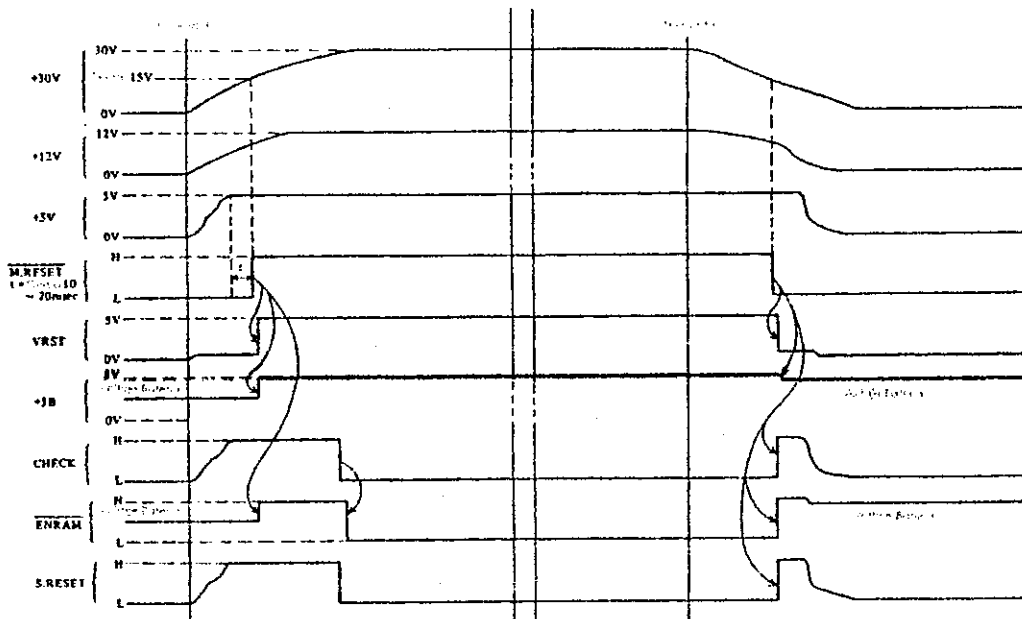


Figura 19. Formas de onda señal de memoria de respaldo cuando se enciende o se apaga



1.4.12. Diagrama de operación de impresión

La operación de impresión, como se describió, el CPU principal controla todo el sistema electrónico completo de la máquina de escribir. La serie de operaciones empiezan desde presionar una tecla y termina con la impresión de carácter y es mostrado en el diagrama esquemático que se presenta a continuación en la figura No.20.

1.4.13. CPU principal y sus dispositivos periféricos.

- **Circuito del interruptor de cubierta:** Cuando la cubierta es abierta el interruptor se abre y la entrada AN1 del terminal del CPU principal y cambia la señal a estado "H", el CPU principal apaga la corriente de excitación a todos los motores excepto el motor de cambio de línea y suspende el rastreo del teclado. Cuando la cubierta se cierra los actuadores se encienden y regresan a sus respectivas posiciones de origen ver figura No.21.
- **Circuito de reloj:** un oscilador cerámico de 12 mhz es usado para producir el reloj con el cual el CPU principal es sincronizado. Ver figura No.22.
- **Circuito Controlador de Alarma:** para manejar la alarma la señal de salida "L" del puerto PC6 del CPU principal. Con esta señal en estado "L" el circuito oscilador consistiendo en HD14011 trabaja encendiendo el circuito de alarma, siendo la frecuencia de oscilación de 4Khz. Para prevenir que la alarma suene inmediatamente después que se enciende o se apague la máquina la señal SVRST desde el circuito de reinicio es utilizada para alimentar el HD14011. Ver figura No.23.

1.5. Circuito de Interfaz

1.5.1 Composición del Interfaz

La máquina de escribir puede ser conectada a un dispositivo externo como una computadora personal a través de la unidad de interfaz como se muestra en la figura No.24.

1.5.2 Circuito del Interfaz

La función principal del circuito de interfaz es servir como buffer, tanto los datos de entrada como de salida son controlados por el CPU principal. En la figura No.25 "SI (RXD)" es una abreviación de entrada serial y "SO(TXD)" es una abreviación de salida serial.

Tanto los datos de salida como los de la entrada van a través de estas líneas. Detalles de cada señal se describen de la siguiente manera:

- **SI (RXD):** señales que son datos de salida del dispositivo externo asociado y son datos de entrada a través de la unidad de interfaz.
- **SO (TXD):** señales que son datos de salida desde la máquina de escribir y datos de entrada al dispositivo externo asociado a través de la unidad de interfaz.

Figura 20. Diagrama de flujo operación de impresión

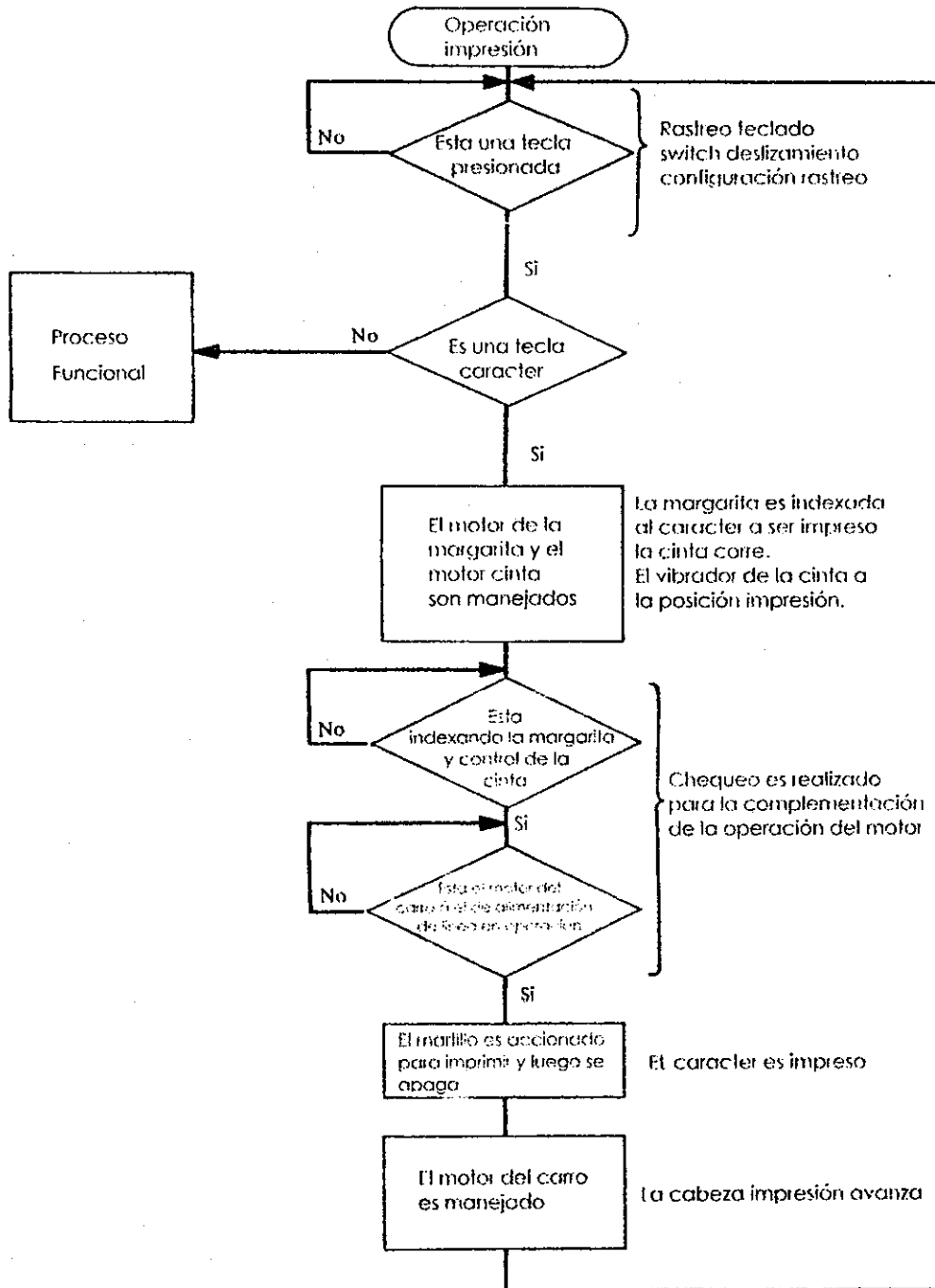


Figura 21. Circuito "switch" de cubierta

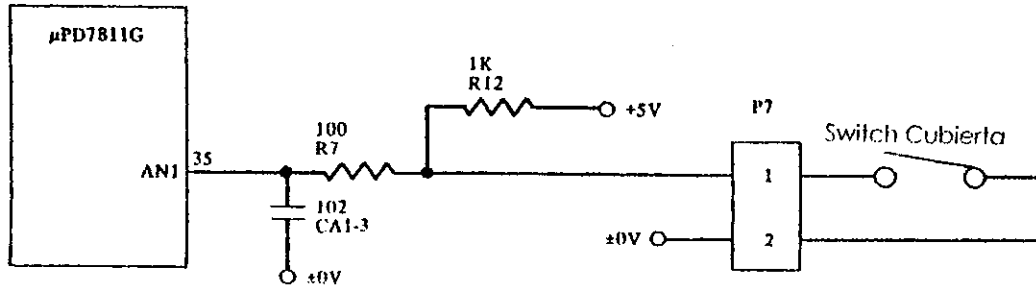


Figura 22. Circuito reloj

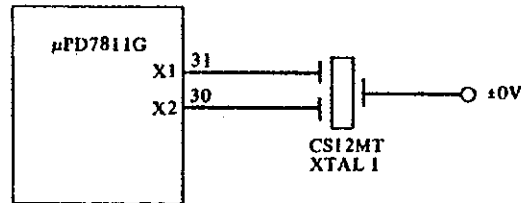


Figura 23. Circuito controlador alarma

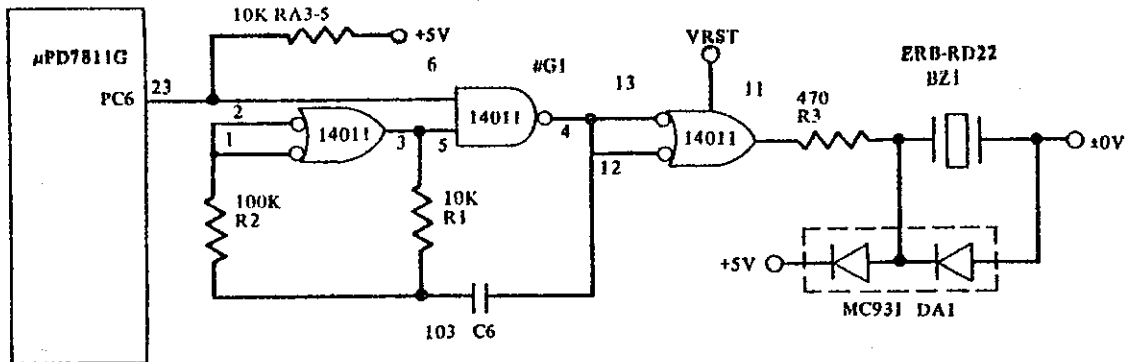
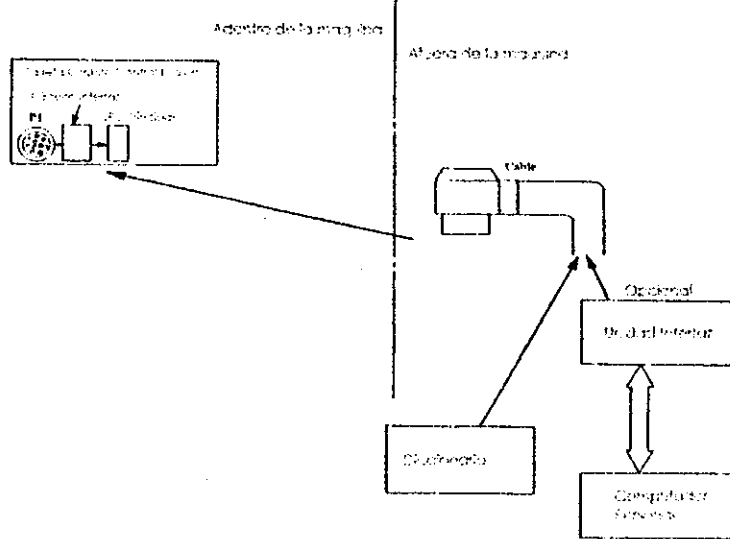
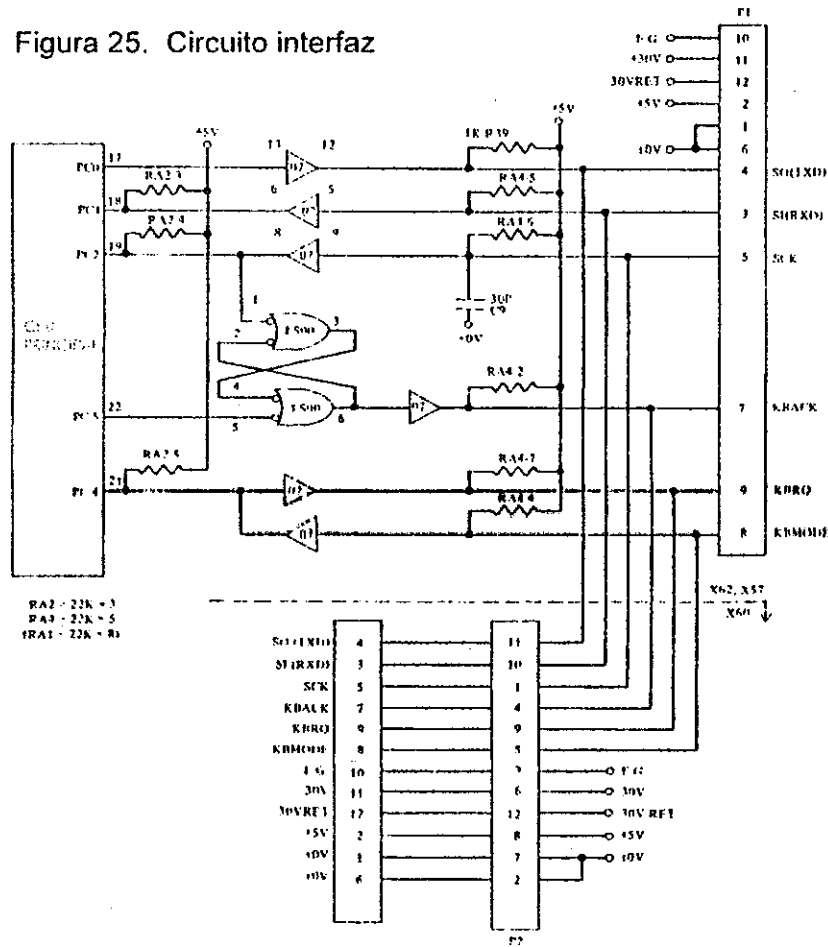


Figura 24. Composición del interfaz



La máquina puede estar conectada a un dispositivo externo, dispositivo tales como computadora personal a través del circuito interfaz y la unidad de interfase.

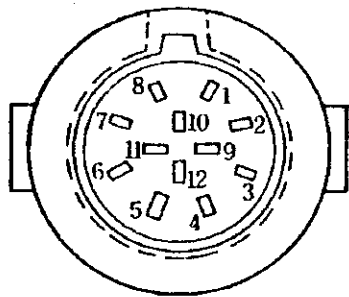
Figura 25. Circuito interfaz



- **SCK:** esta señal es utilizada para sincronizar datos de entrada y de salida,
- **KBACK:** señal que informa a la unidad de interfaz que la maquina de escribir tiene datos de salida.
- **KBMODE:** señal que informa a la maquina de escribir que la unidad de interfaz (dispositivo externo) tiene datos de salida.
- **KBRQ:** señal de ECHO envía desde la maquina de escribir a la unidad de interfaz en modo de repetición a KBMODE.

La unidad de interfaz es alimentada con la fuente desde la maquina de escribir. En la figura No.26 se muestra la asignación de los terminales del conector para el interfaz.

Figura 26. Asignación terminales del cable del interfaz



Terminal No.	Nombre de Señal
1	± 0V
2	+5V
3	Si
4	So
5	$\overline{\text{SCN}}$
6	± 0V
7	KBACK
8	READY
9	KBRQ
10	± 0V
11	+30V
12	+30V RET

11/11/2011 11:11:11 AM

11/11/2011 11:11:11 AM

11/11/2011 11:11:11 AM

2. PROTOCOLOS DE TRANSMISIÓN, MEDIOS DE TRANSMISIÓN Y LOS MEDIOS DE COMUNICACIÓN

2.1 Generalidades de los protocolos de transmisión

Un canal de comunicación puede ser usado de varias formas: para transmitir señales o bien para recibirlos solamente; para ejecutar ambas funciones, controlado el flujo de información simultáneamente. Es así como, dependiendo de la forma en que la transmisión y recepción se llevan a cabo dentro del canal de comunicación será su aplicación de tipo de comunicación.

El objeto de esta sección es explicar los distintos tipos de comunicación que se pueden dar dentro de un medio de comunicación, a partir de esto, se catalogan los tipos de comunicación como: simplex, half-duplex, full-duplex, serial, paralela, síncrona y asíncrona.

2.1.1 Simplex

Esta forma de comunicación se presenta cuando el canal usado exclusivamente para transmitir, es decir, se transmitirá información en un sentido único. Debido a la naturaleza de esta forma de transmisión, es raramente usada, sus aplicaciones son dirigidas a periféricos que sirven para desplegar información, estudios, etc., que sólo recibieron información sin tener comunicación de vuelta con el transmisor.

2.1.2 Half-duplex

Esta forma de comunicación, permite la transmisión en ambas direcciones; es decir, el canal puede ser usado para transmitir o recibir, que no puede ser usado para transmitir y simultáneamente recibir, cuando se ejecuta esta forma de comunicación.

Generalmente existe señales de control, que controlan el canal, liberándolo cuando su objetivo sea satisfecho, quedando de esta manera libre para uso del receptor o de otro transmisor.

Este es usado con frecuencia cuando la totalidad del ancho de banda del canal es requisito para una mejor transmisión. Una gran desventaja es que las señales de toma del canal y liberación del mismo producen ciertos retardos que van en detrimento de la capacidad del canal en cuanto a trabajo del mismo. Como ejemplo de esta forma de comunicación se pueden mencionar los radios transmisores, los cuales hasta que se presiona el interruptor para hablar, se posesiona del canal, transmitiendo en ese momento y recibiendo cuando se suelta el interruptor de comunicación.

Otra aplicación se ve cuando se tiene un módem conectado a una computadora con entrada/salida (I/O) RS-232C; el enlace se da a través de las señales de "request-to-send" y "clear-to-send", que controlan el flujo de información a través del canal.

2.1.3 Full-duplex

Si un canal de comunicación es capaz de transmitir y recibir simultáneamente información, estará comunicándose de una forma Full-Duplex. Esto implica que el canal equivaldría a dos canales Half-Duplex, es decir, a dos medios distintos, uno para transmisión y otro destinado para recepción, sin necesidad de conmutación del canal.

Esta forma de comunicación de información es comúnmente usada, debido a su simplicidad y eficiencia en medio que permiten velocidades bajas y media altas en transmisión de información.

Como ejemplo, se puede comparar esta forma de comunicación con la que existe en los módems, y en líneas telefónicas discadas. Un módem que transmite de forma Full-Duplex a una velocidad de 300 baudios, puede representar un "1" lógico con un tono de 1270 Hz y un "0" lógico a un tono de 1070 Hz. Así, el módem estará transmitiendo tonos a 1070/1270 Hz simultáneamente; una acción idéntica estará ocurriendo con otro par de tonos, 2025/2225 Hz. De esta manera, un módem que transmita a 1070/1270 Hz y reciba a 2025/2225 Hz podrá comunicarse con otro que, configurado como receptor, reciba tonos a 1070/1270 Hz y transmita información en tonos 2025/2225 Hz formando así un canal para transmisión y otro para recepción, y con la capacidad de transmitir simultáneamente.

Hasta aquí ya se han establecido las formas de comunicación referentes al uso del canal o medio de comunicación. En la transmisión digital de información se establecen dos niveles lógicos, un "1" y un "0". Estos dos niveles son, los que en conjunto, forman la información a transmitir. Existen dos

formas comunes de transmitir información de/hacia periféricos de la computadora. Una es la transmisión serial, y la otra es la paralela. A continuación se describen las formas de transmisión.

2.1.4 Serial

En un sistema digital, que transmite información por medio de bit, se define la transmisión serial como aquella en la que los bits son transmitidos uno a continuación del otro, formando un encadenamiento continuo de bits (ver figura 27).

Como se verá mas adelante, esta información, para poder ser interpretada, tiene que ser acoplada a formatos, de manera que el transmisor y receptor las puedan procesar. Es así como se definen dos formas de transmitirla y estas son, respecto a la sincronización del receptor: asíncrona y síncrona.

2.1.5 Paralela

Para la transmisión exitosa de información a grandes velocidades, se usa la transmisión paralela. Esta consiste en la habilitación de un canal para cada señal o bit a transmitir; el número de bits a transmitir es generalmente 8. Algunas veces, para los bits de información se usan 7, esta transmisión será regulada por señales de control de flujo que a su vez requerirán canales individualizados para éstas. La transmisión se lleva a cabo transmitiendo bits de 8 en 8 simultáneamente por cada canal. Ésta es usada, generalmente, donde el gran número de conductores y la limitada distancia entre transmisor y receptor no representa mayor problema. La figura 28 describe estas formas.

2.1.6 Transmisión sincro/asíncrona

En la transmisión serial, los datos son enviados de un punto a otro a lo largo de un canal o una línea simple, a través de pulsos, que espaciados en el tiempo forman un byte (véase figura 29). Los estados posibles que se tienen son: marca y espacio, representados por un "1" Y UN "0"; respectivamente, y esto es impuesto por la transmisión de la terminal o de la computadora. Si la salida de la computadora muestrea la línea simultáneamente con la terminal, éste podrá reconstruir el byte que está siendo transmitido. Este trabajo es ejecutado por los métodos síncronos y asíncronos.

El método más simple y común en las microcomputadoras es el asíncrono. Dado que existen comercialmente circuitos integrados UARTs, que hacen el trabajo de transmisión y recepción. En las terminales asíncronas, el transmisor siempre invierte un estado de marca al menos durante un intervalo de tiempo al final de cada byte, y siempre da una condición de "espacio" (estado) antes de comenzar a enviar el siguiente byte. Para mejor comprensión, véase la figura No.30. Estas condiciones anteriores hacen que el receptor se sincronice con el transmisor al comienzo de cada byte, y empezar el muestreo o capacitación del byte en el momento correcto.

Para este método de transmisión se presentan dos ó tres intervalos de tiempo más convirtiéndose un byte de 8 bits en un tren con 10 ú 11 intervalos. Habrá siempre una transición de marca a espacio. Al comienzo del primer intervalo, éste lo usará el receptor para decidir si deberá muestrear el segundo intervalo, el receptor continúa así, muestreando, hasta el noveno intervalo, este entonces reinicia el sistema y espera hasta una nueva transición de marca a espacio. El primer y el décimo bit no llevan dato, solo señalan que el dato está

listo para ser transmitido. La secuencia completa es a menudo llamada "envoltura de 10" o un carácter de 10 bits.

Hay que hacer notar también, que hay terminales y periféricos que requieren de un intervalo para reiniciar y empezar a muestrear los bits subsiguientes, que constituyen el carácter. Algunos sistemas requieren de dos bits para parada, y sólo uno para arranque.

El transmisor y el receptor deben usar longitudes de intervalos iguales ó rangos de datos iguales, usualmente estos últimos expresados en bits por segundo. Los rangos de transmisión de datos son controlados por dispositivos internos llamados relojes. En la transmisión asíncrona, el receptor reinicia su sistema cada byte, que puede ser un intervalo de duración variable entre bytes. Aunque es relativamente simple implementar la transmisión asíncrona, es ineficiente, porque 10 y 11 bits son necesarios para llevar 8 bits de información. Un mejor uso del canal de transmisión se obtendrá si los datos pudieran recibirse sin bit de parada y de arranque. La transmisión asíncrona está dirigida a la transmisión de caracteres.

Esta mejora puede ser suplida con la transmisión síncrona, usada en terminales más complejas y de alta velocidad de transmisión. Esta transmisión síncrona es similar a la asíncrona, pero en vez de recomenzar cada byte, el reloj del receptor es sincronizado con el del transmisor, para permitir al sistema el intercambio de caracteres. Esta comunicación está orientada a transmitir bloques de información. Si dentro de la transmisión existieran intervalos, el receptor deberá introducir bytes de pérdida de tiempo, proporcionales, para mantener el sincronismo.

Figura 27. Transmisión serial

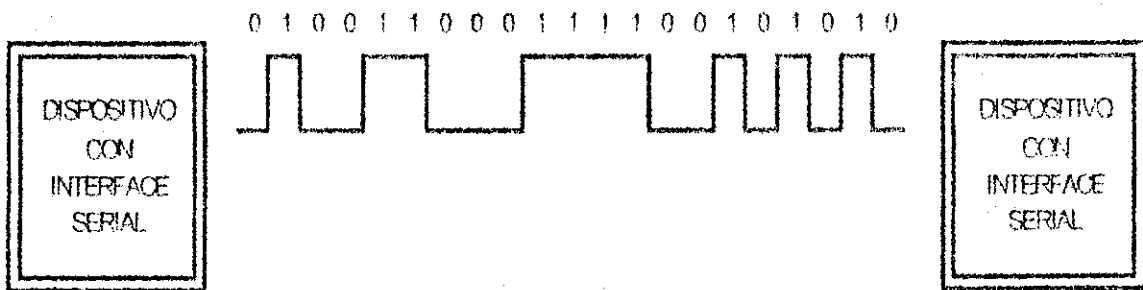
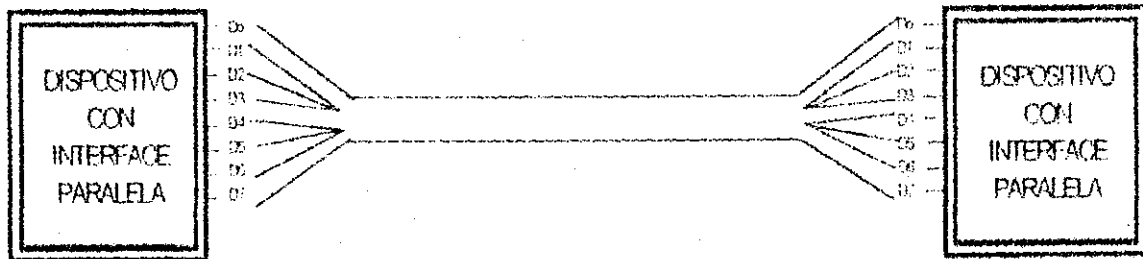


Figura 28. Transmisión paralela



El receptor deberá empezar el muestreo de la línea en el primer bloque del byte, de lo contrario se perderá información y los bytes sucesivos serán mal interpretados.

La sincronización de bytes en este sistema se ejecuta precediendo al tren de datos con uno o dos, o más bytes de sincronismo. Este será un patrón estándar que podrá reconocer la terminal y que usará para determinar cual será el primer byte de la transmisión. Debido a que la transmisión síncrona envuelve mensaje en bloque, formatos y un juego de reglas se usan para definir el patrón "SYNC". Es así como la mayoría de ellos ejecutan automáticamente la retransmisión al existir un error, y pueden ser accesados o multiaccesados en la línea simple. Bysync, y por ahora más recientemente están el SDLC (Synchronous Data Link Control), y el HDLC, entre otros.

2.1.7 Estándares de comunicación

Dentro de las instituciones importantes que regulan y reglamentan los protocolos de comunicación entre dispositivos, se tiene a la ANSI (American National Institute) y a la EIA (Electric Industries Association), más importante aún es el CCITT, que poseen protocolos establecidos de comunicación. Existen variedad de estándares para comunicación, sus diferencias radican en la aplicación específica al campo en el cual serán usados. El estándar RS-232C en este estudio, una importancia primordial sobre cualquier otro existente, ya que el multiplexador es diseñado para manejar estas señales, razón por la que se estudia a continuación, dejando a un lado la investigación para los demás estándares de comunicación.

RS-232C "El estándar RS-232C especifica el control de funciones y señales de paso de 25 líneas de señales que se interconectan a módems y terminales.

Un conector RS-232C contiene 25 pines, de los cuales 20 son asignados para rutinas de operación del sistema. De los 5 pines restantes, 2 pines (el 9 y el 10) son reservados para test en módems y los pines (11,18 y 25) no tienen asignación específica."

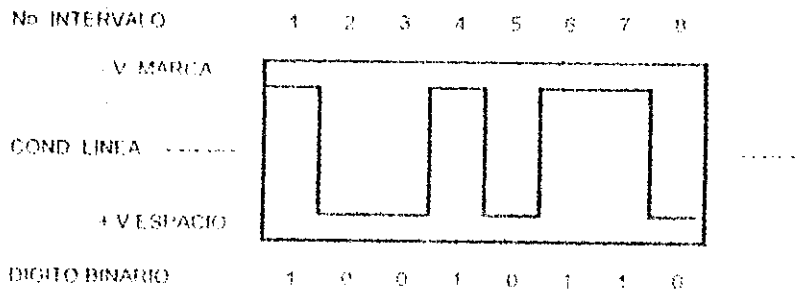
2.1.8 El estandar RS-232C

Existen miles de equipos en computacion, manufacturados hoy en día, y la comunicación ha llegado a ser una de las tareas más formidables para los ingenieros de hoy. Sin embargo, los fabricantes adoptan un estándar común para la comunicación exitosa por ello que en el contexto de comunicaciones se define como protocolo al conjunto de formatos y reglas específicas que se usan para cambiar mensajes e información entre dos dispositivos de comunicación.

Fue así como esta situación llegó a crear un estándar que no duró mucho en llegar a ser una realidad. En 1969 la EIA (Electronic Industries Association), los laboratorios Bell, y muchos fabricantes de equipo para comunicación de datos cooperan para formar el estándar RS-232; que inmediatamente, bajo algunas revisiones se convirtió en el RS-232C. Cabe mencionar que un estándar similar fue formado también por la CCITT(Consultive Committe on International Telephone and Telegraphic) estableciendo también un protocolo de comunicaciones convirtiéndose en un conjunto de normas y reglas de transmisión de datos y se enuncia de la siguiente manera:

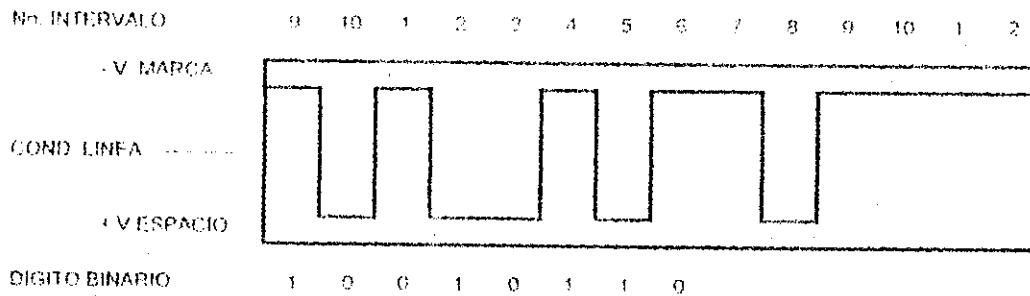
"Interfaz entre equipos terminales de datos y equipos de comunicación de datos empleada en intercambio de datos binarios en forma serial".

Figura 29. Representación de la transmisión serial de datos



REPRESENTACION DE LA TRANSMISION SERIAL DE DATOS
 UN 1 LOGICO ES REPRESENTADO POR UN VOLTAJE NEGATIVO Y
 0 LOGICO ES REPRESENTADO POR UN VOLTAJE POSITIVO

Figura 30. Comunicación asíncrona



COMUNICACIÓN ASINCRONA REQUIERE EL USO EXTRA BITS PARA DEFINIR
 EL COMIENZO Y EL FINAL DE CADA 8 BITS - 1 BYTE. LA LINEA PERMANECE EN MARCA
 AL FINAL DE CADA BYTE Y GUARDA ESTE ESTADO HASTA QUE EMPIEZA EL SIGUIENTE
 BYTE. ENMARCADO CON UN ESTADO DE ESPACIO EN SU PRINCIPIO
 BYTE. ENMARCADO CON UN ESTADO DE ESPACIO EN SU PRINCIPIO

Cada palabra de la formulación anterior tiene un significado relevante: describa la interfaz entre una terminal (DTE, Data Terminal Equipment) con un módem (DCE, Data Communication Equipment) para transferencia de datos.

2.1.8.1 Las características eléctricas de las señales

Este describe la "fase" eléctrica de la interfaz así como los niveles lógicos con los cuales se representará una palabra por medio de "unos" y "ceros".

2.1.8.2 Características mecánicas de la interfaz

Esta parte del estudio que indica que la interfaz debe consistir en un "plug" y un "receptáculo" y este último estará en el DCE. Los números de los pines son asignados y especificados, el conector de forma D, el DB-25, se presenta y hoy en día se considera un sinónimo de interfaces seriales, esto hace que se derive otro estándar para su distribución, el ISO (International Standard Organization) en la figura No.31 se muestra el conector DB25.

2.1.8.3 Descripción de los circuitos de intercambio

Esta sección define y da nombres a las funciones que constituyen las señales eléctricas a ser usadas. Por ejemplo, se asigna al pin dos el TX o Transmit Data. Existen veintiuna definiciones a lo largo del conector; pero, generalmente, el número menor es utilizado para lograr comunicación eficiente en computadoras con salidas seriales.

2.1.8.4 Un estándar de interfaces para seleccionar configuraciones en sistemas de comunicación

Estas son fórmulas para tipos comunes de conexiones entre terminales y modems.

2.1.9 Conceptos básicos en el RS232C

En su forma más simple la interfaz RS232C consiste en solo 2 cables uno que lleva datos y otro que constituye un circuito común. Este circuito común generalmente es confundido con el circuito de tierra. Realmente, éste no tiene que ver nada con el circuito de tierra. Este constituye exactamente una referencia de voltaje para la Interfaz el punto de referencia desde el cuál los niveles de voltaje son medidos. Esta conexión en el RS232C es imprescindible es decir que siempre existirá entre el dispositivo transmisor y el receptor. Según sea la dirección del flujo de señales, así será determinada la interfaz del dispositivo, cuando la información sale del dispositivo se le denomina DTE y si llega a un dispositivo, es decir, éste recibe se la denomina DCE. Esta aseveración es respecto al pin 2 puesto que, como se verá más adelante, en la forma de transmisión en ambas direcciones, ambos dispositivos transmiten.

2.1.10 Transmisión de datos bidireccional

Una terminal transmite caracteres que son generados desde un teclado, un módem recibe estos y los transmite a una línea telefónica. En esta acción se

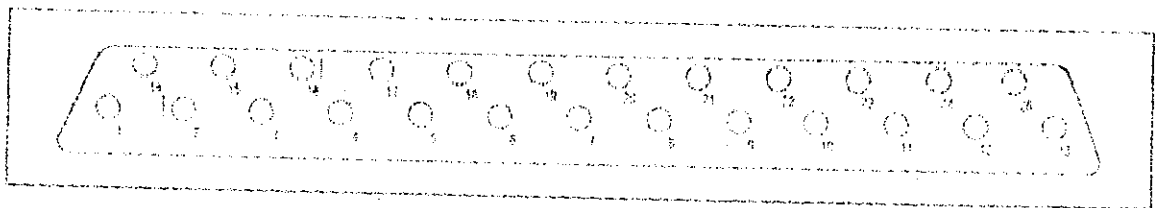
está ejecutando una comunicación en una sola vía; sin embargo, los módems y terminales no funcionan de esta forma. Por ejemplo, los módems usualmente captan caracteres de una línea telefónica y los transmiten a una terminal, de forma similar, la terminal recibe caracteres de la salida del módem y los presenta en un video o en una pantalla. Es así como se presenta la comunicación bidireccional, porque se está ejecutando intercambio de información entre dos dispositivos. Con este concepto básico se puede conceptualizar la diferencia entre DTE y DCE como sigue:

DTE: transmite en pin 2 recibe en el pin 3(conector DB25)

DCE: transmite en pin 3 recibe en el pin 2.

Así, el DCE es considerado un positivo que pasa datos, mientras el DTE es considerado un dispositivo en el que el dato llega al final de su recorrido; luego es presentado en una pantalla.

Figura 31. El conector DB25 (armadura)



2.1.11 El handshaking

Con las descripciones anteriores, cabe generar la pregunta: ¿Porqué si la comunicación se logra por medio de tres circuitos, uno de transmisión; otro de recepción y otro común a ambos dispositivos, son necesarios veintiun cables en este estándar? La respuesta es sencilla; porque se hace necesaria una comunicación interactiva entre dispositivos. Esto se ejecuta a través del handshaking, que es la forma en la cual el flujo de datos, a través de la interfaz, es regulada y controlada.

Adicionalmente, se define también dos clases de handshaking, el hardware handshaking y el software handshaking; éste último tiene resaltada importancia, porque esta forma de controlar el flujo de información se utilizará en el "interfaz máquina de escribir como impresora de computadora.

2.1.12 Software handshaking

Este se da cuando un dispositivo controla a otro a través del contenido del tren de datos. Por ejemplo, una forma de controlar una impresora, es que una computadora le envíe caracteres línea por línea, después que la computadora le ha enviado una línea el computadora le agrega un carácter el cual le dice a la impresora, "este es el final de la línea y estoy esperando por una señal para que de nuevo le envié otra línea", la impresora recibe esta línea, la imprime y luego detecta su final, enviando a su vez un carácter que le dice a la computadora que la impresora está listo para recibir e imprimir una línea nueva. Esta es una comunicación fácil, pero hay que hacer que no todos los

dispositivos tienen la cualidad de reconocer y responder a los caracteres de control en el tren de datos.

El carácter insertado por las computadoras es usualmente el carácter "end of text" en el código ASCII que es el número 3, más control-D, o ETX; cuando el dispositivo está listo para recibir, generalmente envía el carácter "acknowledge" (número 6, control-F) o ACK; esta forma de software handshaking es conocida como protocolo ETX/ACK.

Existe otra manera de software handshaking, está se da cuando los dispositivos receptores controlan el flujo de información. Si se toma el caso de un impresor este recibirá información hasta que su "buffer" esté lleno, o bien a un 80% de su capacidad máxima en este instante el impresor envía una señal de parada, usualmente el carácter DC3, se para el envío de información y se queda en espera. Cuando el impresor ha vaciado su "buffer", envía un carácter de recomienzo o "turn-on" y éste es el ASCII DC1 (número 17, o Control-Q), la computadora reacciona y envía de nuevo otro tren de información, hasta que el impresor pare este flujo de nuevo. A este manejo de información desde el receptor se le denomina software handshaking X-ON/X-OFF.

Este será usado en el sistema de comunicación para el cual el multiplexador de canales es diseñado.

2.1.13 Hardware handshaking

En el hardware handshaking se trabaja a un nivel mucho más elemental, en donde los niveles de salida en un dispositivo pueden reforzar a una computadora a efectuar una pausa en el envío de caracteres con un cambio de

El nivel de voltaje en el pin 20 es 0 voltios. Estos 0 voltios son llevados hasta una computadora por medio del cable, de ésta manera el computadora no podrá enviar algún carácter hasta que en la línea exista un nivel de voltaje mayor que tres voltios, en cuyo caso considera que la terminal está lista y continua enviando datos.

Como se ha visto, este handshaking se basa en entradas y salidas de señales; básicamente existen entre dos y tres pares de entradas y salidas, como se verá más adelante, se puede mencionar los pines 4,5,6,7,8 etc., que muestra que el control del flujo se da por señales que van en dos direcciones.

La desventaja de esta handshaking es que solo se puede usar en dispositivos que están conectados físicamente a través de un cable. Por ejemplo, si una terminal se apaga, el voltaje en el pin 20 es 0 voltios. Estos 0 voltios son llevados hasta una computadora por medio del cable, de ésta manera el computadora no podrá enviar algún carácter hasta que en la línea exista un nivel de voltaje mayor que tres voltios, en cuyo caso considera que la terminal está lista y continua enviando datos.

Como se ha visto, este handshaking se basa en entradas y salidas de señales; básicamente existen entre dos y tres pares de entradas y salidas, como se verá más adelante, se puede mencionar los pines 4,5,6,7,8 etc., que muestra que el control del flujo se da por señales que van en dos direcciones.

2.1.14 Niveles lógicos

Hasta ahora el estudio del RS-232C se ha referido únicamente a la relación entre los niveles lógicos y de cómo ellos son representantes por voltajes, aún no se ha dado a conocer el formato de los datos transmitir.

En la mayoría de componentes electrónicos se usan voltajes a nivel TTL o DTL, éstos enmarcan sus niveles dentro de 5 voltios. A esta familia también pertenece el UART, que es el circuito encargado de codificar las señales transmitidas y recibidas en patrones de Bits, es decir, los Bytes recibidos son pasados a bits para su procesamiento y viceversa, el UART (Universal Receiver and Transmitter) maneja sus niveles de entrada y salida a 5 voltios. Sin embargo, el RS-232C define su propio y único ambiente eléctrico, los rangos de voltaje entre 15 y -15 voltios, son obtenidos bajo ciertas condiciones. Las computadoras suelen reconocer señales por medio de magnitudes de voltaje, no así el estándar que define señales bipolares de niveles lógicos.

Esta condición implica la necesidad de tener un acoplo entre el conector de salida y el manejador universal de datos (UART), este debe ser capaz de convertir los voltajes del estándar a niveles TTL. Estos dispositivos son conocidos comúnmente como Drivers (manejadores de Línea) que transforma las salidas del UART a los niveles del estándar Rs-232C, también se encuentra el Line Reciever, (Receptor de Línea), que convierte las señales desde los niveles del estándar a niveles TTL como se explicó anteriormente.

2.1.15 Definición de la lógica

En el estándar RS-232C los datos que son transmitidos como un sube y baja. En comparación con las convenciones que corrientemente se usan, la interfaz del RS-232C invierte los niveles. Un "0" lógico es representado como voltaje positivo y un "1" Lógico es representado como un voltaje negativo. Se utiliza de nuevo:

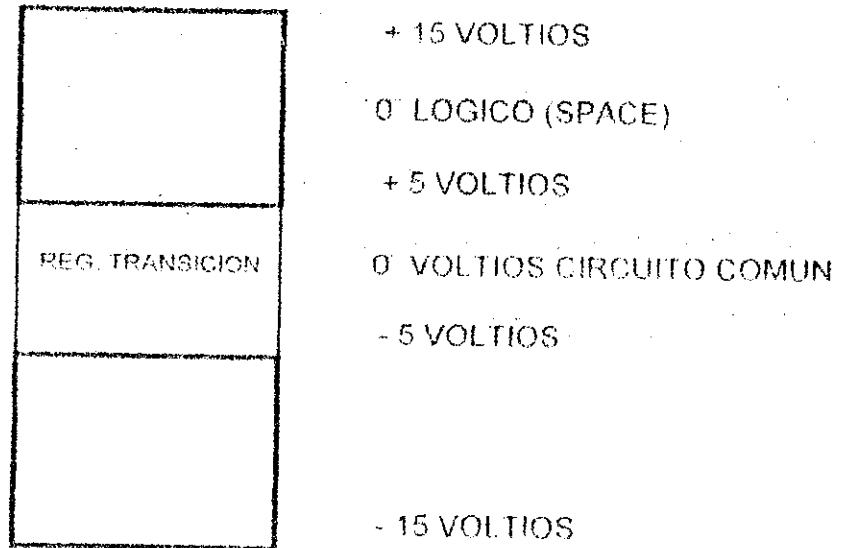
Un "1" lógico será representado como un voltaje Negativo y
Un "0" lógico será representado como un voltaje Positivo.

Para garantizar un "0", una salida deberá proveer un voltaje entre 5 y 15. Similarmente, para garantizar el estado "1" la salida deberá proveer un voltaje entre -5 y -15 voltios. La banda muerta, comprendida entre 5 y -5 es conocida como región de transmisión, en la cual los niveles lógicos no están definidos. Esto significa que cualquier salida entre 5 y -5 voltios será ambiguamente interpretada como un "1" ó "0". La figura 32 muestra las regiones mencionadas.

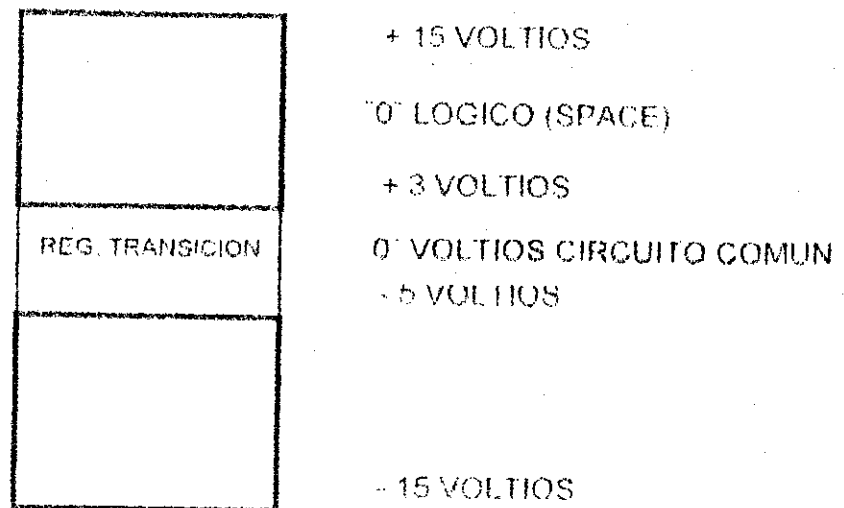
La única diferencia entre las definiciones anteriores es que para la transmisión, se tiene una región es de sólo 6 v. (-3 Y 3) mientras que para la transmisión es de 10 V. (-5 a 5), ésta diferencia se puede comprender mejor cuando se analiza desde el punto de vista del margen de ruido.

Oficialmente la diferencia entre voltajes mínimos permisibles es conocida como "Margen de Ruido". Esto significa que algún ruido eléctrico es permitido en la salida sin que afecte en los niveles lógicos de la entrada. Este margen de ruido es extremadamente perceptible cuando los cables de transmisión de datos, han sido colocados cerca de aparatos que generan interferencia eléctrica, tales como: motores, luces fluorescentes, dimers, y otros equipos de comunicación. La discrepancia en las zonas de transición, entre la entrada y la salida de señales, obedece a un margen de seguridad para compensar las pérdidas de voltaje en el cable. Cuando más, dos voltios pueden ser consumidos en señales enviadas por el cable sin que la señal transmitida caiga en la región de transición.

Figura 32. Definición de niveles lógicos de recepción



DEFINICIONES DE LA SALIDA EN EL RS - 232C



DEFINICIONES DE LA ENTRADA EN EL RS - 232C

Usualmente, los voltajes de DC. De caída en cables de corta distancia, no son grandes, aún más. Se puede asegurar que no caerá significativamente en distancias largas. Desde que el control de señales son de corriente directa, en comparación con las señales de datos no son afectadas por la longitud del cable. Por esta razón el EIA establece reglamentos y estándares menos rigurosos para éstas que las que impone a las señales de datos.

2.1.16 Marca y espacio

En la transmisión de datos se ha definido el estado de MARCA cuando en un medio de comunicación, se presenta un flujo de datos entre dos periféricos, (actividad en el medio), este flujo se le denomina arbitrariamente como MARCA y es un estado lógico "1" De manera contraria, a la ausencia de flujo en el medio se le denomina "ESPACIO", y es representado por un "0" lógico.

Estas definiciones obedecen a un antiguo principio lógico, más que a una deducción Teórica, a continuación se explica este principio:

La transmisión en un circuito es a menudo controlada por una cinta perforada. En cintas usadas en telegrafía...(MARCA) es una condición que es representada por una perforación. Cuando los números binarios son representados por perforaciones, se asigna a la perforación el estado lógico de "1". Esta es la razón por la que se hizo corresponder la condición "MARCA" con el estado lógico "1".

A continuación se hace un sumario de las asignaciones de los pines en el estándar RS-232C para el conector DB-25.

Pin 1: TIERRA PROTECTIVA este cable, se llama oficialmente "chasis ground". Está conectado a la armadura del dispositivo (DTE o DCE) y su función es prevenir contra descarga de voltajes en caso de fallas en la fuente de energía.

La función de este pin, a menudo es confundida con la del pin 7, conocida como retorno común. Cuando dos equipos están conectadas a diferentes fuentes de energía (por ejemplo, en distintos niveles en un edificio), sus partes respecto de tierra serán eléctricamente distintas. El resultado es que sus armaduras no estarán al mismo potencial referido a tierra, esta condición puede desestabilizar las condiciones. Esta condición es eliminada conectando ambas armaduras a través del pin 1. De manera completamente diferente el pin 7 proporciona un punto de referencia para los voltajes transmitidos entre las interfaces (I/ O).

Pin 2: TRANSMISOR DE DATO es el pin encargado de transmitir el dato desde el DTE hacia el DCE.

Pin 3: RECEPTOR DE DATO es el pin encargado de transmitir el dato desde DCE al DTE.

Pin 4: REQUISICIÓN DE ENVÍO (Request to send) su uso es para propósitos generales (Handshaking); su uso depende de la aplicación específica. Solicitud de transmisión del DTE al DCE.

Pin 5: REQUISICIÓN DE TRANSMISIÓN (Clear to send) usado para propósitos generales (handshaking). Depende también de la aplicación específica. Listo para Transmitir.

Pin 6: DATA SET READY su uso es de propósitos generales. Entrada de señal del DCE al DTE, indica que el DCE está listo.

Pin 7: COMÚN referencia para voltajes de transmisión y recepción.

Pin 8: DETECTOR DE Señal Portadora (Data Carrier Detector), tiene varios usos pero en los DTE se usa para la habilitación y rehabilitación de la recepción de dato.

Pin 20: DATA TERMINAL READY su uso es de propósitos generales. Su salida es del DTE hacia el DCE y le indica que el DTE está encendido y listo para trabajar.

Esta asignación se le ha llamado comúnmente los "8 grandes". A continuación se enumeran las funciones restantes del DB-25 y no por ello dejan de ser útiles.

Pin	Asignación o función
09	Reservado para test 12v.positivo
10	Reservado para test 12v.negativo
11	No asignado
12	Detección de señal secundaria en la línea
13	Listo para transmisión secundaria
14	Transmisión de datos secundaria
15	Reloj del transmisor (DCE)
16	Recepción de datos secundarios
17	Reloj del receptor
18	No asignado

19	Solicitud de transmisión secundaria
21	Detección de calidad de señal
22	Indicador de llamada
23	Selector de baudrate (DTE/DCE).
24	Reloj de transmisión
25	No asignado

2.2 Modos de transmisión de datos

2.2.1 Transmisión de datos

Los datos pueden ser transmitidos a través de cables si estos primeros son convertidos en señales eléctricas. En una computadora los números son representados en una notación binaria usando solamente el 1 y el 0. El carácter A su código es 65, escrito en binario como 01000001 en la memoria de la computadora. Este código es una serie de pulsos eléctricos que cuando son transmitidos el 0 es un pulso negativo y el 1 es un pulso positivo, y cada pulso es llamado bit. Nótese que los números del 0 al 127 pueden ser representados en forma binaria usando solamente 7 bits donde el número 0 es representado por 0000000 y el 127 por 1111111.

Las computadoras, sin embargo, guardan información en bloques de memoria llamados bytes hechos de 8 bits, permitiendo una representación binaria de números de 0 a 255 y veremos con posterioridad como los ocho bits son utilizados en la transmisión.

2.2.2 Paridad y caracteres extendidos

El octavo bit de un byte se refiere al bit de paridad que permite que el sistema receptor revise el contenido de los otros siete bits. Existen tres opciones:

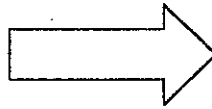
- Even Parity.
- Odd Parity.
- None.

La paridad en ambos puntos de recepción y transmisión deberán ser iguales. Si el sistema transmisor esta colocado en even parity y suma el total de unos en el byte recibido el byte fue transmitido de manera correcta al sistema receptor. En algunos casos, debido al ruido en la línea de transmisión, un bit puede no haberse transmitido correctamente, cuando esto ocurre el numero de unos puede no ser el correcto y dependiendo del software de comunicación la computadora receptora ignorara este byte y requerirá la retransmisión de dicho byte.

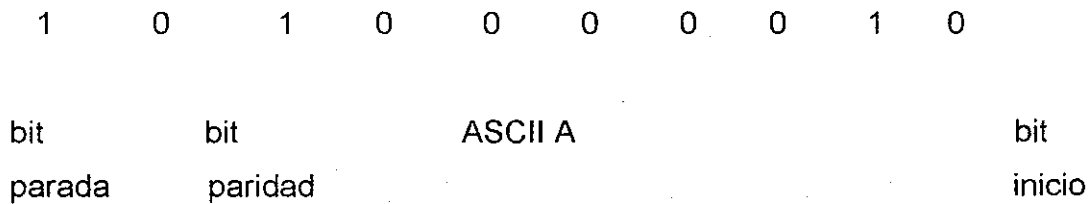
El revisión de paridad trabaja de la misma manera en Odd Parity. Los ocho bits pueden ser también utilizados para transmitir información como los otros 7 bits, en dicho caso la revisión de paridad es imposible y la paridad deberá ser colocada a None pero un simple byte puede transferir códigos desde 0 a 255 permitiendo seleccionar caracteres extendidos. La suma de bits que actualmente son utilizados para transferir un carácter es llamada una palabra: palabras de 7 bits permiten transmisión de 128 caracteres con revisión de paridad; y palabras de 8 bits permiten transmisión de 256 diferentes caracteres sin revisión de paridad.

2.2.3 Velocidad de transmisión

La velocidad de transmisión es expresada en bits por segundo (bps), sin embargo una velocidad de transmisión de 1200 bps se podría decir que corresponde a $1200/8=150$ caracteres por segundo. Esto, es falso, de hecho el sistema receptor debe ser capaz de detectar el punto inicial de cada byte en una secuencia de pulsos eléctricos. Para mejorar esto un bit cero (bit inicial) es sumado al inicio de cada byte y un bit 1 es (bit final). Un simple carácter será un total de 10 bits.



Dirección de la transmisión



2.3 Los medios de comunicación

La información que se detalla a continuación nos provee el conocimiento necesario para poder entender las características específicas de los medios de comunicación en este caso de los interfaces el cable multipar. Este medio es usado comúnmente en la comunicación de datos, es por eso, en este estudio se presentarán las características del mismo además de los circuitos equivalentes y las ecuaciones eléctricas que conforman los medios por analizar. Se hace la aclaración que, los principios y conceptos presentados en esta

sección no serán analizados desde el punto de vista demostrativo, sino, más bien en conceptos que ya han sido estudiados previamente y que aquí sólo se utilizan como herramientas.

2.3.1 EL CABLE MULTIPAR.

Como se mencionó anteriormente este medio de comunicación ha llegado a ser el medio que comúnmente es usado para la interconexión entre dispositivos periféricos. Por esta razón se hace necesario el mostrar su comportamiento eléctrico, sus características más importantes y su relación con la transmisión de datos en el estándar RS-232-C. En el estudio de líneas de transmisión de datos, se ha desarrollado métodos de análisis para los comportamientos y fenómenos que se presentan en estas, pudiendo explicar por medio de modelos matemáticos y circuitos equivalentes las pérdidas atenuaciones de señales en ellos.

En el análisis de las líneas de transmisión existen dos métodos de estudio el que es de importancia para este trabajo es el denominado "Parámetros Distribuidos". Esto trae consigo implícito que la línea se debe analizar tomando en cuenta las influencias que ella puede tener a lo largo de la misma. Todo parámetro físico entonces estará dado en unidades eléctricas por unidad de longitud se muestra en la figura No.33 a continuación el circuito de una línea telefónica.

Donde:

"X" = Distancia media entre el origen de la transmisión y un punto cualquiera de la línea.

- "L" = Inductancia distribuida de la línea por unidad de longitud.
- "r" = Resistencia distribuida de la línea por unidad de longitud.
- "G" = Conductancia distribuida de la línea por unidad de longitud.
- "c" = Capacitancia distribuida de la línea por unidad de longitud.
- "Ix"; "Vx" = Valores RMS de la corriente y voltaje de la señal transmitida.

$Z = (r + wLj)$ donde Z es la impedancia serie distribuida a lo largo de la línea. En la que wLj es la reactancia de la línea.

$Y = (g + wcj)$ donde Y es la admitancia distribuida a lo largo de toda la línea. En la que wcj es la susceptancia de la línea.

Todos los parámetros anteriores son distribuidos a lo largo de la línea por unidad de longitud. Por consiguiente las ecuaciones matemáticas son las siguientes:

$$DV_x = I_x \cdot ZDX$$

$$DV_x = I_x \cdot Z$$

$$DI_x = V_x \cdot YDX$$

$$DI_x = Y \cdot V_x$$

Las ecuaciones planteadas, (después de un análisis matemático) son:

$$V_x = V_1 e^{(z \cdot y)x} + V_2 e^{-(z \cdot y)x} \text{ en donde } V_1, V_2, I_1, I_2 \text{ son constantes que se obtienen evaluando Condiciones de frontera.}$$

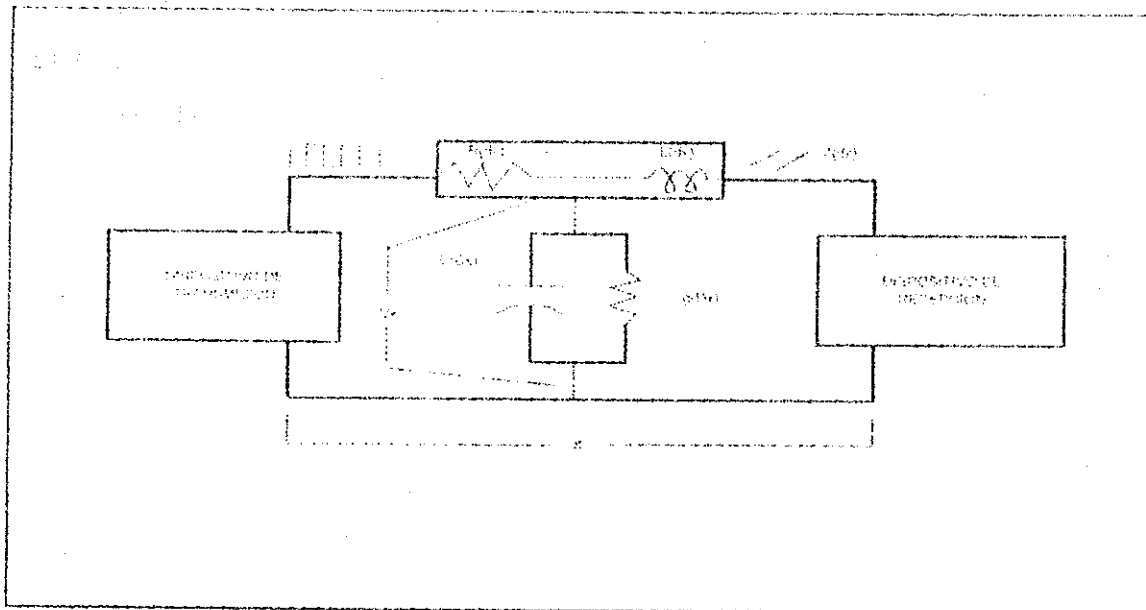
$$I_x = I_1 e^{(z \cdot y)x} - I_2 e^{-(z \cdot y)x}$$

De lo anterior:

$$V1 = \text{sqr}(z/y) * I1$$

$$V2 = \text{sqr}(z/y) * I2$$

Figura 33. Circuito equivalente para una línea telefónica de distancia media



El parámetro $V1e(\text{sqr}(z*y))$ se conoce como onda incidente y el siguiente como onda reflejada. Generalmente en la practica se hace difícil comprender la relación entre velocidad del dato a transmitir y la longitud del cable; sin embargo, a continuación, se explicará esta relación basada en los parámetros y características eléctricas que identifican la línea de transmisión.

Conforme el rango de transmisión de datos aumenta las señales transmitidas vienen a ser más susceptibles a pérdidas, éstas son causadas por la capacitancia e inductancia del cable. Estas pérdidas son conocidas como: EFECTOS DE ALTA FRECUENCIA, que se incrementan con la longitud del cable. Esto trae como consecuencia la obtención de una señal atenuada que limita la transmisión. Como se verá más adelante, esta señal de transmisión está enmarcada dentro de una zona mínima que explica que el dato puede ser recibido sin degradación.

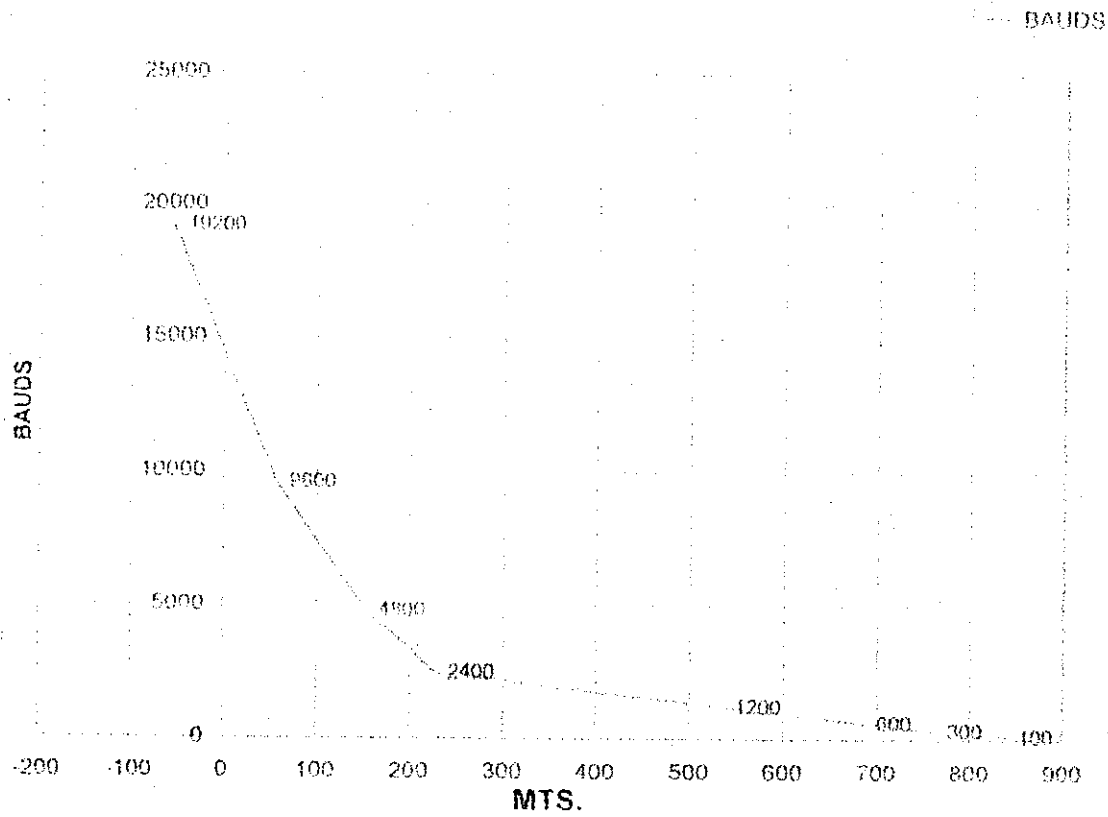
Desde que el margen de ruido está definido en ciertos limites, el rango máximo de transmisión de datos esta efectivamente gobernado por la longitud del cable y desde que la magnitud de las pérdidas está relacionada con la longitud del cable, el ancho de la región de transmisión determina en forma directa la distancia máxima a través de la cual el dato puede ser transmitido en forma eficiente.

La pregunta surge: ¿Qué distancia se puede extender un cable para transmisión serial confiable de datos?. La EIA (Electrical Industries Association), establece que la capacitancia total para un cable es de 2500 picofaradios, estableciéndose así un promedio de 40 a 50 picofaradios por cada 0.3 mts de longitud. Esto determina una longitud de cable de 15 mts de largo para que la transmisión sea eficiente.

Figura 34. Gráfica velocidad longitud cable en mts

Tabla velocidad longitud del cable en mts.

MTS	BAUDS
833.2	100
767	300
685.8	600
583.4	1200
488.4	2400
367	4800
267	9600
183.2	19200



3. DISEÑO DEL INTERFAZ PARA USARLO COMO IMPRESORA DE COMPUTADORA

3.1 Generalidades de los interfaces para usarlos como impresoras de computadora

Este tipo de interfaz es muy versátil ya que puede ser conectado de dos formas como una impresora de calidad de letra de margarita o como una terminal de protocolo básico.

Se dividirán en dos tipos, modo impresora y modo terminal. Uno de estos funciona con la especificación del puerto centronics paralelo RS232C serial el cuál será acoplado a la máquina de escribir y permite que la máquina funcione también como impresora. El otro modo utiliza el puerto CDCC. La figura No.35 muestra que la construcción de la parte electrónica de este equipo está compuesta por una tarjeta del circuito de interfaz para cada una de las especificaciones. Según el diagrama de bloques de la figura No.35 la parte más importante es el interfaz el cual une el circuito de la máquina de escribir con la computadora donde la unidad de control de la máquina de escribir se encarga de establecer todo el control de la misma manejando todos los circuitos lógicos y de control interactuando directamente con el teclado y todos los mecanismos de impresión de la máquina de escribir.

El bloque del circuito de interfaz se encarga de establecer el control del circuito el cuál en el momento de ser seleccionado el interfaz toma el control de todo el sistema utilizando los circuitos de control de la máquina de escribir para utilizarla como impresora.

3.1.1 Modo impresora

En el modo de impresión se utilizará el interfaz para que la máquina de escribir funcione como impresora. Esta es una de las formas de emplear este equipo para el procesamiento de textos. Este interfaz es compatible con las computadoras personales más populares, tomando en cuenta que se utilizan los protocolos específicos para cada modelo y marca que se mencionarán más adelante utilizando como conector común el conector RS-232C.

3.1.2 Modo terminal

En este modo sirve para utilizar el interfaz con el módem y la máquina de escribir electrónica, utilizando un conector de tipo CDCC.

3.1.3 Código ASCII

Presionando una tecla en el teclado de la computadora, automáticamente se genera un valor numérico utilizado por la computadora para seleccionar el carácter para ser desplegado en la pantalla. Cuando dicho valor numérico es enviado a la impresora de margarita deber verificarse la posición de la misma para que la rueda de impresión seleccione el carácter correcto por imprimir.

La manera que el carácter es asociado con un valor numérico ha sido estandarizado y es referido al Código ASCII (American Standard Code for Information Interchange). Todos estos caracteres incluyen mayúsculas, minúsculas, números, operaciones y símbolos de puntuación; también incluyen códigos especiales que controlan el flujo de la información. Éstos no son

impresos, pero corresponden para controlar funciones tales como: retorno del carro, avance línea, retroceso, etc.

Aquí se escribe una lista de caracteres ASCII estándar:

códigos de control	32	caracteres
caracteres alfabéticos	26	caracteres Minúsculas
	26	caracteres Mayúsculas
números (0 – 9)	10	caracteres puntuación, símbolos aritméticos.
espacio	33	caracteres
tecla de borrar	1	
Total	128	caracteres

Una lista más detallada aparece en el apéndice.

Los 128 caracteres que se mencionaron pueden ser representados por números de 0 a 127.

3.1.4 Interfaz periférico programable 8255/ 8255-5

En el diseño del circuito del interfaz máquina de escribir computadora, la parte principal del circuito es este dispositivo, ya que para el diseño del interfaz mencionaremos su funcionamiento y características más importantes.

Características

- MCS compatible con 8255 A
- 24 pines programables entrada/salida

- Completamente TTL compatible
- Completamente compatible con la familia de microprocesadores INTEL
- Características de temporización imprevistas
- Capacidad de direccionamiento de bit set/reset fácil capacidad de control de aplicación del Interfaz
- Reduce el sistema de conteo por paquete
- Capacidad del manejo de DC imprevisto
- Disponible en express

El 8255 Intel es un dispositivo de propósito general de E/S diseñado para usarlo con los microprocesadores de Intel. Tienen veinticuatro pines programables de los cuales pueden ser programados individualmente en dos grupos de doce y usados en tres modos mayores de operación. En el primer modo (modo 0) cada grupo de doce pines E/S pueden ser programados en sets de cuatro (ya sean de entrada o de salida). En el modo 1 cada grupo puede ser programado para tener ocho líneas de entrada o de salida, de los siguientes cuatro pines restantes, tres son usados para el manejo e interrupción de señales de control. El tercer modo de operación modo 2 es un bus bidireccional el cuál utiliza ocho líneas para dicho bus y otras cinco líneas prestando una del otro grupo para el manejo.

3.1.4.1 Descripción funcional

El 8255 es un dispositivo interfaz periférico programable (PPI) diseñado para el uso de sistemas microcomputadoras de Intel. Su función es ser un componente de propósito general para comunicar el bus del sistema de la microcomputadora con equipo periférico. La configuración funcional del 8255 se programará por un sistema de algoritmos y procedimientos. Si es así puede ser innecesario usar la lógica externa para comunicarse con dispositivos periféricos o estructuras.

- **Buffer bus de datos:** este buffer es de tres estados bidireccionales de ocho bits, es utilizado para comunicar el 8255 con el bus de datos del sistema. Los datos son transmitidos o recibidos por el buffer a través de la ejecución de instrucciones de entrada o salida por el CPU y buses de control de información de estado son también transferidas a través del buffer de datos.
- **Lectura / escritura y lógica de control:** la función de este bloque es manejar todas las transferencias internas y externas de control y datos o palabras de estado. Acepta entradas de direccionamiento del CPU y buses de control y además utiliza comandos de los grupos de control.
- **Chip select(CS):** un estado bajo en este pin de entrada deshabilita la comunicación entre el 8255 y el C.P.U.
- **Read (RD):** un estado bajo en este pin de entrada deshabilita el 8255 para enviar información de Datos o estado al C.P.U. en el bus de datos. En esencia, permite que el C.P.U. lea del 8255.
- **Write (WR):** un estado bajo este pin de entrada deshabilita el C.P.U. para escribir datos o palabras control en el 8255.
- **Selección del puerto 0 y puerto 1 (A0 y A1):** estas señales de entrada en conjunto son las entradas RD y WR controlan la selección de 1 y de 3 puertos/registros de la palabra control. Son, normalmente, conectados al bit menos significativo del bus de direcciones (A0 y A1).

A1	A0	RD	WR	CS	input operation (Read)
0	0	0	1	0	port A-data bus
0	1	0	1	0	port B-data bus
1	0	0	1	0	port C-data bus input operación (Write)
0	0	1	0	0	data bus-port A
0	1	1	0	0	data bus-port B
1	1	1	0	0	data bus-port C
					disable function
X	X	X	X	X	data bus-3 state
1	1	0	1	0	illegal condition
X	X	1	1	0	data bus- 3 state

- **Reset(Reset):** un estado alto en esta entrada aclara el registro control y todos los puertos (A,B,C) están puestos en modo de ingreso.

3.1.4.2 Controles de grupo A y grupo B

La configuración funcional de cada puerto es programada por el software del sistema.

En esencia las salidas del C.P.U. una palabra control al 8255. La palabra control contiene información como "mode", " bit set", "bit reset" etc. que inicializa la configuración funcional de 8255.

Cada bloque de control (Grupo A y Grupo B) acepta comandos de la lógica de control lectura/escritura, recibe palabras control del bus de datos internos y usa comandos propios a sus puertos asociados.

Control del Grupo A (puerto A y puerto C arriba (C7,C4))

Control del Grupo B (puerto B y puerto C abajo (C3,C0))

El registro de la palabra control puede solamente ser escrito. No es permitida la operación de lectura del registro de la palabra control.

- **Puertos A, B y C:** el 8255 contiene tres puertos de ocho bits (A, B y C), todo puede ser configurado en una gran variedad de características funcionales por el software del sistema pero cada una tiene sus propias características especiales o personalmente para enlazar el poder y la flexibilidad del 8255.
- **Puerto A:** una salida de datos de 8 bits latch/buffer y una entrada de datos latch de 8 bits.
- **Puerto B:** entradas/salidas, latch/buffer de datos de 8 bits y una entrada de datos de 8 bits buffer.
- **Puerto C:** una salida de 8 bits latch/buffer y una entrada de datos buffer (no latch para la entrada). Este puerto puede ser dividido en 2 puertos de 4 bits bajo el modo de control. Cada puerto de 4 bits latch puede ser usado para las señales de control de salidas y la señal de entrada de estado en conjunto con los puertos A y B.

3.1.4.3 Selección de mode

Hay 3 modos básicos de operación que pueden ser seleccionados por el software del sistema.

Modo 0 (entrada/salida básica)

Modo 1 (entrada/salida referenciados)

Modo 2 (bus bidireccional)

Cuando la entrada reset se va a un estado alto todos los puertos pueden estar puestos en modo de entrada (todas las 24 líneas estarán en el estado de alta impedancia). Después que el reset es removido el 8255 se puede mantener en el modo de entrada que no se necesita la inicialización adicional. Durante la ejecución del programa sistema cualquiera de los otros modos puede ser seleccionado usando una simple instrucción de salida. Esto permite que un sencillo 8255 para servir a una variedad de dispositivo periféricos con una simple rutina de mantenimiento simple.

Los modos para el puerto A y puerto B pueden ser definidos separadamente mientras el puerto C es dividido en dos porciones como requerimiento de las definiciones de los puertos A Y B. Todos los registros de salida incluyendo los flip/flops de estado, podrán ser puestos nuevamente cuando el modo sea cambiado.

Los modos pueden ser combinados así que sus definiciones funcionales pueden estar enlazadas a casi todas las estructuras de Entrada/Salida. Por instancia grupo B puede ser programado en modo 0 para manejar un simple interruptor o desplegar resultados computacionales, grupo A puede ser programado en modo 1 para manejar el tablero o lectura de cinta en una base de interrupción controlada.

Las definiciones de modo y posibles modos de combinación pueden verse confusos al principio pero después de una revisión minuciosa de la operación completa es un dispositivo simple, de entrada/salida lógica. El diseño del 8255 se ha tomado muchas cosas en cuenta, tales como eficiencia en tablero de la PC, definición de la señal de control vs. extensión PC y flexibilidad funcional completa para soportar casi con cualquier dispositivo periférico con lógica no externa, tal diseño representa el máximo uso de pines disponibles.

- **Característica de bit sencillo set/reset:** cualquiera de los 8 bits del puerto C pueden estar ó no activados utilizando una simple instrucción de salida. Esta característica reduce requerimiento de software en aplicaciones basadas en control. Cuando el puerto C es usado como estado/Control para el puerto A o B estos bits pueden estar o no puestos usando el bit de operación set/reset como que si hubiesen puertos de salida de datos.
- **Función de control de interrupción:** cuando el 8255 A es programado para operar en modo 1 o modo 2 las señales de control son provistas para que puedan ser usadas como entradas de requerimiento de interrupción hacia el C.P.U. Las señales de requerimiento de interrupción generadas del puerto C, puede ser inhibido o deshabilitado poniendo o no el flip/flop asociado Inte, usando la definición de bit set/reset del puerto C. Esta función permite al programador permitir o no un dispositivo específico de e/s para interrumpir el C.P.U sin afectar cualquier otro dispositivo en la estructura de interrupción.
- Definición del f/f Inte.
 - (Bit-Set) - Inte esta set – interrupción habilitada.
 - (Bit-Reset) - Inte esta reset – interrupción deshabilitada.

Nota: todos los f/f 's máscaras son automáticamente puestos en reset durante el modo de selección y dispositivos reset.

3.1.4.4 Modos de operación

Modo 0 (entrada /salida básica)

Esta configuración funcional provee operaciones simples de entrada/salida por c/u de los tres puertos no es requerido el manejo de datos, es simplemente escrito o leído del puerto específico.

Modo 0 definiciones funcionales

- *2 puertos de 8 bits y 2 puertos de 4 bits
- *Cualquier puerto puede ser entrada o salida.
- *Salidas son cerradas.
- *Entradas no son cerradas.
- *16 Diferentes configuraciones de E/S son posibles en este modo.

Modo 1 (E/S referenciados)

Esta configuración funcional esta provista para transferir datos de E/S de o hacia un puerto específico en conjunto con señales de referencia o de manejo.

En modo 1, puerto A y puerto B usa las líneas en el puerto para generar o aceptar estas señales de manejo.

Modo 1 definiciones funcionales

2 grupos (grupo A y B)

- cada grupo contiene un puerto de datos de 8 bits y uno de 4 bits de control de datos.
- El puerto de datos de 8 bits puede ser de entrada o salida, ambas entradas y salidas cargadas.

El puerto de 4 bits es usado para control y estado del puerto de datos de 8 bits.

Definición del control de señales de entrada

Strobe input (STB)

Un estado bajo en esta entrada carga de los datos a la entrada latch.

Entrada amortiguamiento lleno f/f (IBF)

Un estado alto en esta salida indica que los datos han sido cargados en la entrada cerrada, en esencia, un reconocimiento IBF es puesto por la entrada STB estado bajo y es puesto nuevamente en la orilla del pulso que va hacia arriba en la entrada RD.

Requerimiento de interrupción (INTR)

Un estado alto en esta salida puede ser usado para interrumpir el CPU cuando un dispositivo de entrada esta requiriendo servicio. INTR esta puesto cuando STB esta en uno, IBF esta en uno e INTE es uno. Es desactivado con la orilla que cae del pulso RD este procedimiento permite que un dispositivo de entrada pueda requerir servicio del CPU con simplemente referenciar los datos en el puerto.

INTE A controlado por el bit set/reset de PC4

INTE B controlado por el bit set/reset de PC2

Definición de control de señales de salida

- **Amortiguamiento de salida lleno f/f (OBF):** la salida OBF ira a un estado bajo para indicar que el CPU ha escrito datos de salida al puerto especifico. El f/f OBF será puesto cuando la entrada ACK este en un estado bajo.
- **Entrada de reconocimiento (ACK):** un estado bajo en esta entrada informa al 8255 que los datos del puerto A o el puerto B han sido aceptados. En esencia, una respuesta del dispositivo periférico indica que han sido recibidos los datos de la salida por el CPU.
- **Requerimiento de interrupción (INTR):** un estado alto en esta salida puede ser usado para interrumpir el CPU cuando un dispositivo de salida ha aceptado datos a transmitir al CPU. INTR es puesto en set cuando ACK es uno, OBF es uno, e INTE es uno, es puesto nuevamente con la orilla que cae de WR.

INTE A Controlado por el bit set/reset de PC6.

INTE B Controlado por el bit set/reset de PC2.

- **Combinaciones del modo 1:** puerto A y B pueden estar individualmente definidos como entrada o salida en Modo 1 para soportar una gran variedad de aplicaciones de entrada/salida.

Modos de operación

- **Modo 2 (bus bidireccional e/s):** es un simple bus de 8 bits para ambos datos, transmitidos o recibidos (bus bidireccional e/s). Señales de manejo son provistas para mantener la disciplina del flujo propio del bus en una similar al modo 1. La generación de interrupción y las funciones habilitar/deshabilitar están también disponibles.

- **Definiciones funcionales básicas del modo 2**

*Solamente usadas en el grupo A.

*Un puerto bus bidireccional de 8 bits (puerto A) y un puerto de control de 5 bits (Puerto C).

*Ambas entradas y salidas son cargadas.

*El puerto control de 5 bits (puerto C) es usado para control y estado del bus puerto bidireccional de 8 bit (puerto A).

3.1.4.5 Definición de señales de control del bus bidireccional E/S

Requerimiento de interrupción (INTR)

Un estado alto en esta salida, puede ser usado para interrumpir el CPU para ambas operaciones de entrada o salida.

3.1.4.5.1 Operaciones de salida

- **Amortiguador salida llena (OBF):** la salida OBF ira a un estado bajo para indicar que el CPU ha escrito información hacia el puerto A.
- **Reconocimiento (ACK):** un estado bajo en esta entrada habilita el amortiguamiento de salida de tres estados del puerto A para enviar información hacia donde se requiera. De otra manera, el amortiguador de salida estará en estado de alta impedancia. El F/F Inte asociado con OBF (Inte 1) es controlado por el bit set/reset de PC6.

3.1.4.5.2 Operaciones de entrada

- **Entrada referenciada:** un estado bajo en esta entrada carga la información en la entrada latch.

- **Amortiguador de estrada llena f/f (IBF):** un estado alto en esta salida indica que la información, ha sido cargada en la entrada Latch. El F/F Inte asociado con IBF (Inte 2) controlado por el bit set/reset de PC4.

3.1.4.6 Resumen de definición de modo

- **Consideraciones especiales de combinaciones de modo:** existen algunas combinaciones de modo en donde no todos los bits del puerto C son usados para control o estado. Los bits restantes pueden ser usados de la siguiente manera: Si son programados como entradas: todas las líneas de puerto C. Si son programadas como salidas: los bits más significativos (PC7-PC4) deben ser individualmente accésados usando la función del bit set/reset para escribir en el puerto C.
- **Capacidad de la Fuente de corriente en los puertos B y C:** cualquier juego de 8 amortiguadores de salida seleccionados al azar de los puertos B y C pueden dar 1 ma a 1.5 volts. Esta característica permite al 8255 manejar del tipo darlington directamente y pantallas de alto voltaje que necesiten tal fuente de corriente.
- **Leyendo el estado de puerto C:** en modo 0 el puerto C transfiere información hacia o de los dispositivos periféricos cuando el 8255 es programado para funcionar en modo 1 ó 2 el puerto C genera o acepta señales de manejo con un dispositivo periférico. Leyendo los contenidos del puerto C permite al programador comprobar o verificar el estado de cada dispositivo periférico y cambia el flujo del programa según sea necesario. No existe alguna instrucción especial para leer la información de estado del puerto C. Una función normal de lectura del puerto C es ejecutada para mejorar esta función.

3.1.4.7 Aplicaciones de 8255

El 8255 es una herramienta muy poderosa para interconectar equipo periférico a un sistema de microcomputadora. Representa el óptimo uso de pins disponibles y suficiente flexibilidad para interconectar caso todo dispositivo E/S sin necesidad de lógica externa. Cada dispositivo periférico en una microcomputadora usualmente tiene un servicio de rutina asociado. La rutina maneja la interconexión del software entre el dispositivo y el CPU. La definición funcional del 8255 es programada por software del sistema. Examinando las características de las interconexiones de los dispositivos E/S para ambos, transferencia y tiempo, y la adaptación de esta información a los ejemplos y las tablas de la descripción detallada, una palabra control puede ser fácilmente reconocido para inicializar el 8255 y ajustarse fácilmente a la aplicación dada. Las figuras a continuación ejemplifican las aplicaciones típicas de 8255.

*Temperatura Ambiente bajo polarización	0 grados centígrados a 70
*Temperatura de Almacenamiento	65 grados centígrados a +150
*Voltaje en cualquier pin respecto a tierra	0.5 volts a +7 volts.
*Disipación de potencia	1 watt.

Para el caso específico del diseño del interfaz el cuál se encuentra programado el 8255 en Modo 2 ya que nos permite el medio para la comunicación con dispositivos periféricos.

3.2 Configuración de la tarjeta interfaz

La figura No.36 muestra el diagrama esquemático del circuito interfaz el cuál se compone de los siguientes circuitos:

- (1) Circuitos de rom y ram
- (2) Circuito interfaz (paralelo ó serial)
- (3) Circuito dip switch.

3.2.1 Circuito de rom y ram

El CPU provisto en la parte más importante del interfaz, controla todas las partes en base a un programa que reside en el rom (128K bit), ram esta incorporada como una memoria buffer para la alimentación de información por medio de los dispositivos externos.

3.2.2 Circuito de interfaz

Este es un circuito en el cuál la transacción de datos entre el equipo y los dispositivos externos son controlados tanto el centronics circuito paralelo como el RS232C circuito serial.

3.2.3 Circuito dip switch

El circuito dip switch es el circuito por el cuál las especificaciones de tamaño de información, paridad, velocidad de transmisión, tamaño papel, alimentación de línea, longitud tamaño de bit.

3.3 Características de cada parte del sistema

3.3.1 Circuitos de ROM y RAM

La figura No.37 nos muestra a continuación los diagramas de ROM, RAM y el puerto de entrada/salida. El programa de control del circuito interfaz esta contenido en el ROM de 16K bytes y el puerto del CPU principal de la máquina de escribir es controlado por el programa del ROM externo del CPU principal. Para el código de direcciones el ROM esta direccionado en 8000H y la RAM, 8255, CDCC, Controlador del carro y controladores de margarita están direccionados por el ROM externo en el CPU principal. La selección de cada uno de estos elementos será hecha llamando a cada una de dichas direcciones.

Señales de control

- **AB13 - AB8:** bus de direcciones AB-13 AB8.
- **AB7 – AB0:** bus de direcciones AB7 – AB0.

- **ALE:** habilitación buffer datos hacia o desde la memoria ROM.
- **CS80:** señal de control de habilitación de la memoria ROM desde el CPU principal.
- **CS8255:** señal de control de habilitación del 8255 desde el CPU principal.
- **RD:** señal de lectura de datos.
- **WR:** señal de escritura datos.
- **RST:** señal de control de reset desde el circuito principal.
- **CS60:** señal de control de habilitación de memoria RAM desde el CPU principal.

3.3.2 Control de cambio máquina / interfaz

La figura No.38 muestra el interruptor del circuito de cambio de especificación el cuál es conducido por el interruptor IF. Cuando PC5 del LSI8255 es "L" ROM de la máquina de escribir ejecuta el control y cuando es "H" ROM en el lado de IF ejecutan el control, y cuando el circuito del interfaz esté o no esté conectado podrán ser revisados los contenidos de las direcciones del ROM del lado del interruptor IF.

3.3.3 Circuito interfaz

Se plantean dos tipos de interfaz CDCC paralelo, y el RS232C serial acuerdo a las especificaciones los cuales se diseñarán de tarjetas de circuito por separado.

3.3.3.1. Circuito CDCC paralelo

La figura No.39 se muestra el circuito CDCC paralelo. Los datos D1 – D8 son enviados desde un dispositivo externo y serán retenidos por el IC LS374 y por la señal de Strobe y por al mismo tiempo la señal Strobe por si misma será retenida por el LS74 dejando que la señal CDSTB del CPU este en un nivel lógico "H" y transmitiendo la recepción de información al CPU principal ; el CPU principal detectará la señal guardando la información en la memoria de registro, y borrará el IC LS74 para la terminal PA2 del 8255, y enviara un pulso de salida de la señal ACK desde PA3 del 8255 al mismo tiempo.

Cuando el IC LS374 es registrado por la señal STROBE la señal BUSY llegará a un nivel lógico "H" a través del IC LS08 por la entrada "Q" del ICLS74 desplegando la información que esta dentro del proceso de dispositivo externo, y la señal llegará a un nivel lógico de "L" en la señal ACK y la señal de ocupado será liberada.

En esta conexión la señal de BUSY llegará a un nivel lógico "H" cuando el registro de almacenamiento este lleno, dejando PA4 del LSI8255 en un nivel lógico igual a "L".

Figura 35. Diagrama general de componentes electrónicos

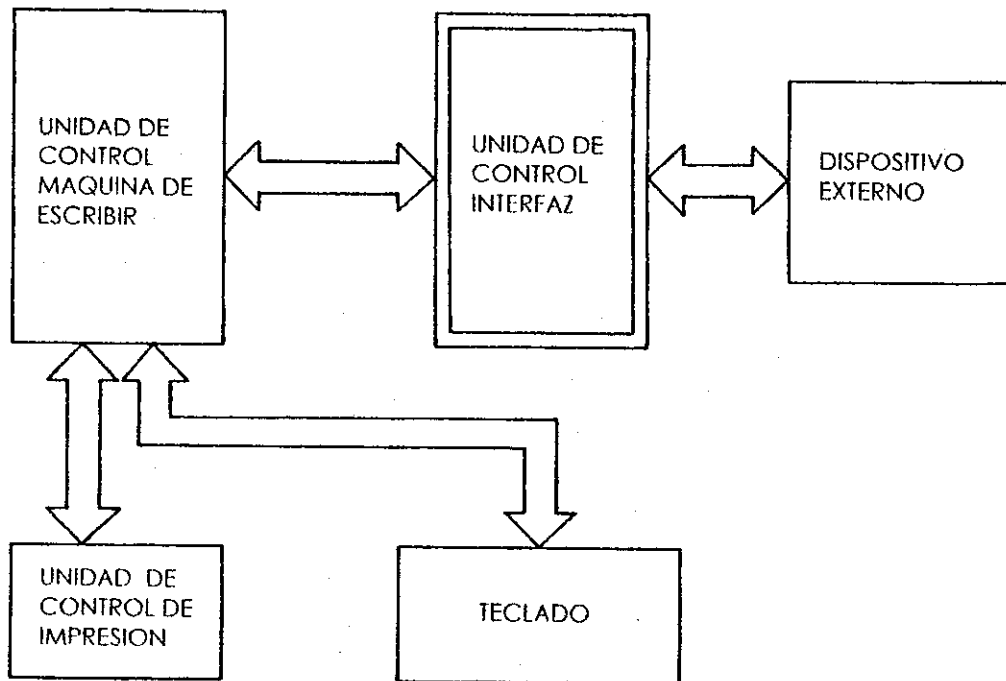


Figura 36. Configuración de la tarjeta de circuitos

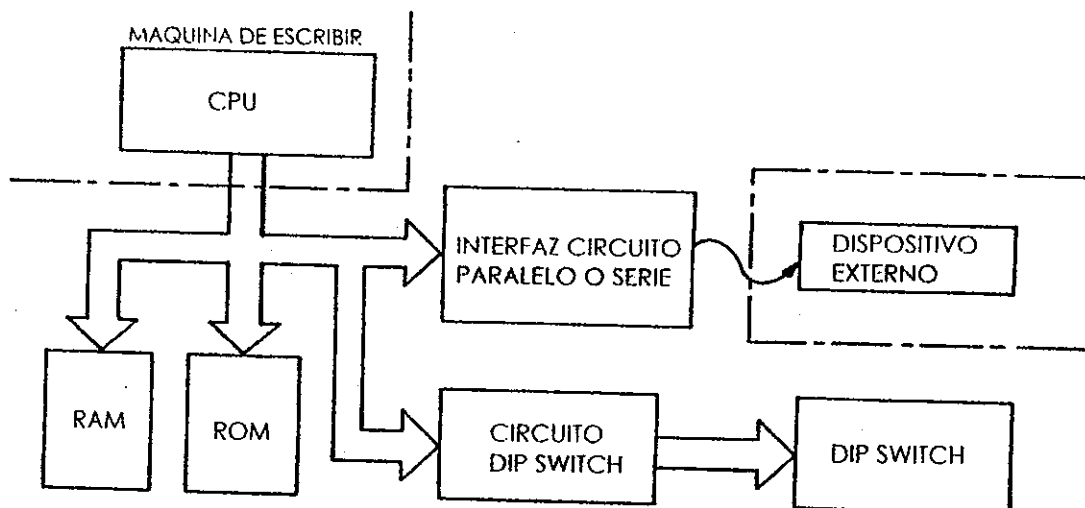


Figura 37. Circuito Ram y Rom

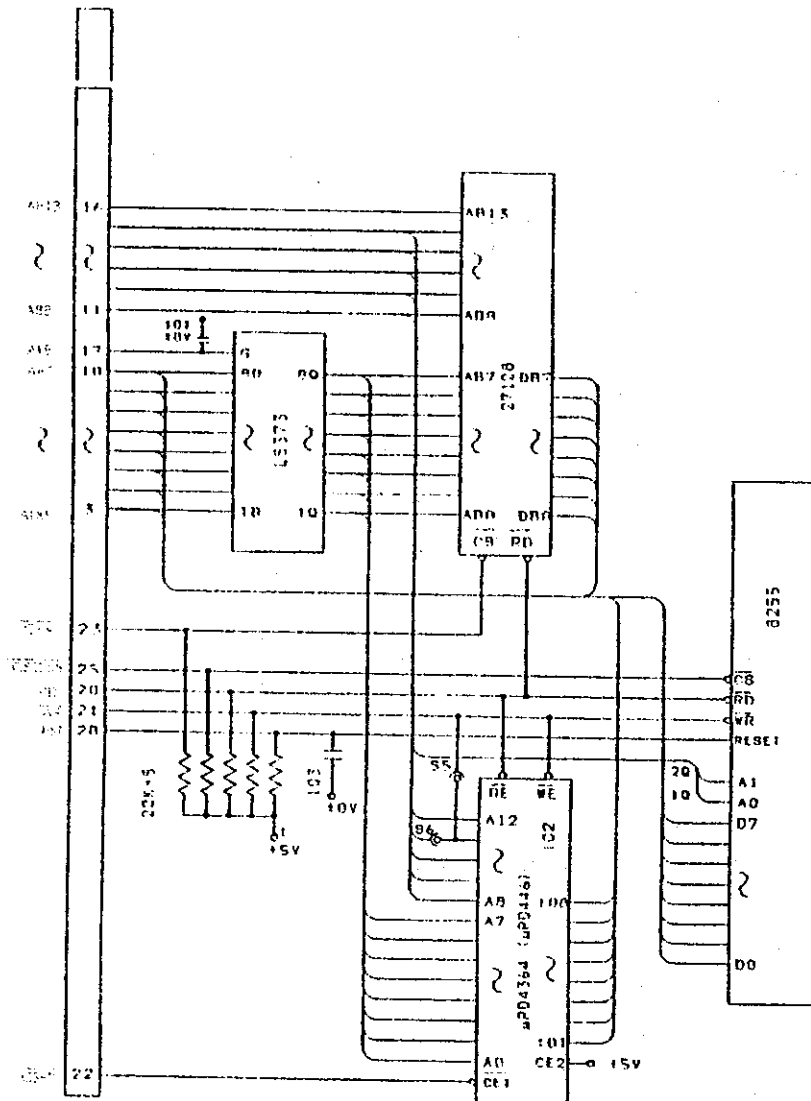
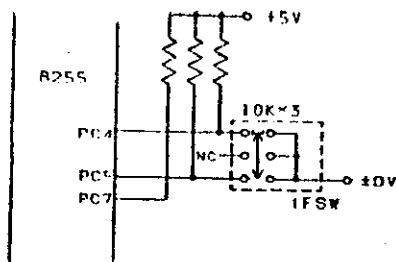


Figura 38. Circuito de control máquina interfaz



3.3.3.2. Parámetros de operación.

Velocidad de transferencia datos:	110cps máximo.
Sincronización:	pulso externo STROBE.
Nivel lógico:	TTL.
Handshaking:	BUSY y ACK.
Cable:	blindado 3 metros o menos de largo.
Alimentación línea:	si o no.
Extensión de página:	programable 0-99 líneas
Buffer de recepción:	0.5 kb
Interfaz:	paralelo centronics RS232C
Modo impresión:	Impresora
Dirección de impresión:	bi-direccional

El programa operativo del interfaz incluyendo parámetros están contenidos en un EPROM donde este IC controla todas las funciones del interfaz.

3.3.3.3. Descripción de las señales del interfaz

- **STB (STROBE):** esta es una señal de sincronización de entrada para leer información hacia la impresora.
- **DATA 1 – DATA 8:** estas son señales de entrada las cuales llevan 8 bits de datos de información. La señal es leída en sincronización con el pulso STROBE, un nivel alto indica un nivel lógico de "1". La señal deberá estar presente 0.5 microsegundos antes de la llegada del pulso STROBE.

- **ACK (ACKNOWLEDGE):** esta señal de salida a la computadora indica que la impresora está lista para recibir el siguiente bloque de información. Es enviado cuando la señal BUSY cae de un nivel lógico de "1" a "0". Sin embargo puede ser también un pulso de requerimiento de datos. La señal es normalmente "1" cuando la condición llega a ser verdadera la señal es un nivel lógico de "0". La señal ACK es automáticamente enviada siempre que la impresora este ON LINE.

- **BUSY:** indica el estado de la impresora. La señal es "1" cuando la impresora esta ocupada y no puede recibir información. La señal es "1" en las siguientes condiciones:
 - El Buffer de recepción está lleno.
 - La impresora está procesando información.
 - La impresora está fuera de línea.
 - La impresora está en una condición de error.

- **PRIME:** esta señal de entrada es utilizada para inicializar la impresora. La señal es normalmente "1" y se va hacia "0" para reiniciar la impresora. Esta señal puede ser recibida en cualquier momento durante la operación de la impresora.

Pasos de la operación del handshaking

El IC 8255 controla la transferencia de datos desde un dispositivo periférico hasta el buffer de recepción, usando las señales de handshake de BUSY y ACK. Esta operación se describe de la siguiente manera:

- Cuando la computadora es conectada al puerto paralelo y el interfaz esta configurado en modo de comunicación la computadora recibe del estado en línea por la señal Acknowledge (ACK) señal generada y enviada por el 8255.
- Cuando la señal STB en nivel "L" es enviada a la computadora al 8255 una señal de interrupción es generada y enviada a la tarjeta del CPU principal. Al mismo tiempo los datos ingresan al 8255 donde son almacenados.
- Cuando el CPU está listo genera una señal la cual es enviada al 8255 haciendo que los datos a ser transferidos al buffer receptor.
Una señal BUSY es generada por el 8255 es usada para informar a la computadora que debe detener la transferencia de datos por una de las siguientes condiciones:
 - Estado OFF-LINE.
 - Condición de error.
 - CPU ocupado.
 - Buffer de recepción lleno.
 - Mensaje de la fuente voltaje.

3.3.3.4. Circuito RS232C serial

La figura No.40 muestra el circuito RS232C, donde los datos de entrada son recibidos y serán convertidos desde +12V y -12V a +5V y -5V por el IC receptor 75189 alimentando el LSI 8255 y entonces la salida externa saldrá convirtiendo +5V y +0V en +12V y -12V por el controlador IC75189.

- **TXD (SO):** transmisión de datos.
- **RXD (SI):** recepción de datos.

- **CD:** detección de carrier.
- **DSR:** data set ready.
- **CTS:** transmisión posible.
- **SCA:** canal reverso.
- **RTS:** requerimiento de transmisión.
- **DTR:** señal que informa a la máquina de escribir que la unidad de interfaz tiene datos de salida.

3.3.3.5 Circuito dip switch

La señal de rastreo del dip switch será alimentado desde el LSI8255 salidas PC0-PC2 a través de los diodos en entradas PB0-PB3, dejando PC0 hasta PC2 envían señales en estado lógico "L" secuencialmente. Cada vez que las entradas PB0-PB3 son tomadas en lectura y si la tecla correspondiente está en estado cerrado, la señal "L" será detectada donde este rastreo será ejecutado exclusivamente solo cuando la cubierta esta cerrada cuando el equipo esté encendido.

3.3.3.6. Parametros de operación

Protocolo:	XON/XOFF,DTR,ETX/ACK
No.bits datos:	7 – 8.
Paridad:	Even,ODD.
Bits parada:	1 o 2.
Bauds/seg:	110,300,600,1200,2400,4800.
Función de chequeo:	Cubierta abierta.
Sincronización:	Inicio - Parada

El programa operativo del interfaz incluyendo parámetros están contenidos en un EPROM donde este IC controla todas las funciones del interfaz.

Figura 39. Circuito CDCC paralelo

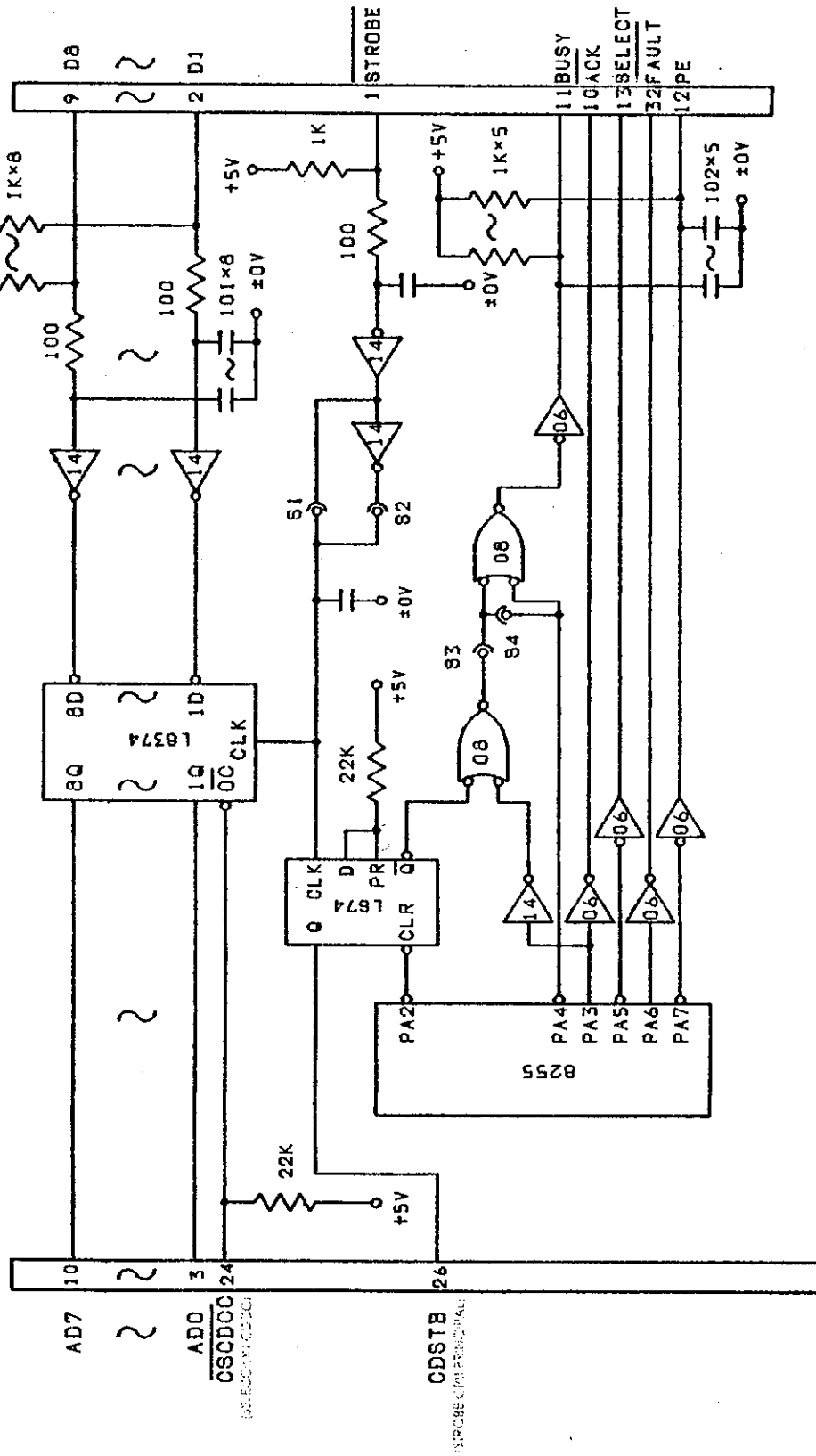
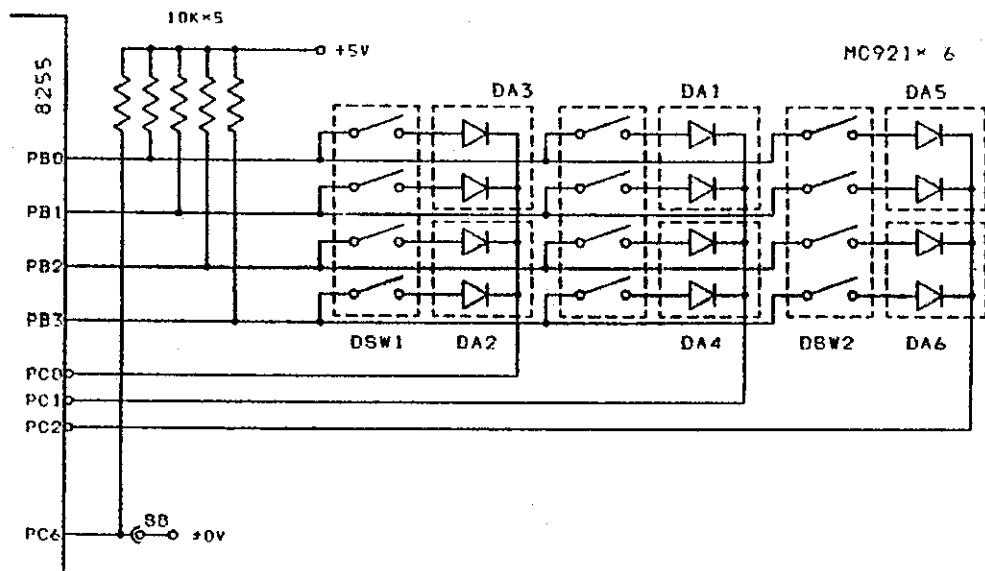
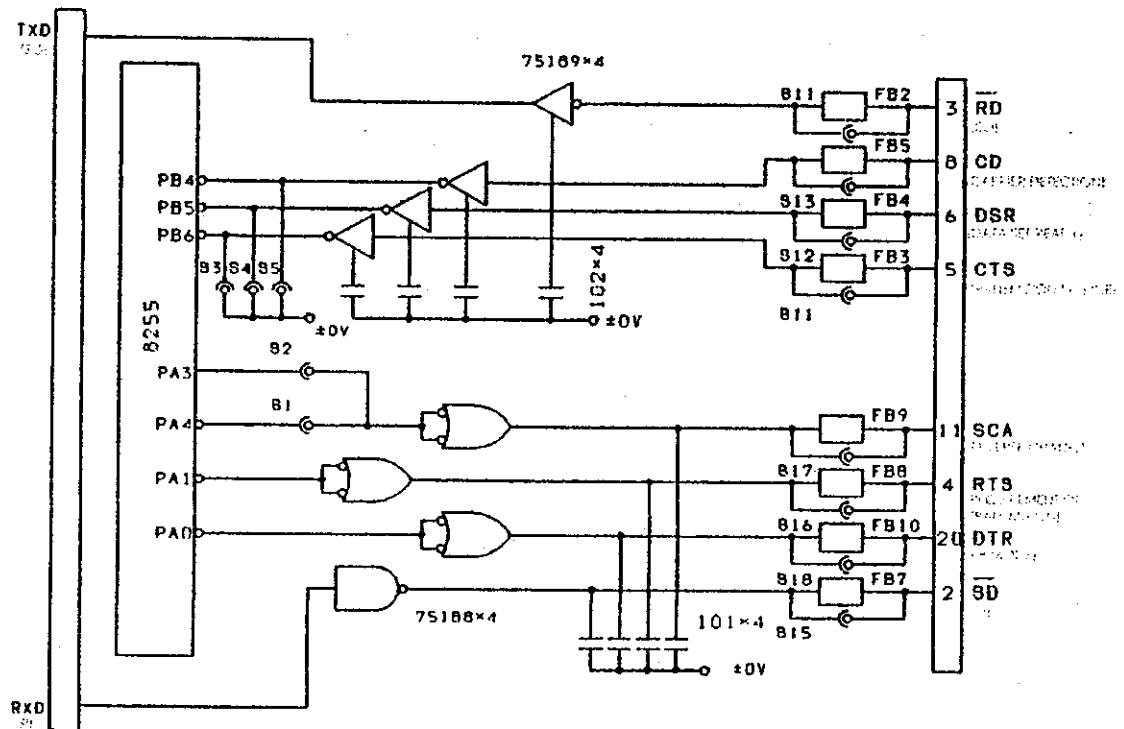


Figura 40. Circuito RS232C serial y circuito dip switch

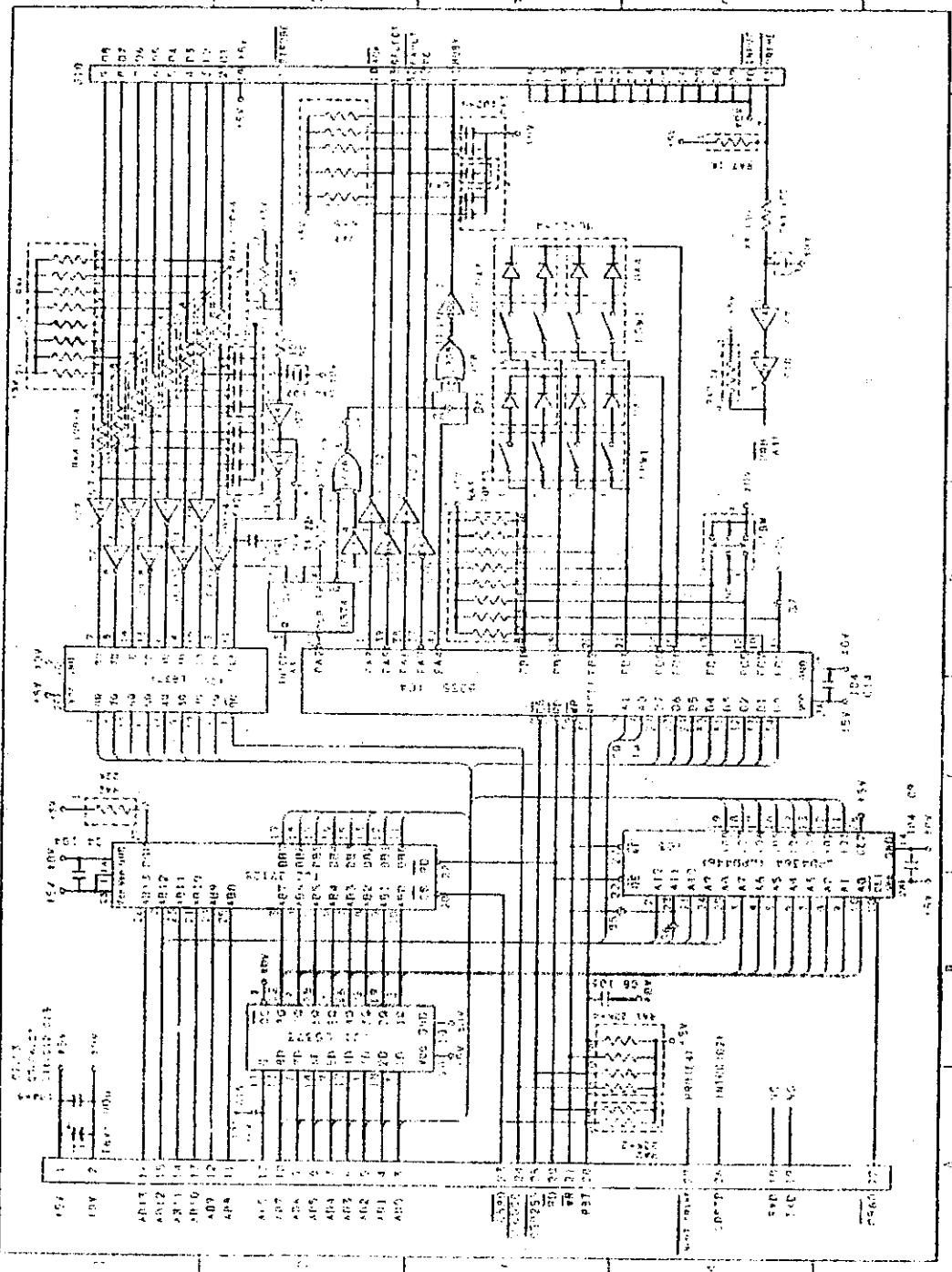


3.3.3.7. Descripción de las señales del interfaz

- **AUTO LF:** algunas computadoras envían señales de retorno de carro (CR) y alimentación línea (LF) en el final de una línea mientras otras solamente la señal de CR. Si la computadora envía solamente la señal (CR) la página no avanzará a la siguiente línea hasta que la función de Auto LF sea activada.
- **Velocidad de transmisión:** es la velocidad en la cual la información es transmitida o recibida.
- **Bits de datos:** el número de unos y ceros compuestos de un carácter o un byte de datos, siete u ocho bits pueden ser utilizados.
- **DTR (data terminal ready):** es una línea hand-shake de la terminal No.20 del conector RS232. Estas señales transmiten a la terminal que esta lista para recibir datos.
- **ESC:** es usada como el primer carácter del código de control de recepción. Estos códigos de control permiten a la computadora poner en la maquina de escribir en funciones especiales como la subrayar o poner en negrita la impresión y poner los márgenes y los tabuladores.
- **ETX/ACK:** la información es enviada en bloques definidos terminando con un código de fin de texto (ETX). Después de recibir en código de fin de texto el receptor enviará una señal de reconocimiento avisando al transmisor que la información fué recibida sin ningún error. El transmisor reconoce y envía el siguiente bloque de datos.

- **FF (form feed):** cuando se activa esta señal automáticamente avanza el papel al inicio de la siguiente página.
- **Full duplex:** la información puede ser recibida y transmitida al mismo tiempo.
- **Half duplex:** la información puede ser enviada y recibida en ambas direcciones pero no al mismo tiempo.
- **Paridad:** un sistema de chequeo de error el cuál cuenta el número de unos en un carácter permitiendo la verificación de información.
- **Protocolo:** especificaciones de transmisión y recepción de información.
- **Bits de parada:** cuando un carácter es transmitido el receptor sabe cuando un carácter ha terminado. Para hacer esto un bit extra es agregado al final del bloque del carácter, donde 1 ó 2 bits de parada son utilizados.
- **Xon/Xoff:** permite llenar el buffer receptor pero no saturarlo. Cuando el buffer se llena y alcanza un nivel definido Xoff es enviada, terminando la transmisión. Cuando el buffer cae debajo de un nivel definido Xon es enviada permitiendo que más información entre al buffer.

Figura 41. Diagrama esquemático circuito interfaz



3.3.3.8 Diagramas de bloques del sistema completo

- **Modo impresora:** existen dos formas de conectar el interfaz el cual puede ser conectada la computadora a la máquina de escribir por medio del interfaz. Ver figura.
- **Modo terminal:** en este modo terminal el conector RS323C del interfaz es usado para conectar el módem. Ver figura.
- **Cómo configurar los dip switches:** el interfaz podrá transmitir correctamente la información a la máquina de escribir y si los dip switches son colocados apropiadamente y ponerlos adecuadamente para antes de iniciar la máquina.

En las figuras se muestra como debe configurarse para el modo terminal. Ver las figuras a continuación.

- **Inicio y configuración del interfaz**

Se asume que el sistema completo esta funcionando apropiadamente y bien conectado y configurando los DIP SWITCHS, la configuración de la manera siguiente:

- SW 1-1** Conexión RS232C ó CDCC.
- SW 1-2** Modo Impresora o Modo Terminal.
- SW 1-3** 8 o 7 bits de tabla de código de información.
- SW 1-4** Margarita ASCII, otros.
- SW 2-1** Transmisión Half-Duplex o Full Duplex (Solamente Modo Terminal).
- SW 2-4** 8 o 7 bits largo de datos.
- SW 2-5** Even u Odd paridad.
- SW 2-6** No utilizado.
- SW 2-8** Velocidad de transmisión (bauds)
- SW 1-5** Largo de Papel
- SW 1-6** Modo Salto de pagina
- SW 2-2** DC1/DC3 habilitacion de control.
- SW 2-3** Requerimiento de alimentación automática.

3.3.3.9. Operación modo impresora

La forma más sencilla de confirmar que el sistema esta trabajando apropiadamente consiste en tratar de imprimir un texto creado por algún programa de procesador de palabras. Cargar el programa de procesador de texto, ingresar la información desde el teclado de la computadora o cargar un documento ya existente. Ahora tratar de imprimir el texto usando de la misma manera que una impresora estuviera conectada a la computadora.

Si se utilizan programas en lenguaje BASIC se quisieran mostrar o listarlos, o imprimir algunos resultados generados por los programas. Como ejemplo tendremos unos comandos de basic (conexión CDCC):

```
10 K$=INKEY:IF K$=""  
20 PRINT k$; LPRINT K$;  
30 GOTO 10
```

Los caracteres de control listados en las figuras que se presentan a continuación. Permite controlar el formato de impresión de algún excedente.

- **Modo terminal:** las figuras que se presentan a continuación muestran como la maquina de escribir y el Interfaz pueden ser utilizados para comunicación personal de información, correo electrónico, o para acceder a bancos de datos.

A continuación se muestran las figuras y gráficas de cómo conectar el Interfaz en conexión CDCC, configuración Dip Switch, conexión RS232C, para distintos marcas y modelos y sus distintos cables de conexión.

Figura 42. Conexión CDCC

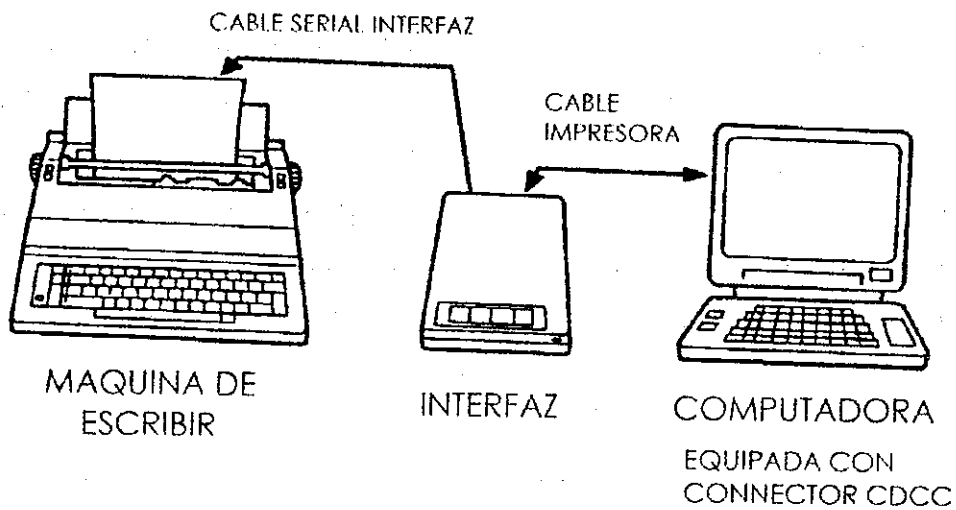


Figura 43. Conexión RS-232C

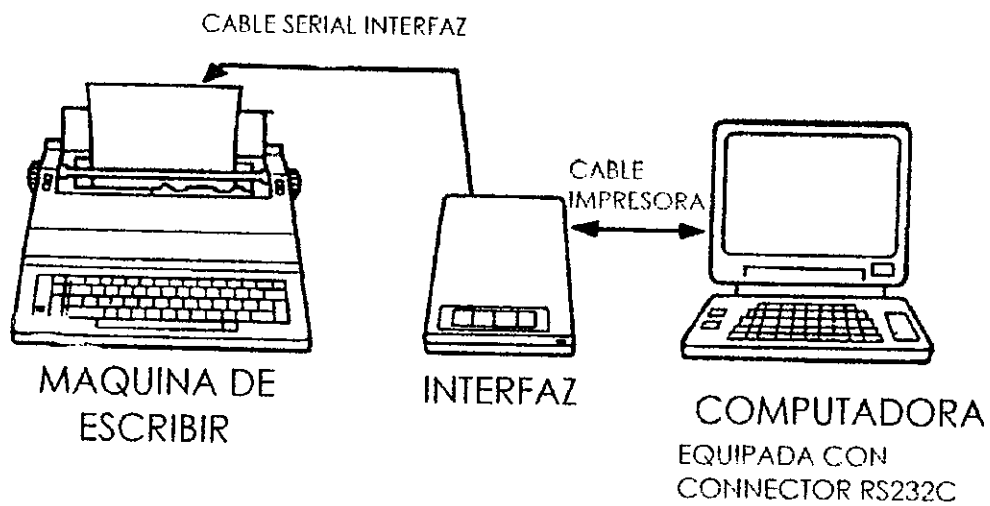
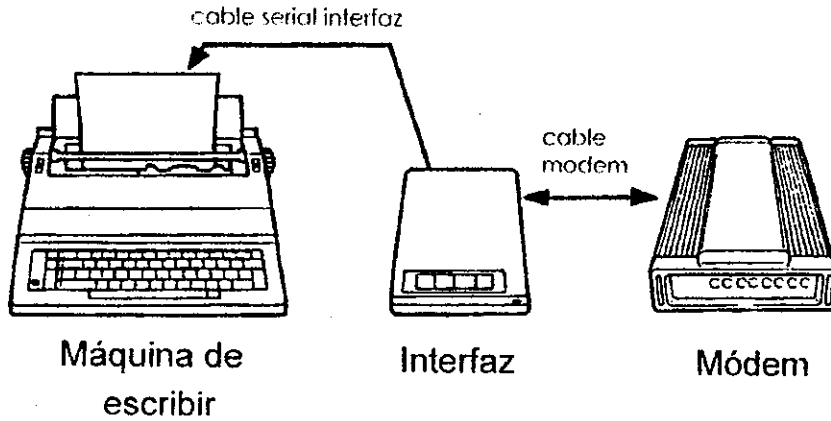
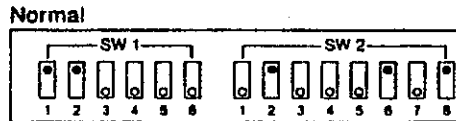


Figura 44. Modo terminal

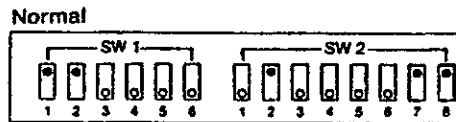
En este modo el conector RS232C del interfaz siempre sera utilizado para conectar el modem.



Configuración del dip switch



Para conexión 300 bps, 8 bits, no paridad.



Para conexión 1200 bps, 8 bits, no paridad.

Figura 45 Comunicación personal de datos.

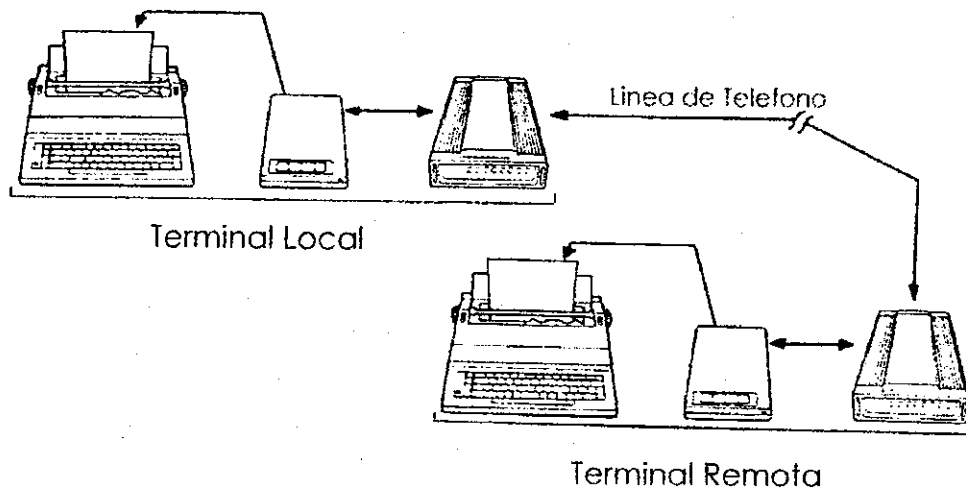


Figura 46. Acceso a correo electrónico y bancos de datos

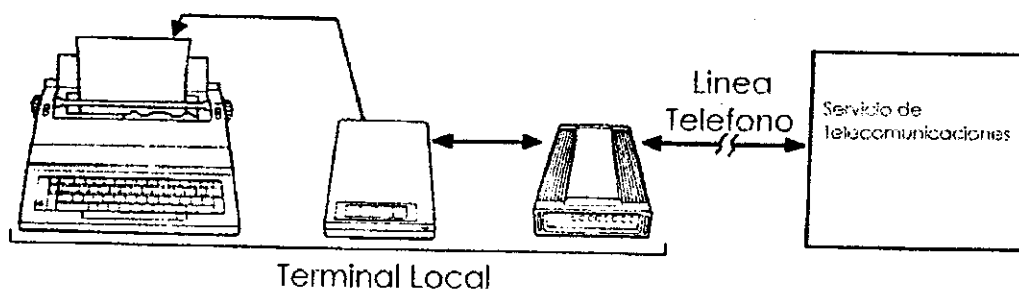
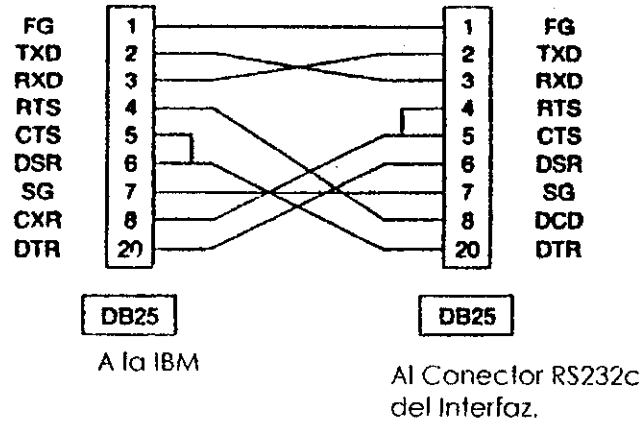
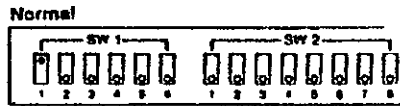


Figura 47. Diagrama de cableado para el cable RS232C IBM y compatibles



Configuración del Dip Switch

9600 bps, 8bits, no paridad

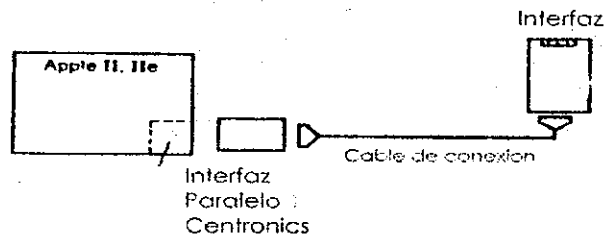


Definición del RS232C como Puerto de Impresión

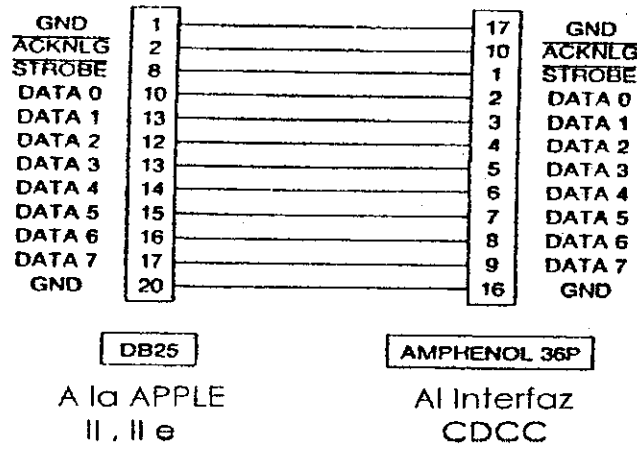
Usar los siguientes comandos Dos

```
A > MODE COM1: 9600, N, 8, 1, P 
A > MODE LPT1: = COM1: 
```

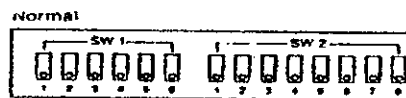
Figura 48. Conexión CDCC Apple II, Apple IIe
Cable y conexión del interfaz



Cableado del Cable paralelo para APPLE



Configuración del Dip Switch



Usar los siguientes comandos DOS:

- PR #1** Para iniciar la impresión desde el interfaz
- PR #0** Para detener la impresión desde el interfaz

Figura 49. Conexión RS232C Apple II, IIe

Cable del Interfaz

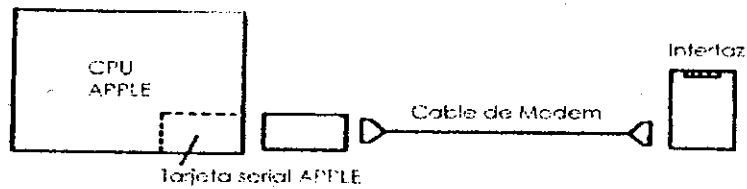
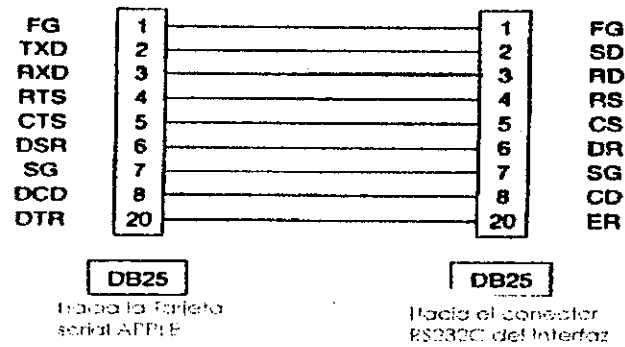


Diagrama de Cableado para el Modem



Configuración del Dip Switch



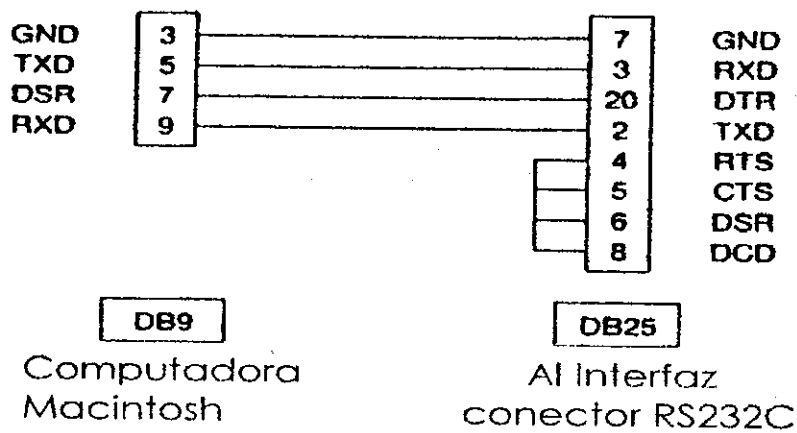
9600 bps, 8 bits, no paridad

Usar los siguientes comandos DOS:

-] PR #1 Para iniciar impresión desde el interfaz
-] PR #0 Para detener impresión desde el interfaz

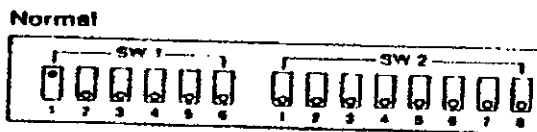
Figura 50. Conexión RS232C Macintosh

Diagrama de configuración del Cable



Configuración del dip switch

9600 bps, 8 bits, no paridad



4. DESCRIPCIÓN GENERAL DE HERRAMIENTA Y EQUIPO DE PRUEBAS

4.1 Herramienta y equipo de pruebas

La herramienta y equipo de prueba tanto de la máquina de escribir como el interfaz se describen en la figura No.51. Estas se detallan tanto las especificaciones técnicas de medidas americanas ó europeas.

4.1.1 Área de trabajo y condiciones mínimas para el análisis de fallas y pruebas

El problema en toda área de trabajo es la sensibilidad estática, la cuál donde hay carga estática si no es adecuada destruirá los microcircuitos y son comúnmente generadas por el lugar de trabajo y el personal técnico ver figura No.52. Los materiales que generan estática incluyen alfombras, vynil, plástico, duroport, y ropa fabricada de fibra sintética. El peor caso de los ejemplos podría ser el de una persona usando zapatos de suela fibra sintética, caminar en una alfombra en un ambiente de baja humedad.

Bajo estas condiciones una persona puede generar una carga tan alta con de 39,000 voltios. Una carga tan baja de esto es disipada a través de los dispositivos CMOS y electrónicos del equipo en general, dando esto como resultado de una falla total o un daño parcial resultado de una falla muy prematura. Lo importante de todo esto es que al remover las tarjetas o componentes electrónicos o sus conectores con sus cables la mayoría de los circuitos integrados son susceptibles a sufrir daños por una descarga estática.

También cuando las tarjetas y sus conectores están en un lugar con todas sus conexiones intactas, un daño podría ocurrir si un técnico toca las tarjetas electrónicas, circuitos impresos, terminal de conexión o expuestos a un cable que conecte directamente a las entradas de los circuitos integrados ver figura No.54.

4.1.2 Soluciones prácticas acerca del manejo correcto de los equipos.

Para mejorar el servicio que requiere remover o instalar las tarjetas electrónicas o componentes de los cables conectores solamente una estación de trabajo libre de sensibilidad estática. Se deberán aterrizar las estaciones de trabajo, con un cable amarrado a cada estación para evitar daños en los microcircuitos ver figura No.53. La estación de trabajo debe ser de metal y aterrizada en una de sus patas para evitar daños en los microcircuitos y demás componentes donde el técnico de servicio deberá tocar el metal de la estación de trabajo para disipar la carga estática que existe en el cuerpo y deberá tocarse la estación de trabajo en sus partes metálicas para mantener un nivel eléctrico potencial a cero.

Es necesario también utilizar para el traslado de componentes o tarjetas electrónicas bolsas anti-estáticas y luego desempacar en un área de trabajo libre de electricidad estática. El manejo de los componentes electrónicos deberá hacerse por las orillas evitando tocar conectores y trazos en los circuitos, también evitar todo material expuesto en el equipo tanto como partes metálicas o conectores. No permitir que el personal que no este aterrizado a tierra toque los circuitos o componentes para que no se dañen tratando de no utilizar ropa o zapatos que generen estática.

Descripción de las herramientas y equipo de ajuste

Figura No	Descripción
1	Pinzas
2	Desarmador copas
3	Desarmador plano
4	Desarmador plano largo
5	Desarmador philips
6	Asegurador resortes
7	Llaves de copa
8	Llaves hexagonales
9	Manipulador llaves hexagonales
10	Gancho para resortes
11	Pincetas
12	Bolsa porta herramienta
13	Gancho plano
14	Aceite lubricante
15	Grasa lubricante
16	Aceitera
17	Multitester
18	Herramienta para quitar conectores
19	Pinza cortaalambre
20	Pinza quitaforros
21	Succionador estaño
22	Cautín
23	Osciloscopio
24	Chequeador
25	Escala tensión de muelles
26	Revisor cables
27	Revisor adaptadores
28	Alineador pequeño
29	Alineador grande

Figura 51. Descripción de herramientas y equipo de ajuste

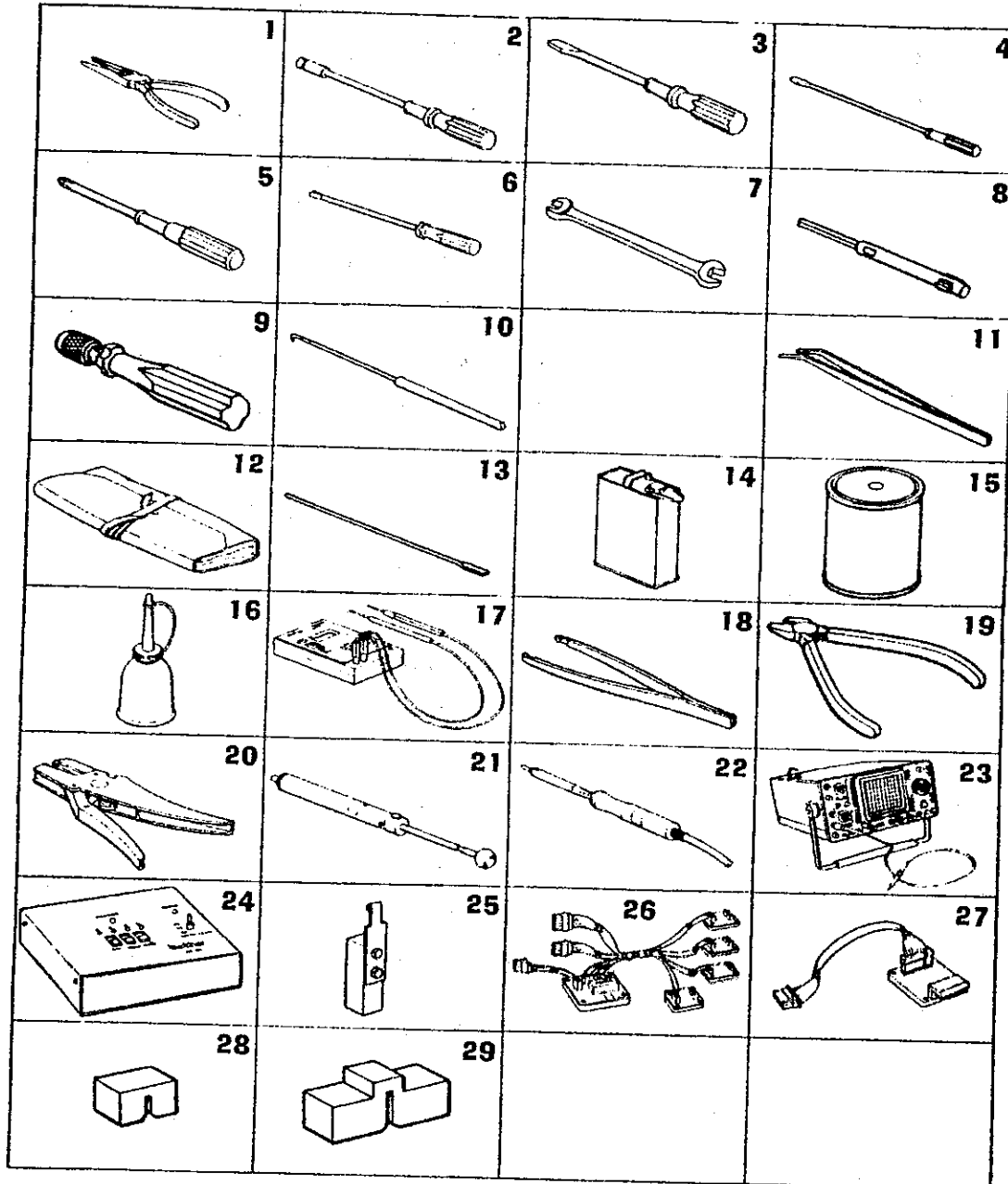


Figura 52. Carga estática

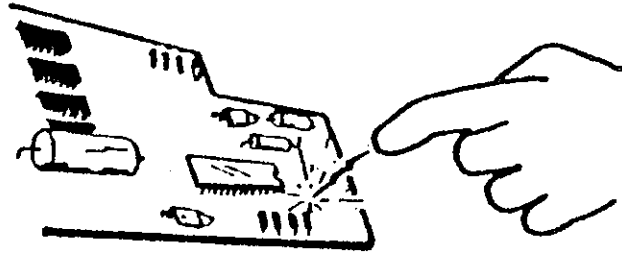


Figura 53. Puesta a tierra estaciones de trabajo

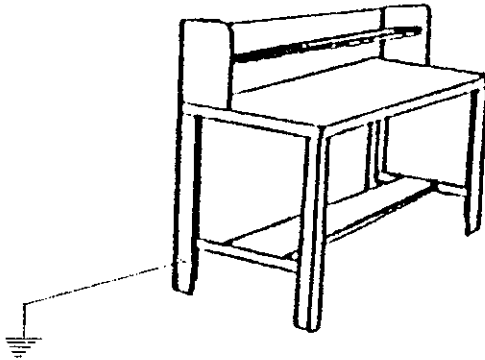
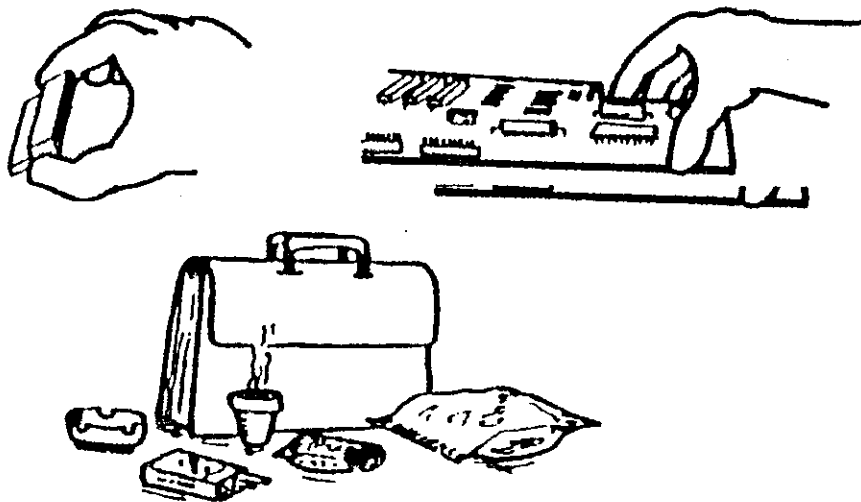


Figura 54. Área de trabajo



CONCLUSIONES

- 1. En el diseño desarrollado en este trabajo de tesis, se utilizaron los principios de la electrónica digital y comunicaciones obteniendo como resultado una solución a la interconexión máquina de escribir-computadora empleando un estándar RS232C para la transferencia de información entre los mismos.**
- 2. El diseño propuesto permite la compatibilidad con diversas marcas de computadoras y distintas marcas de máquinas de escribir.**
- 3. Ésta solución de interfaz máquina de escribir- computadora es posible debido a que la impresión de texto en máquinas de escribir con margarita presenta una buena resolución.**
- 4. Todos los componentes utilizados en el interfaz son fáciles de conseguir en el mercado local.**
- 5. La importancia de la solución del diseño del interfaz presenta una alternativa de uso de máquinas de escribir en cada casa, oficinas, negocios, bancos y muchos otros lugares ya que es una herramienta de trabajo muy utilizada para llevar a cabo actividades diarias.**
- 6. La importancia de este proyecto radica en que tanto técnicos, profesionales y personas interesadas en el tema deben prestar servicios, asesoría técnica del funcionamiento de este tipo de equipo además de elevar el nivel técnico de esta rama de la electrónica para poder desarrollar una mejor labor en menor tiempo que implica un ahorro económico.**

7. Se presentaron los distintos tipos de cables y conexión para el puerto RS232C, para diversas marcas y modelos de computadoras para poder realizar la conexión del interfaz máquina computadora.
8. La información contenida en códigos de control, de la máquina como el interfaz se obtendrá con mejores resultados si se establecen los objetivos del diseño de la mejor forma posible y de la o las personas que estén a cargo del diseño del sistema.

RECOMENDACIONES

1. Promover en la Escuela de Ingeniería Mecánica Eléctrica el análisis y diseño de los diferentes tipos de interfases para la implementación de los mismos en diferentes aplicaciones.
2. Seguir un proceso ordenado en el diseño del interfaz; primero conocer el problema, segundo elaborar el diagrama de bloques del proceso a realizar y luego diseñar el diagrama del circuito de interfaz. Simplificar y dejar la expansión de funciones del interfaz para mejoras en el futuro.
3. Deben revisarse catálogos y especificaciones de los fabricantes de máquinas de escribir para así poder diseñar el mejor interfaz y poder establecer los requerimientos de cada uno determinando con precisión la capacidad total del diseño.
4. Que los estudiantes se les introduzca en la realización de estos diseños de interfaces para la aplicación y utilización del puerto RS232C.

BIBLIOGRAFÍA

1. BROTHER INTERNATIONAL CORPORATION. **Manuales de servicio y mecanismos.** Second edition. U.S.A., s.e. 1988.
2. IBM INTERNATIONAL BUSINESS MACHINES. **Biblioteca de suplementos de máquinas de escribir con opción a impresora.** Fourth edition. U.S.A., s.e. 1985.
3. PANASONIC COMMUNICATIONS & SYSTEMS COMPANY. **Manuales consulta de servicios parte electrónica y mecánica.** Primera edición. U.S.A., s.e. 1990.
4. SCM INTERNATIONAL. **Smith corona 5ª series electronic typewriters.** Third edition. U.S.A., s.e. 1986.
5. BELDEN CABLE ELECTRICS DIVISION. **Electric wire and cables.** Second edition. U.S.A., 1979.
6. CAMPBELL, JOE. **The RS-232 solution.** Sumbex computer books. First edition. U.S.A., 1984.
7. CHANNERS PUBLICATIONS. **Communications hand book.** Article mini micro systems. Page 11. February 14 1986.
8. MANO, MORRIS. **Computer system architecture.** Prentice Hall. Second edition. U.S.A. 1989.

APÉNDICE 1
DIAGRAMAS DE TIEMPO
MOTORES MARGARITA, CAMBIO DE LINEA
OPERACIÓN DE LA CINTA

Diagrama de tiempos del controlador motor de la margarita

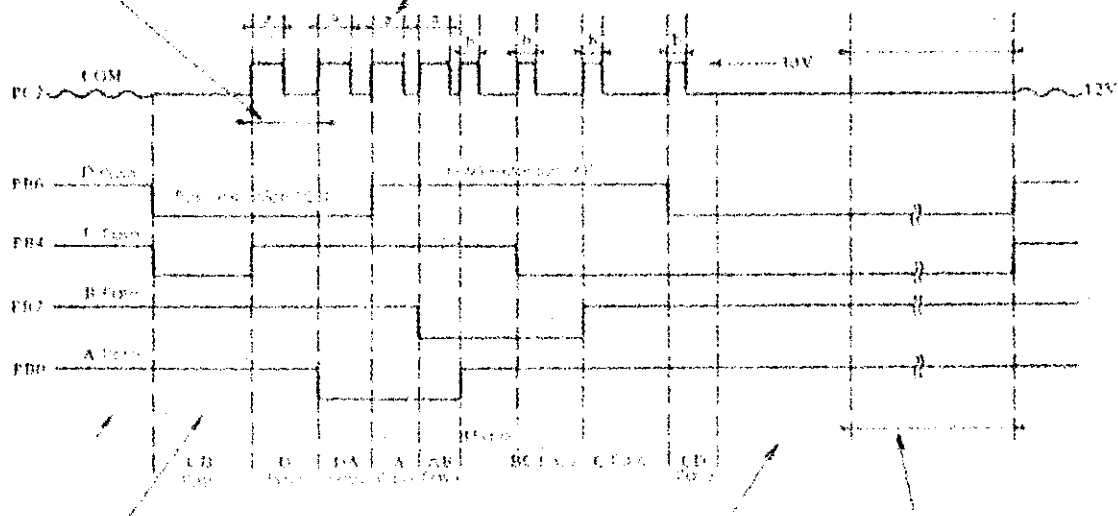
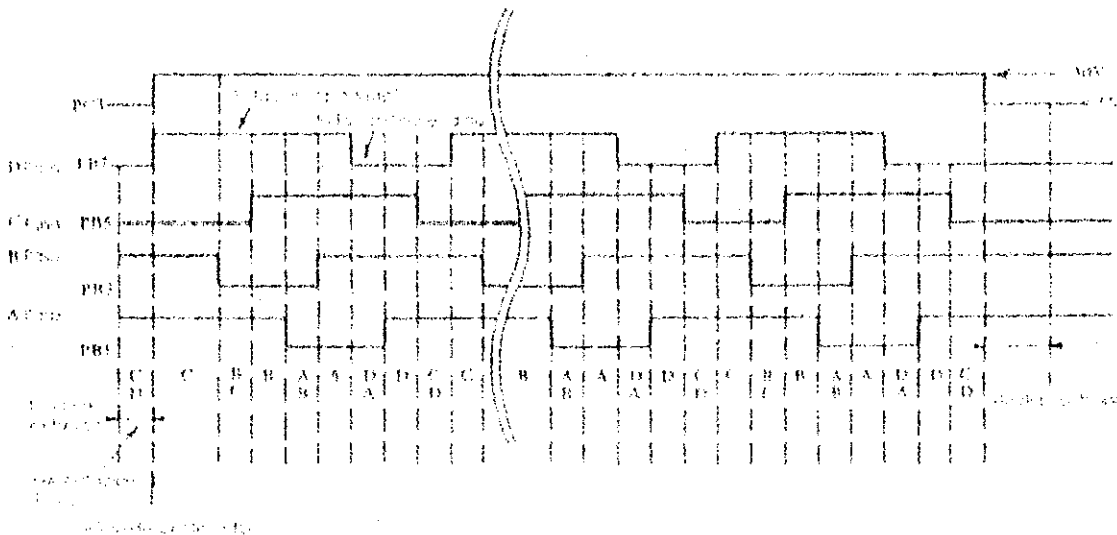


Diagrama de tiempo del controlador del motor cambio de línea



APÉNDICE 2
INFORMACIÓN DE SEMICONDUCTORES
ECG 7445, ECG 74145
ECG 74150, ECG 74151

ECG[®]

Semiconductors

ECG7445,74145

BCD-to-Decimal Decoder/Driver

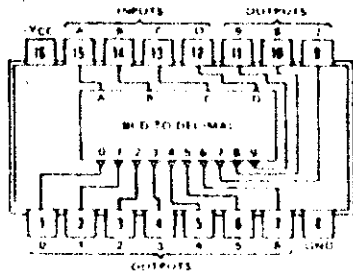
These BCD-to-decimal decoders/drivers consist of eight inverters and ten, four input NAND gates. The inverters are connected in pairs to make BCD input data available for decoding by the NAND gates. Full decoding of BCD input logic ensures that all outputs remain off for all invalid (10-15) binary input conditions. These decoders feature high performance, NPN output transistors designed for use as indicator/relay drivers, or as open-collector logic circuit drivers. The high breakdown output

transistors are compatible for interfacing with most MOS integrated circuits.

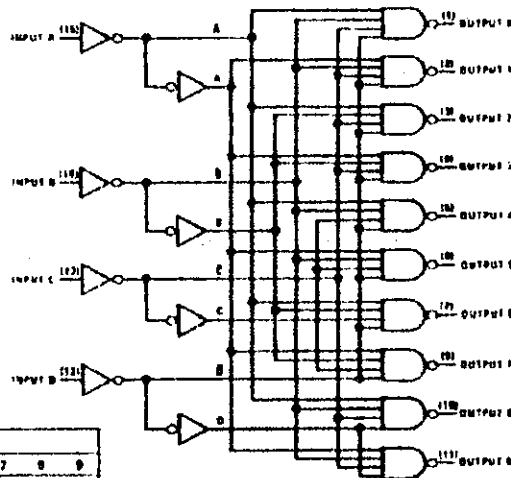
Features

- Full decoding of input logic
- 80 mA sink current capability
- All outputs are off for invalid BCD input conditions

ECG7445 (30 V)
ECG74145 (15 V)



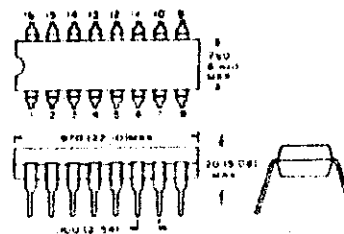
Logic Diagram



Truth Table

NO	INPUTS				OUTPUTS										
	D	C	B	A	0	1	2	3	4	5	6	7	8	9	
0	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H
1	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H
2	L	L	H	L	H	H	L	H	H	H	H	H	H	H	H
3	L	L	H	H	H	H	L	L	H	H	H	H	H	H	H
4	L	H	L	L	H	H	H	H	L	H	H	H	H	H	H
5	L	H	L	H	H	H	H	H	H	L	H	H	H	H	H
6	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H
7	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H
8	H	L	L	L	H	H	H	H	H	H	H	H	L	H	H
9	H	L	L	H	H	H	H	H	H	H	H	H	H	L	H
INVALID	H	L	H	L	H	H	H	H	H	H	H	H	H	H	H
	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H
	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H

H = High Level (ON), L = Low Level (Off)



Fuente: Transistor transistor logic TTL data manual, pag. 69

Características eléctricas ECG 7445, 74145

Electrical Characteristics (over recommended operating free-air temperature range (unless otherwise noted))

PARAMETER	CONDITIONS	ECG			UNITS		
		7445, 74145					
		MIN	TYP(1)	MAX			
V_{IH}	High Level Input Voltage	2			V		
V_{IL}	Low Level Input Voltage				0.8	V	
V_i	Input Clamp Voltage	$V_{CC} - \text{Min. } I_i = 12 \text{ mA}$			1.5	V	
$V_{O(ON)}$	On State Output Voltage	$V_{CC} = \text{Max. } V_{IH} = 2V$ $V_{IL} = 0.8V$	$I_{(ON)} = 80 \text{ mA}$ $I_{(ON)} = 20 \text{ mA}$	0.5	0.9	V	
$V_{O(OFF)}$	Off State Output Voltage	$V_{CC} = \text{Max. } V_{IH} = 2V$ $V_{IL} = 0.8V$ ($I_{(OFF)} = 250 \mu A$)	45 145	30 15		V	
I_i	Input Current at Maximum Input Voltage	$V_{CC} = \text{Max. } V_i = 5.5V$			1	mA	
I_{IH}	High Level Input Current	$V_{CC} = \text{Max. } V_i = 2.4V$			40	μA	
I_{IL}	Low Level Input Current	$V_{CC} = \text{Max. } V_i = 0.4V$			1.6	mA	
I_{CC}	Supply Current	$V_{CC} = \text{Max. (1)}$			43	70	mA

Notes

- (1) All typical values are at $V_{CC} = 5V$, $T_A = 25^\circ C$
 (2) I_{CC} is measured with all inputs grounded and outputs open

Switching Characteristics $V_{CC} = 5V$, $T_A = 25^\circ C$

PARAMETER	CONDITIONS	ECG			UNITS
		7445, 74145			
		MIN	TYP	MAX	
t_{PLH}	Propagation Delay Time, Low to High Level Output	$C_L = 15 \text{ pF}$ $R_L = 100 \Omega$	30		ns
t_{PHL}	Propagation Delay Time, High to Low Level Output		30		ns

Max Ratings/Operating Conditions

RATING	74		74145		UNITS	
	74	74145	74145	74145		
Maximum Allowable Supply Voltage	7	7	7	7	V	
Guaranteed Operating Supply Voltage Range	4.75 to 5.25				V	
Maximum Input Voltage	5	5.5	7	5.5	5.5	V
Maximum Voltage in Open Collector Outputs*	7	7	7	7	7	V
Operating Case Air Temperature Range	0 to 120				$^\circ C$	
Storage Temperature Range	-65 to +150				$^\circ C$	

Fuente: Transistor transistor logic - ttl data manual, pagina 70

ECG[®] Semiconductors

ECG74150, 74151, 74LS151, 74S151

Data Selectors/Multiplexers

These data selectors/multiplexers contain full on-chip decoding to select the desired data source. The 150 selects one of sixteen data sources; the 151, LS151, and S151 select one of eight data sources. The 150, 151, LS151, and S151 have a strobe input which must be at a low logic level to enable these devices. A high level at the strobe forces the W output high, and the Y output (as applicable) low.

The 151, LS151, and S151 feature complementary W and Y outputs whereas the 150 has an inverted (W) output only.

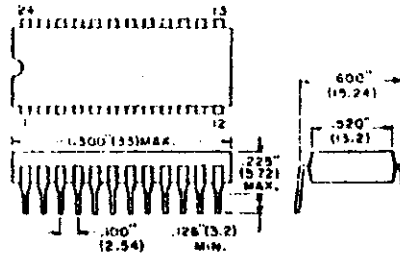
The 151 incorporates address buffers which have symmetrical propagation delay times through the complementary paths. This reduces the possibility of transients occurring at the output(s) due to changes made at the select inputs, even when the 151 outputs are enabled (i.e., strobe low).

Features

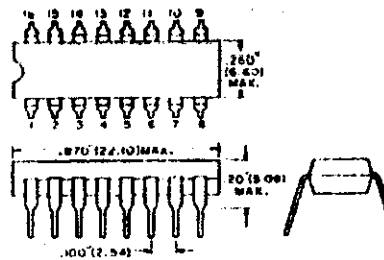
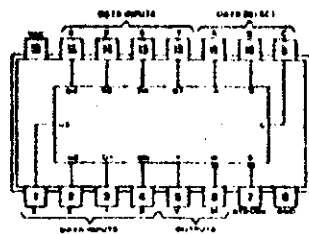
- 150 selects one of sixteen data lines
- Others select one of eight data lines
- Performs parallel to serial conversion
- Permits multiplexing from N lines to one line
- Also for use as Boolean function generator

TYPE	TYPICAL AVERAGE PROPAGATION DELAY TIME DATA INPUT TO W OUTPUT	TYPICAL POWER DISSIPATION
150	11 ns	200 mW
151	9 ns	138 mW
LS151	12.5 ns	30 mW
S151	4.5 ns	228 mW

ECG74150



ECG74151, ECG74LS151, ECG74S151



Fuente: Transistor transistor logic TTL data manual, página 78

Especificaciones técnicas ECG 74150, 74151, 74LS151, 74S151

PARAMETER	FROM INPUT	TO (OUTPUT)	CONDITIONS	ECG74						CONDITIONS	ECG74			ESL74			UNITS
				MSB			LSB				LS151			ESL74			
				MIN	TYP	MAX	MIN	TYP	MAX		MIN	TYP	MAX	MIN	TYP	MAX	
t_{PLH} Propagation Delay Time Low to High Level Output	Switch	Y	C _L = 15 pF R _L = 100 Ω	100			75	70	C _L = 15 pF R _L = 100 Ω	27	42	C _L = 15 pF R _L = 100 Ω	17	18	ns		
t_{PHL} Propagation Delay Time High to Low Level Output	Switch	Y		100			75	70		27	42		17	18	ns		
t_{PLL} Propagation Delay Time Low to High Level Output	Switch	N		21	30		14	21		18	30		12	18	ns		
t_{PHL} Propagation Delay Time High to Low Level Output	Switch	N		22	30		14	21		18	30		12	18	ns		
t_{PLH} Propagation Delay Time Low to High Level Output	Switch	Y		120			75	70		27	42		17	18	ns		
t_{PHL} Propagation Delay Time High to Low Level Output	Switch	Y		120			75	70		27	42		17	18	ns		
t_{PLH} Propagation Delay Time Low to High Level Output	Switch	N		21	30		14	21		18	30		12	18	ns		
t_{PHL} Propagation Delay Time High to Low Level Output	Switch	N		21	30		14	21		18	30		12	18	ns		
t_{PLH} Propagation Delay Time Low to High Level Output	2k Ohm 21	N		120			75	70		27	42		17	18	ns		
t_{PHL} Propagation Delay Time High to Low Level Output	2k Ohm 21	N		120			75	70		27	42		17	18	ns		
t_{PLH} Propagation Delay Time Low to High Level Output	10 Ohm 21	N		120			75	70		27	42		17	18	ns		
t_{PHL} Propagation Delay Time High to Low Level Output	10 Ohm 21	N		120			75	70		27	42		17	18	ns		
t_{PLH} Propagation Delay Time Low to High Level Output	30 Ohm 21	N		120			75	70		27	42		17	18	ns		
t_{PHL} Propagation Delay Time High to Low Level Output	30 Ohm 21	N		120			75	70		27	42		17	18	ns		

Max Ratings/Operating Conditions

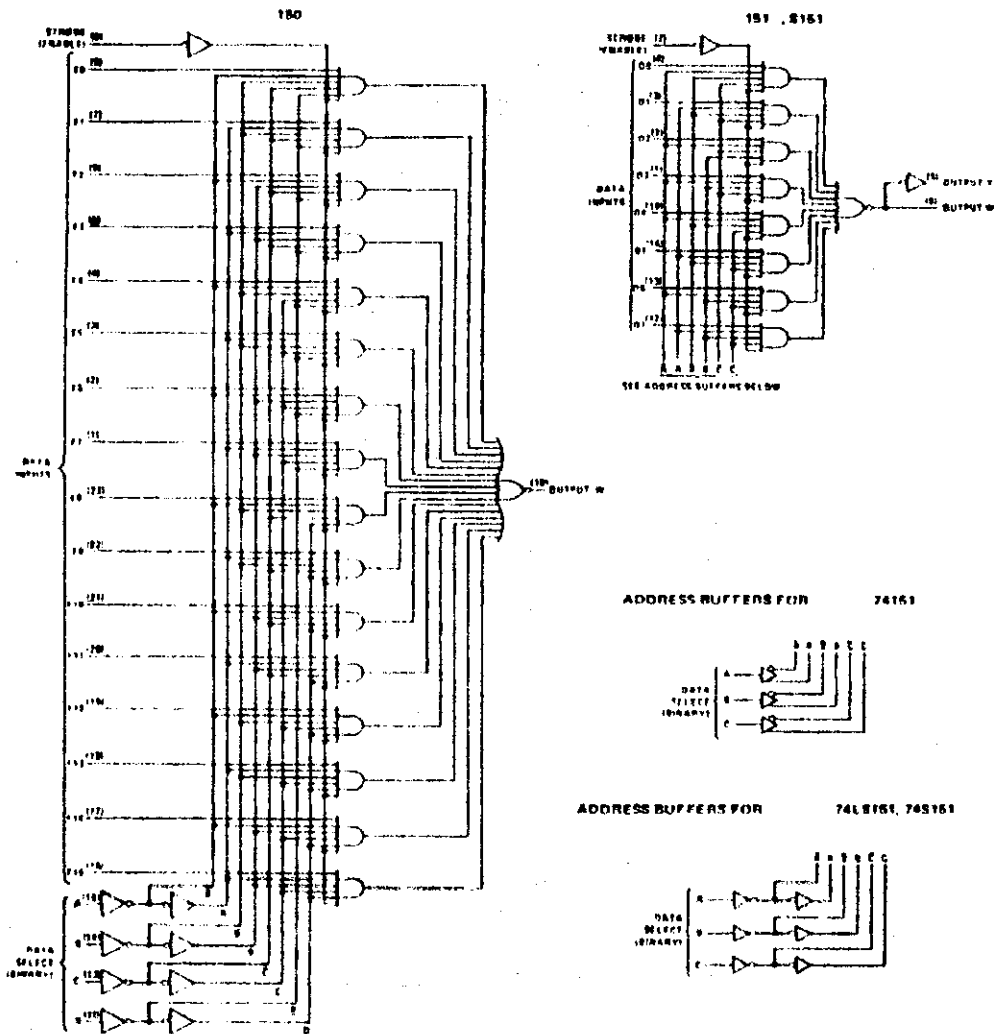
RANGE	74 SERIES	74S SERIES	74S SERIES			74C SERIES	74ALS SERIES
			DIODE IMPLTS	EMITTER IMPLTS	14C SERIES		
Maximum Ambient Temp	7	7	7	7	7	7	7
Supply Voltage	7	7	7	7	7	7	7
Quiescent Operating Supply Voltage Range	4.75 to 5.25						7
Maximum Input Voltage	0.5	0.5	7	0.5	0.5	7	7
Maximum Voltage to Emitter	7	7	7	7	7	7	7
Collector Output?	7	7	7	7	7	7	7
Operating Temperature	0 to 70						7
Storage Temperature Range	-55 to 150						7

Fuente: Transistor transistor logic TTL data manual, página 177

Especificaciones técnicas ECG 74150, 74151, 74LS151, 74S151

ECG74150, 74151, 74LS151, 74S151

Logic Diagrams



Fuente: Transistor transistor logic TTL data manual, página 178

Especificaciones técnicas ECG 74150, 74151, 74LS151, 74S151

ECG74150, 74151, 74LS151, 74S151

Truth Tables ECG74150

INPUTS					STROBE S	OUTPUT W
SELECT						
D	C	B	A			
X	X	X	X	H	H	
L	L	L	L	L	E0	
L	L	L	H	L	E1	
L	L	H	L	L	E2	
L	L	H	H	L	E3	
L	H	L	L	L	E4	
L	H	L	H	L	E5	
L	H	H	L	L	E6	
L	H	H	H	L	E7	
H	L	L	L	L	E8	
H	L	L	H	L	E9	
H	L	H	L	L	E10	
H	L	H	H	L	E11	
H	H	L	L	L	E12	
H	H	L	H	L	E13	
H	H	H	L	L	E14	
H	H	H	H	L	E15	

ECG74151, 74LS151, 74S151

INPUTS				STROBE S	OUTPUTS	
SELECT			Y		W	
C	B	A				
X	X	X	H	L	H	
L	L	L	L	D0	D6	
L	L	H	L	D1	D1	
L	H	L	L	D2	D2	
L	H	H	L	D3	D3	
H	L	L	L	D4	D4	
H	L	H	L	D5	D5	
H	H	L	L	D6	D6	
H	H	H	L	D7	D7	

H = High Level, L = Low Level, X = Don't Care
 E0, E1, ..., E15 = the complement of the level of the respective E input
 D0, D1, ..., D7 = the level of the respective D input

Fuente: Transistor transistor logic TTL data manual, pagina 179

COSTO DEL INTERFAZ

COSTOS X COMPONENTES		CANTIDAD	QUETZALES	QUETZALES
TARJETA INTERFAZ (INCLUIVE DIAGRAMACION Y FOTOGRAFADO)		1	110.00	110.00
C1 (IC1) 8255 AC		1	66.00	66.00
EPROM (IC2)		1	22.90	22.90
RAM (IC3)		1	33.75	33.75
7406 (IC10)		1	4.90	4.90
7408 (IC8)		2	3.95	7.90
7414 (IC7, IC9)		1	4.40	4.40
74LS74 (IC6)		1	5.25	5.25
74LS373 (IC1)		1	6.70	6.70
74LS373 (IC5)		1	6.70	6.70
ARREGLO CONDENSADORES (DA1 DA 2 DA 3 DA 4)		4	7.00	28.00
ARREGLO RESISTENCIAS RA 6 RA 7		2	8.60	17.20
ARREGLO RESISTENCIAS RA 3		1	8.60	8.60
ARREGLO RESISTENCIAS RA 1 RA 2		2	8.60	17.20
ARREGLO RESISTENCIAS RA 4 RA 5		2	8.60	17.20
R2 R3		2	0.90	1.80
R1		1	0.90	0.90
ARREGLO CONDENSADORES CA1 CA2		2	8.95	17.90
ARREGLO CONDENSADORES CA3 CA4		2	8.95	17.90
CAPACITOR C10		1	5.30	5.30
CAPACITOR C8		1	5.30	5.30
CAPACITOR (C2 C3 C4 C5 C6 C7 C9 C11 C12 C13 C14)		11	2.35	25.85
CAPACITOR C1		1	2.35	2.35
DIP SW R1 HD SW1		1	8.50	8.50
SLIDE SWITCHESW		1	5.45	5.45
CONNECTOR J12		2	4.00	8.00
CONNECTOR J10		1	7.30	7.30
SOCKET J2		1	2.45	2.45
CAPACITOR C15		1	2.90	2.90
OTROS MATERIALES				25.00
MANO DE OBRA				77.00
COSTO TOTAL DEL INTERFAZ				571.80

ANEXOS

Tabla I. Carácteres ASCII

Binary	Hex	Dec	Character
1001011	4B	75	K
1001100	4C	76	L
1001101	4D	77	M
1001110	4E	78	N
1001111	4F	79	O
1010000	50	80	P
1010001	51	81	Q
1010010	52	82	R
1010011	53	83	S
1010100	54	84	T
1010101	55	85	U
1010110	56	86	V
1010111	57	87	W
1011000	58	88	X
1011001	59	89	Y
1011010	5A	90	Z
1011011	5B	91	[
1011100	5C	92	\
1011101	5D	93]
1011110	5E	94	.
1011111	5F	95	-
1100000	60	96	'
1100001	61	97	a
1100010	62	98	b
1100011	63	99	c
1100100	64	100	d
1100101	65	101	e
1100110	66	102	f
1100111	67	103	g
1101000	68	104	h
1101001	69	105	i
1101010	6A	106	j
1101011	6B	107	k
1101100	6C	108	l
1101101	6D	109	m
1101110	6E	110	n
1101111	6F	111	o
1110000	70	112	p
1110001	71	113	q

Binary	Hex	Dec	Character
1110010	72	114	r
1110011	73	115	s
1110100	74	116	t
1110101	75	117	u
1110110	76	118	v
1110111	77	119	w
1111000	78	120	x
1111001	79	121	y
1111010	7A	122	z
1111011	7B	123	{
1111100	7C	124	
1111101	7D	125	}
1111110	7E	126	-
1111111	7F	127	DEL

Fuente: Morris Mano computer system architecture, página 325

Tabla II. Códigos de control estándar

Símbolo	Función
ESC + HI + n	Absolute HI movement
ESC + LF	Reverse paper feed
ESC + VI + n	Absolute VI movement
ESC + FF + n	Set page length; ESC S resets to default setting
ESC + CR + F	Reset printer
ESC + RS + n	Set VMI; ESC S resets to 1/2 inch
ESC + US + n	Set HMI; ESC S resets to [ESC CH] default setting
ESC + *	Auto LF "ON"
ESC + #	Auto LF "OFF"
ESC + A	Clear bold, shadow, double print
ESC + _	Set VI at current position
ESC + /	Set auto backward print
ESC + 0	Set right margin at current position
ESC + 1	Set HI at current position
ESC + 2	Clear all HI, VI clear
ESC + 3	Clear current position HI
ESC + B	Set left margin at current position
ESC + C	Clear top margin, bottom margin clear
ESC + D	Feed form by reverse 1/12 inch
ESC + E	Set auto underline
ESC + F	Set double strike print mode
ESC + L	Set bottom margin at current position
ESC + O	Set bold print set
ESC + R	Clear auto underline
ESC + S	Reset to switch panel DIP switch
ESC + T	Set top margin at current position
ESC + U	Feed form by 1/12 inch
ESC + W	Set shadow print
ESC + X	Clear underline, auto strike out, shadow, and double strike print
ESC + Y	Print 20H character
ESC + Z	Print 7FH character
ESC + \	Clear auto backward print

Fuente: Joe Campbell the RS232 solution, página 256

Tabla III. Códigos de control del interfaz

Symbol	Code	Function
BEI (Bell)	07 H	Acoustic alarm sounds
BS (Back Space)	08 H	Moves carriage back by one character
LF (Line Feed)	0A H	Feeds the form one line after one line of data is printed from the buffer. The subsequent data is over printed in the same position as the carriage does not return to the left margin
FF (Form Feed)	0C H	After one line of data is printed from the buffer, the form is fed the number of lines designated by an ESC sequence minus the number of lines already fed on that page (If the top margin is set, the form will be fed to the top margin) The carriage does not return to the left margin.
CR (Carriage Return)	0D H	1) Prints one line of data from the buffer. 2) Then, feeds the form one line if so set by DIP switch or ESC. (This is effective even when CR alone is entered as CR is always followed by LF.) 3) Carriage return is effective even if print data is not received before the CR code.
DC1 (Device Control 1)	11 H	Puts interface Select state
DC3 (Device Control 3)	13 H	Puts interface Disabled state
VT (Vertical Tabulation)	0B H	After printing data up to VT, this command feeds paper to the next VT position. Does not operate if the next VT position is not set. (Does not return to left margin)
HT (Horizontal Tabulation)	09 H	Carriage moves to the next HT position. Does not operate if the next HT position is not set
ESC (Escape)	1B H	Extension code which, combined with the following code, makes control code

Fuente: Joe Campbell The RS232 solution, página 195