



Universidad de San Carlos de Guatemala
Facultad de Ingeniería
Escuela de Ingeniería Mecánica Eléctrica

**OPTIMIZACIÓN EN LA EDICIÓN DE VÍDEO UTILIZANDO TECNOLOGÍA
AVANZADA DE TRANSMISIÓN DE DATOS A ALTA VELOCIDAD**

Javier Eduardo Espinoza Chacón

Asesorado por el Ing. Enrique Edmundo Ruiz Carballo

Guatemala, mayo de 2016

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA



FACULTAD DE INGENIERÍA

**OPTIMIZACIÓN EN LA EDICIÓN DE VÍDEO UTILIZANDO TECNOLOGÍA
AVANZADA DE TRANSMISIÓN DE DATOS A ALTA VELOCIDAD**

TRABAJO DE GRADUACIÓN

PRESENTADO A LA JUNTA DIRECTIVA DE LA
FACULTAD DE INGENIERÍA

POR

JAVIER EDUARDO ESPINOZA CHACÓN

ASESORADO POR EL ING. ENRIQUE EDMUNDO RUIZ CARBALLO

AL CONFERÍRSELE EL TÍTULO DE

INGENIERO EN ELECTRÓNICA

GUATEMALA, MAYO DE 2016

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA
FACULTAD DE INGENIERÍA



NÓMINA DE JUNTA DIRECTIVA

DECANO	Ing. Pedro Antonio Aguilar Polanco
VOCAL I	Ing. Angel Roberto Sic García
VOCAL II	Ing. Pablo Christian de León Rodríguez
VOCAL III	Inga. Elvia Miriam Ruballos Samayoa
VOCAL IV	Br. Raúl Eduardo Ticún Córdova
VOCAL V	Br. Henry Fernando Duarte García
SECRETARIA	Inga. Lesbia Magalí Herrera López

TRIBUNAL QUE PRACTICÓ EL EXAMEN GENERAL PRIVADO

DECANO	Ing. Angel Roberto Sic García
EXAMINADOR	Ing. Julio Rolando Barrios Archila
EXAMINADOR	Ing. José Aníbal Silva de los Angeles
EXAMINADORA	Inga. María Magdalena Puente Romero
SECRETARIO	Ing. Hugo Humberto Rivera Pérez

HONORABLE TRIBUNAL EXAMINADOR

En cumplimiento con los preceptos que establece la ley de la Universidad de San Carlos de Guatemala, presento a su consideración mi trabajo de graduación titulado:

OPTIMIZACIÓN EN LA EDICIÓN DE VÍDEO UTILIZANDO TECNOLOGÍA AVANZADA DE TRANSMISIÓN DE DATOS A ALTA VELOCIDAD

Tema que me fuera asignado por la Dirección de la Escuela de Ingeniería Mecánica Eléctrica, con fecha 9 de marzo de 2015.



Javier Eduardo Espinoza Chacón

Guatemala, jueves 7 de abril de 2016


Ingeniero Carlos Eduardo Guzmán Salazar
Coordinador Área de Electrónica
Escuela de Ingeniería Mecánica-Eléctrica
Universidad de San Carlos de Guatemala

Estimado Ingeniero Guzmán:

Como asesor del estudiante *Javier Eduardo Espinoza Chacón* en su trabajo de graduación *Optimización en la edición de vídeo utilizando tecnología avanzada de transmisión de datos a alta velocidad*, me permito informarle que, luego de revisar la versión final del mismo, encuentro que éste cumple con los objetivos con que originalmente fuera propuesto y aprobado como trabajo de graduación de esta Escuela. Asimismo, el alcance y profundidad con que se desarrollan los temas que lo componen son de mi completa satisfacción, razón por la cual doy mi aprobación a su contenido.

En virtud de lo anterior, y en acuerdo con los procedimientos establecidos para el efecto, se presenta el trabajo de graduación *Optimización en la edición de vídeo utilizando tecnología avanzada de transmisión de datos a alta velocidad* del estudiante *Javier Eduardo Espinoza Chacón* ante su persona para la revisión que corresponde.

Le saludo atentamente,



Enrique E. Ruiz Carballo
Ingeniero Electricista
Col. No. 2225



REF. EIME 27. 2016.
Guatemala, 18 de ABRIL 2016.

FACULTAD DE INGENIERIA

Señor Director
Ing. Francisco Javier González López
Director Escuela de Ingeniería Mecánica Eléctrica
Facultad de Ingeniería, USAC.

Señor Director:

Me permito dar aprobación al trabajo de Graduación titulado:
**OPTIMIZACIÓN EN LA EDICIÓN DE VÍDEO UTILIZANDO
TECNOLOGÍA AVANZADA DE TRANSMISIÓN DE DATOS A
ALTA VELOCIDAD,** del estudiante Javier Eduardo Espinoza
Chacón, que cumple con los requisitos establecidos para tal fin.

Sin otro particular, aprovecho la oportunidad para saludarle.

Atentamente,
DID Y ENSEÑAD A TODOS

Ing. Carlos Eduardo Guzmán Salazar
Coordinador Área Electrónica



S/O



REF. EIME 27. 2016.

El Director de la Escuela de Ingeniería Mecánica Eléctrica, después de conocer el dictamen del Asesor, con el Visto bueno del Coordinador de Área, al trabajo de Graduación del estudiante; JAVIER EDUARDO ESPINOZA CHACÓN Titulado: OPTIMIZACIÓN EN LA EDICIÓN DE VÍDEO UTILIZANDO TECNOLOGÍA AVANZADA DE TRANSMISIÓN DE DATOS A ALTA VELOCIDAD, procede a la autorización del mismo.

Ing. Francisco Javier González López



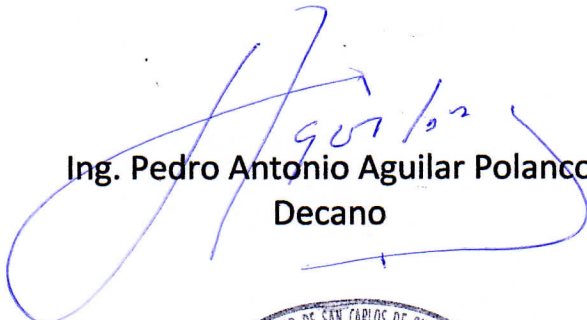
GUATEMALA, 3 DE MAYO 2016.



DTG. 208.2016

El Decano de la Facultad de Ingeniería de la Universidad de San Carlos de Guatemala, luego de conocer la aprobación por parte del Director de la Escuela de Ingeniería Mecánica Eléctrica, al Trabajo de Graduación titulado: **OPTIMIZACIÓN EN LA EDICIÓN DE VÍDEO UTILIZANDO TECNOLOGÍA AVANZADA DE TRANSMISIÓN DE DATOS A ALTA VELOCIDAD**, presentado por el estudiante universitario: **Javier Eduardo Espinoza Chacón**, y después de haber culminado las revisiones previas bajo la responsabilidad de las instancias correspondientes, autoriza la impresión del mismo.

IMPRÍMASE:


Ing. Pedro Antonio Aguilar Polanco
Decano

Guatemala, mayo de 2016



/gdech

ACTO QUE DEDICO A:

- Mi hija** Maia, por la luz y alegría que siempre están en ti, y nos haces vivirlas plenamente.
- Mi esposa** Magnífica mujer, gran compañera, amiga, que nuestro amor nunca deje de crecer y manifestar felicidad en nuestras vidas.
- Mis padres** Ejemplos de amor, trabajo, comprensión, entrega y apoyo, por ustedes las puertas de mi camino se abren.
- Mi hermana** Que tu fortaleza y amor sean un pilar ejemplar en tu nueva familia.
- Mi abuelita María
Teresa Medina
viuda de Chacón** Gracias por tu sabiduría, tu amor y presencia en este logro, a ti esto, con toda mi gratitud.

AGRADECIMIENTOS A:

Corazón del Cielo y Corazón de la Tierra	Por la vida y por poner en mi camino todo lo que necesito para ser un mejor humano.
Mi esposa	Nunzia, por caminar a mi lado y ser un apoyo importante en este logro.
Ing. Enrique Edmundo Ruiz Carballo	Por su asesoría en este trabajo, su apoyo incondicional y ejemplo profesional y humano.
Ing. Roberto Orozco	Por su motivación y amistad.
Universidad de San Carlos de Guatemala	Por la sabiduría concedida.

ÍNDICE GENERAL

ÍNDICE DE ILUSTRACIONES	VII
LISTA DE SÍMBOLOS	IX
GLOSARIO	XI
RESUMEN	XIII
OBJETIVOS.....	XV
INTRODUCCIÓN.....	XVII
1. TEORÍA DE LA INFORMACIÓN.....	1
1.1. Entropía.....	1
1.2. Codificación.....	4
1.2.1. Codificación de fuente	5
1.2.1.1. Teorema de codificación de fuente.....	5
1.2.1.2. Compresión de datos	6
1.2.1.3. Tasa de información	8
1.2.2. Codificación de canal.....	8
1.2.2.1. Ruido	9
1.2.2.2. Canales de comunicación	10
1.2.2.2.1 Canales discretos	11
1.2.2.3. Capacidad del canal	12
1.2.2.4. Teorema de codificación de canal ruidoso	13
1.2.2.4.1 Teorema de Shannon- Hartley.....	14

1.2.2.5.	Corrección y detección de errores	15
2.	BUSES DE TRANSMISIÓN DE DATOS	17
2.1.	Bus interno	19
2.1.1.	Paralelo	20
2.1.1.1.	Industry Standard Architecture (ISA)	20
2.1.1.2.	Peripheral Component Interconnet (PCI)	22
2.1.1.3.	EISA	23
2.1.1.4.	Video Electronics Standard Association (VESA)	24
2.1.1.5.	Accelerated Graphics Port (AGP)	24
2.1.2.	Serie	25
2.1.2.1.	PCI Express	25
2.2.	Bus externo	26
2.2.1.	Paralelo	26
2.2.1.1.	IEEE 1284	27
2.2.2.	Serie	29
2.2.2.1.	Universal Serial Bus (USB)	29
2.3.	Primera generación	32
2.4.	Segunda generación	34
2.5.	Tercera generación	35
3.	PROTOCOLOS DE COMUNICACIÓN	37
3.1.	Sistemas de comunicación	37
3.1.1.	<i>Half-duplex</i> o <i>simplex</i>	39

3.1.2.	Full-duplex o dúplex.....	40
3.2.	Redes de comunicación.....	40
3.2.1.	Modelo OSI	41
3.3.	QoS– <i>Quality of Service</i> , desempeño de transmisión de datos	43
3.4.	Protocolos y tecnologías para transmisión de datos.....	44
3.4.1.	PCI Express	44
3.4.2.	eSata.....	47
3.4.3.	Firewire o estándar IEEE 1394.....	48
3.5.	Protocolos y tecnologías de transmisión de vídeo	50
3.5.1.	DisplayPort.....	50
4.	TECNOLOGÍA THUNDERBOLT	55
4.1.	Características	55
4.1.1.	Primera versión de Thunderbolt	58
4.1.2.	Thunderbolt 2.....	58
4.1.3.	Thunderbolt 3.....	58
4.2.	Controladores.....	60
4.3.	Cables y conectores	63
4.3.1.	Cables eléctricos	64
4.3.2.	Fibra óptica	64
4.4.	Manejo de potencia.....	65
4.4.1.	Multiplexor de potencia de 3V a 19,8V con limitación por exceso de corriente	65
4.4.2.	Multiplexor de potencia automático de 3 V a 3,6 V	66
4.4.3.	Convertidor DC a DC (<i>boost converter</i>) con MOSFET integrado	67

4.4.4.	Elevador de alta eficiencia con apagado verdadero para desconectar la batería.....	67
4.4.5.	Conmutador simple de 1A, en nano módulo con inductor integrado	68
4.5.	Control de datos.....	69
4.5.1.	DS100TB211	69
4.5.2.	Conmutador de selección de fuente de datos	70
5.	EDICIÓN DE VÍDEO.....	71
5.1.	Entrevista al Centro de Recursos Digitales New Media de la Universidad Francisco Marroquín.....	72
5.2.	Necesidades en la edición de vídeo	73
5.2.1.	Requerimientos de hardware	73
5.3.	Visualización de vídeo	73
5.4.	Interfaces de vídeo	76
5.4.1.	Video Graphics Array (VGA)	76
5.4.2.	DVI, Digital Visual Interface.....	77
5.4.3.	HDMI, High-Definition Multimedia Interface	78
6.	PROPUESTA DE SOLUCIÓN TEÓRICA.....	81
6.1.	Equipo de edición de vídeo en New Media UFM	81
6.1.1.	Cámaras	81
6.1.2.	Memorias	82
6.2.	Transferencia de vídeo	83
6.2.1.	Dispositivos utilizados en transferencia de vídeo	83

6.3.	Rendimiento actual en la transferencia de datos en New Media UFM.....	84
6.3.1.	Requerimiento de canal de comunicación.....	85
6.4.	Solución teórica para optimización en la transferencia de datos en New Media UFM	86
	CONCLUSIONES	93
	RECOMENDACIONES.....	95
	BIBLIOGRAFÍA.....	97

ÍNDICE DE ILUSTRACIONES

FIGURAS

1.	Detalle de un canal de comunicación de datos binarios	10
2.	Diagrama de bloques de un bus de sistema	33
3.	Modelo de un sistema de comunicación	38
4.	Sistema de comunicación simplex	39
5.	Capas del modelo OSI.....	41
6.	Arquitectura de capas del PCI Express.....	46
7.	Capas física, enlace y transporte del DisplayPort.....	51
8.	Arquitectura de la tecnología Thunderbolt.....	56
9.	Comparación de tasas de transferencia de datos.....	60
10.	Ejemplo del uso del controlador Thunderbolt.....	61
11.	Diagrama del controlador Intel 82524EF en modo huésped.....	62
12.	Diagrama del controlador Intel 82524EF en modo de punto final	63

TABLAS

I.	Selección de tasa de bits en el enlace principal.....	53
II.	Comparación de características de diferentes versiones de HDMI	79
III.	Memorias usadas en New Media UFM	82
IV.	Opciones encontradas de memorias CompactFlash	87
V.	Opciones encontradas de memorias SD.....	88

VI.	Propuesta de equipo para optimizar el Departamento de Producción.....	88
VII.	Rendimiento optimizado.	90
VIII.	Costo actual y optimizado, por transferencia de datos	91

LISTA DE SÍMBOLOS

Símbolo	Significado
B	Byte
Hz	Hertz

GLOSARIO

Ancho de banda	Longitud, medida en Hz, de la extensión de frecuencias en la que se concentra la mayor potencia de la señal
Byte	Unidad de medida de información. Está compuesto de 8 bits.
CPU	Dispositivo dentro de una computadora que se encarga de realizar las instrucciones de programación realizando operaciones básicas de matemática, lógica, control y de entrada y salida.
CompactFlash	Tarjetas de memoria externas.
Demodulador	Dispositivo encargado de extraer una señal de mensaje de una señal modulada recibida.
Ergódico	Sistema en el cual, el promedio en el tiempo es igual a la media de los elementos.
Gaussiano	Aparece como una función de densidad de distribución de probabilidad cuya forma gráfica se asemeja a una campana.

Hertz	Medida de frecuencia que se define como un ciclo por segundo.
Host	Computadora u otro dispositivo conectado a una red.
Hub	Dispositivo que actúa como nodo en la conexión de varios dispositivos.
Modulador	Dispositivo dedicado a cambiar una señal eléctrica de mensaje en forma proporcional a un parámetro elegido, para luego transmitir la nueva señal creada.
NFET	Transistor de efecto de campo de canal N.
PC	Computadora personal.
<i>Peer-to-peer</i>	Arquitectura de red de aplicación distribuida en la que algunos dispositivos se comportan como nodos y comparten recursos con otros dispositivos.
Proceso aleatorio	Transformación de los resultados de algún evento aleatorio en funciones del tiempo.
SD/SDHC/SDXC	Tarjetas de memorias externas. SD es la abreviación de <i>Secure Digital</i> , SDHC de <i>Secure Digital High Capacity</i> y SDXC de <i>Secure Digital Extended Capacity</i> .

RESUMEN

El presente trabajo de graduación se centra en el área de las ciencias de la computación y la información, específicamente en la transmisión de datos. Está conformado por seis capítulos que presentan la evolución de la transferencia de información a través de las últimas décadas. Asimismo, presenta una aplicación en la edición de vídeo de la última tecnología comercial en la actualidad de transmisión de datos a la más alta velocidad.

En el primer capítulo se presentan los fundamentos de la teoría de la información, la cual es la base de las actuales tecnologías de manipulación de datos digitales. Se habla acerca del concepto de información y su medida. Se presentan también, los conceptos básicos que se utilizan en el manejo de la información para lograr una comunicación eficiente, tales como: los teoremas de codificación, el concepto de sistema de comunicación y los parámetros relacionados con este.

En el segundo capítulo se expone el concepto de bus de transmisión y su evolución. Se presentan los diferentes tipos de buses, desde los primeros creados hasta los más populares actualmente. Se describen algunas tecnologías de transmisión de datos en forma paralela y serial, tanto para los buses internos en una computadora como los buses externos. Algunas de las tecnologías presentadas en este capítulo son: la tecnología PCI Express, Firewire y USB.

En el capítulo de protocolos de comunicación se describe el modelo OSI, el cual es la base para cualquier sistema de comunicación y se exponen otras

tecnologías de transmisión de datos. Se presentan estas tecnologías clasificadas de acuerdo a su uso, ya sea para la transmisión de datos como para la transmisión de vídeo. Aquí se mencionan las tecnologías: eSata, DisplayPort y PCI Express.

La última generación comercial de tecnología de transmisión de datos de alta velocidad se llama Thunderbolt. Esta se presenta en detalle en el capítulo cuatro. Se habla de sus características físicas, de su rendimiento en la transmisión de datos y sus principales componentes electrónicos.

Se hace un acercamiento a la edición de vídeo mediante una entrevista al Centro de Recursos Digitales New Media de la Universidad Francisco Marroquín. En esta entrevista se conoce el equipo electrónico que utilizan para su trabajo, así como el rendimiento de este, el cual es presentado en el capítulo dedicado a la edición de vídeo. En esta sección también se explica el funcionamiento de la visualización de vídeo y se presentan algunas tecnologías específicas de interfaz, tales como: VGA, DVI y HDMI.

Por último, se presenta una solución teórica para optimizar el trabajo en New Media UFM. Asimismo, el rendimiento de los dispositivos electrónicos utilizados en este departamento. Se expone una búsqueda de dispositivos opcionales para mejorar su rendimiento, como también una propuesta de compra de equipo, junto con la optimización detallada que proveerá el uso de este equipo propuesto. Esta última propuesta se le hace entrega al Departamento mencionado para que lo evalúe y pueda continuar con el procedimiento específico dentro de la Universidad Francisco Marroquín, si así lo desearan.

OBJETIVOS

General

Investigar las tecnologías existentes de transmisión de datos digitales entre dispositivos electrónicos, sus fundamentos, especificaciones y aplicaciones.

Específicos

1. Dar a conocer la tecnología Thunderbolt y sus nuevos aportes que la hacen la mejor opción en transmisión de datos masivos a alta velocidad.
2. Dar a conocer las herramientas necesarias para la edición de vídeo y cómo se relacionan con la transmisión de datos.
3. Proponer una solución para la optimización de recursos en la edición de vídeo.

INTRODUCCIÓN

El presente trabajo presenta los fundamentos principales para el entendimiento de la transmisión de datos a alta velocidad, las técnicas utilizadas, protocolos de comunicación, medios de transmisión de datos y una nueva tecnología que ha generado un salto significativo en esta evolución. Se dan a conocer los fundamentos y características de esta nueva tecnología y sus aplicaciones.

Para ello se propone una aplicación práctica de esta nueva tecnología en el sector laboral de la edición de vídeo, dando a conocer las limitaciones en manejo de datos que esta disciplina enfrenta hasta ahora, presentando las capacidades de transmisión de las tecnologías previas a la nueva propuesta y las soluciones que aporta para optimizar la edición de vídeo.

Se realizó una entrevista al Centro de Recursos Digitales New Media de la Universidad Francisco Marroquín. En la cual se obtuvo la información necesaria para saber cómo es su entorno de trabajo, esta información sirvió de base para realizar la propuesta de inversión en un equipo que puede optimizar su actual desempeño.

1. TEORÍA DE LA INFORMACIÓN

La información es el conjunto de datos organizados que forman un mensaje, el cual proporciona conocimiento a quien lo recibe, y está conformado por una secuencia de símbolos. Si la información proporciona conocimiento, entonces es de utilidad, de lo contrario, no proporciona ningún aporte.

Se utiliza un sistema de comunicación para intercambiar la información. El problema común en un sistema de comunicación es el poder reproducir un mensaje que entró en el sistema, igual o muy parecido, en el punto en donde será recibido. Este sistema solo se encarga de manejar la secuencia de símbolos que forman un mensaje, por lo tanto, no es de importancia el mensaje en sí.

La fuente en un sistema de comunicación, es el origen de la información y puede ser analógica o discreta. Una fuente analógica proporciona una forma de onda eléctrica de amplitud continua en un tiempo continuo (Shanmugam, 1979). Una fuente discreta proporciona una salida que consiste de secuencias discretas de símbolos en momentos discretos a una tasa de tiempo establecida. Esta última es la utilizada frecuentemente en los sistemas de comunicación actuales.

1.1. Entropía

Algunos mensajes llevan más información que otros, lo cual plantea la necesidad de medir la información.

Para medirla se utiliza un concepto intuitivo de información. Por ejemplo, se sabe que una mujer embarazada en labor dará a luz a un nuevo ser humano. La probabilidad de que esto ocurra es del cien por ciento, por consiguiente, no proporciona información. La probabilidad de que el nuevo ser humano sea hombre o mujer es del cincuenta por ciento, entonces, el saber si el nuevo ser será hombre o mujer sí proporciona información. Este ejemplo relaciona la cantidad de información con la probabilidad de ocurrencia de un evento en particular. Esta relación es utilizada para cuantificar la información.

La información que lleva un mensaje será mayor que la información que lleva otro mensaje, solo si la probabilidad de ocurrencia del primero es menor que la del segundo. Un mensaje no lleva información si la probabilidad de ocurrencia de este es del cien por ciento, es decir, probabilidad uno. La información total recibida es la suma de la información de todos los mensajes recibidos. Utilizando estos argumentos se define la medida de la información como:

$$I(m_k) = \log_2(1/p_k) \quad \text{[Ecuación 1.1]}$$

Donde I es la cantidad de información, m_k es el k -ésimo mensaje, p_k es la probabilidad de ocurrencia de este mensaje y se hace la suposición de que cada mensaje es del tamaño de un solo símbolo. Se utiliza un logaritmo de base 2, dado que la unidad de información es el dígito binario, que en inglés es llamado *binary digit*, y de forma abreviada y más popular es llamado bit. El uso del logaritmo es debido a la simplificación que aporta a los cálculos matemáticos concernientes.

Debido que, un sistema de comunicación solo maneja los símbolos que forman los mensajes, es necesario definir el contenido de información de los símbolos. Se toman en cuenta dos factores:

- El flujo de información en un sistema puede cambiar ampliamente debido a la aleatoriedad en la selección de los símbolos. Por lo tanto, se habla del contenido promedio de información de los símbolos.
- La dependencia estadística de los símbolos en una secuencia altera el contenido promedio de información de estos. Un ejemplo: la probabilidad de que aparezca una U después de una Q, en español, es muy alta.

En un mensaje largo que contiene N símbolos, el símbolo s_i ocurrirá $p_i N$ veces en promedio. La información que aporta cada uno de estos símbolos es $p_i N \log_2(1/p_i)$ bits. El contenido de información del mensaje será la suma de las contribuciones individuales de información de cada símbolo.

Por consiguiente, al dividir el contenido de información del mensaje por el número de símbolos que emplea se encuentra la información promedio por símbolo. Entonces se define la entropía como:

$$H = \frac{I_{total}}{N} = \sum_{i=1}^M p_i \log_2(1/p_i) \quad \text{[Ecuación 1.2]}$$

Donde M es la cantidad de símbolos existentes en el alfabeto de la fuente. El valor de H se mide en bits por símbolo. Por lo tanto, la entropía es la cantidad de bits por símbolo.

La fuente emite símbolos a una tasa de r_s símbolos por segundo. El producto de la información promedio por símbolo y la tasa de símbolos producen la tasa de información promedio de la fuente.

$$R = r_s H \quad \text{[Ecuación 1.3]}$$

Donde R es la tasa de información promedio de la fuente y se mide en bits por segundo. Esta medida es comúnmente conocida con la abreviación bps.

1.2. Codificación

Es el proceso de convertir una fuente de información en una secuencia binaria. Este proceso es llevado a cabo por un codificador. Para optimizar el proceso de codificación se asignan palabras código cortas para los símbolos de la fuente que son frecuentes y se asignan palabras código largas para los símbolos de la fuente que no son muy frecuentes. A este tipo de codificación se le llama codificación de longitud variable.

Una técnica básica de codificación de longitud variable que genera un código eficiente es el algoritmo Shannon-Fano. En este algoritmo se asignan mayor cantidad de bits a los mensajes menos probables y una menor cantidad de bits a los más probables. Este tipo de asignación de bits hace que sea más eficiente el codificador, ya que se maximiza la cantidad de información que puede portar un bit. Las ventajas de este algoritmo son: primero, que se puede decidir en darle más tiempo a un bit transmitido, lo cual reduce el ancho de banda y mejora la inmunidad al ruido. Segundo, si se transmite a una tasa de bits fija se pueden usar bits que no llevan información para proveer detección de errores, corrección de errores o ambos.

1.2.1. Codificación de fuente

Es el que recibe en su entrada los símbolos de los mensajes a transmitirse representados con bits, elimina la información redundante de la señal de mensaje y transmite una señal codificada. El proceso de eliminación de información redundante se hace por medio de la compresión de datos. El desempeño del codificador se mide en términos de eficiencia que es la razón entre la tasa de información de la fuente y la tasa de bits de salida promedio del codificador.

La señal transmitida desde el codificador se llama código fuente, y debe ser decodificable en forma única para reconstruir perfectamente la secuencia de la fuente a partir de la secuencia binaria decodificada.

1.2.1.1. Teorema de codificación de fuente

El símbolo s_i , generado por la salida de una fuente discreta, será convertido por el codificador de fuente en un bloque de ceros y unos, denotado por b_i . Se supone que la fuente tiene un alfabeto con K símbolos diferentes y que el símbolo s_i ocurre con probabilidad p_i . Se considera que la palabra código binario asignada al símbolo s_i por el codificador, tiene una longitud l_i , medida en bits. En consecuencia, se define la longitud promedio de palabra código del codificador de fuente como:

$$L = \sum_{i=1}^K p_i l_i \quad \text{[Ecuación 1.4]}$$

En donde L representa el número promedio de bits por símbolo de la fuente.

Sea L_{\min} el valor mínimo posible de L . Entonces se define la eficiencia de codificación del codificador de fuente como:

$$\eta = \frac{L_{\min}}{L} \quad \text{[Ecuación 1.5]}$$

En donde $L \geq L_{\min}$, lo cual hace que la eficiencia sea menor o igual a uno, es decir, $\eta \leq 1$. Se dice que el codificador de fuente será eficiente cuando η se acerque a la unidad. Nótese que esto se logra utilizando una codificación de longitud variable dado que la longitud de la palabra código es más larga con una probabilidad de ocurrencia más baja.

Para determinar el valor mínimo L_{\min} se utiliza el teorema de la codificación de fuente. El cual dice, que dada una fuente discreta sin memoria de entropía H , la longitud promedio de palabra de código L para cualquier tipo de codificación de fuente sin distorsión está acotada como:

$$L \geq H \quad \text{[Ecuación 1.6]}$$

De acuerdo con este teorema, la entropía H representa un límite fundamental sobre el número promedio de bits por símbolo de fuente necesario para representar una fuente discreta sin memoria en el sentido de que puede hacerse tan pequeño, aunque no menor, que la entropía H (Haykin, 2002). Por lo tanto, se puede asignar $L_{\min} = H$. Este es el primer teorema de Shannon.

1.2.1.2. Compresión de datos

Una de las características principales de las fuentes de información es que contienen una cantidad considerable de información redundante.

Si se transmitiera toda esta información, se desperdiciarían recursos existentes en un sistema de comunicación.

Para optimizar el uso de los recursos se busca eliminar la redundancia en la información. Para tal efecto se utilizan algoritmos de codificación. La codificación de longitud variable es un ejemplo de compresión de datos.

La codificación de prefijo es un tipo de código fuente que no solo es decodificable, sino que también ofrece la posibilidad de producir una longitud promedio de palabra de código que puede acercarse mucho a la entropía de la fuente. En este código ninguna palabra de código es el prefijo de cualquier otra palabra de código. Para decodificarlo se utiliza un árbol de decisión, el cual es una representación gráfica de las palabras del código en el código fuente particular.

Este árbol tiene un estado inicial y varios estados terminales. Los estados terminales dependerán de la cantidad de símbolos de la fuente. El decodificador irá cambiando de estado hasta llegar al terminal e identificar un símbolo. Luego de esto el decodificador se restablece a su estado inicial. Un código de prefijo tiene la importante propiedad de que siempre es decodificable en forma única, es decir, cada código representa un símbolo diferente. Este tipo de código se conoce también como código instantáneo, ya que siempre es reconocible el final de la palabra código, por lo tanto, la decodificación de un prefijo puede lograrse tan pronto como la secuencia binaria que representa a un símbolo de fuente se reciba completamente.

Existen dos clases importantes de codificación de prefijo: codificación Huffman y codificación Lempel-Ziv. Ambas clases eliminan la redundancia de información de la fuente para acercar la longitud de la palabra de código al

límite fundamental fijado por la entropía de la fuente. Actualmente la codificación Lempel-Ziv es el estándar para la compresión de archivos dado que su algoritmo de reducción de redundancia aprovecha las redundancias intercaracteres del lenguaje buscando símbolos de innovación, es decir, símbolos que no habían aparecido en subsecuencias anteriores recibidas y asignándoles palabras código de longitud fija, representando así un número variable de símbolos fuente. La ventaja considerable de la codificación Lempel-Ziv es que la codificación Huffman requiere conocimiento de un modelo probabilístico de la fuente, lo cual en la práctica no siempre se conoce a priori; en cambio la codificación Lempel-Ziv es intrínsecamente adaptable y más simple de poner en práctica que la codificación Huffman.

1.2.1.3. Tasa de información

Es la entropía promedio por símbolo. Está relacionada con su redundancia y con qué tan bien esté comprimida la información, lo cual ha sido ya desarrollado en esta sección de codificación de fuente. Como ha sido mencionado anteriormente, su unidad de medida es el bit por segundo.

1.2.2. Codificación de canal

Se pueden definir los componentes de un sistema de comunicación simple en un transmisor, un canal físico o medio de transmisión y un receptor. El transmisor está compuesto de un codificador y un modulador. El receptor está compuesto de un decodificador y un demodulador. El canal de transmisión puede ser de diferente naturaleza dependiendo de sus puntos terminales y su funcionalidad.

Dentro de los canales de transmisión pueden existir interferencias que producen alteraciones en la señal transmitida. A estas interferencias se les da el nombre de ruido.

El objetivo de una codificación de canal es aumentar la inmunidad al ruido.

1.2.2.1. Ruido

El término ruido es utilizado en sistemas de comunicación eléctricos para referirse a señales eléctricas no deseadas que van junto a la señal de mensaje transmitida y que provocan errores en esta. Estas señales no deseadas pueden provenir de varias fuentes y ser clasificadas como hechas por el hombre o por la naturaleza. Muchas de estas causas se pueden evitar, pero otras no.

Un ejemplo de esto es el ruido térmico debido al movimiento de electrones en un canal físico. Es inevitable y se puede describir por medio de un proceso aleatorio, ergódico y gaussiano.

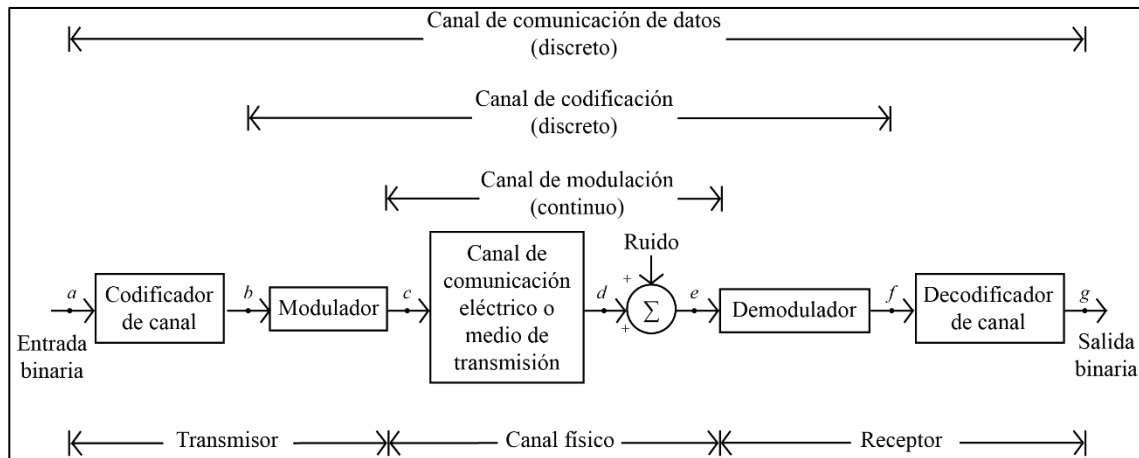
Muchos tipos de ruido pueden ser también definidos como gaussianos y tienen densidades espectrales planas dentro de un amplio rango de frecuencias. Ejemplos de estos son el ruido térmico solar, ruido cósmico y otros.

Una señal de ruido con densidad espectral de potencia plana para un amplio rango de frecuencias es llamada ruido blanco en analogía a la luz blanca que contiene todas las frecuencias de luz.

1.2.2.2. Canales de comunicación

Un canal de comunicación es el medio por el cual la información a intercambiarse es transmitida. Existen dos tipos de canales de comunicación: discretos y continuos.

Figura 1. Detalle de un canal de comunicación de datos binarios



Fuente: SHANMUGAM, K. Sam. *Digital and Analog Communication Systems*. p. 163.

La sección del canal que se ve en la figura 1 entre los puntos b y f se llama canal discreto, o canal de codificación, dado que entrarán datos binarios codificados y entregará en su salida datos binarios codificados listos para decodificarse. La sección entre los puntos c y e se llama canal continuo, o canal de modulación, ya que la entrada y salida de este tienen forma de onda eléctrica que deben ser iguales. Este canal tiene un ancho de banda de B Hz.

Estos canales de comunicación están sujetos a diferentes variedades de impedimentos en la transmisión de información sin errores.

Estos impedimentos pueden ser debidos a variaciones en la respuesta en amplitud y frecuencia del canal, según sea la banda de paso del canal. Esto genera una modificación en la señal de entrada en alguna forma determinada, aunque no siempre puede ser determinada. Además, el canal puede corromper estadísticamente la señal, dados los diferentes tipos de ruido y desvanecimiento en la señal debido al medio de transmisión. Estos impedimentos introducen errores en la información transmitida y limitan la tasa máxima de información que pudiera ser transmitida en el canal.

1.2.2.2.1 Canales discretos

En la entrada de un canal discreto se recibe un símbolo perteneciente al alfabeto del mensaje y en la salida debe entregarse el mismo símbolo transmitido. Debido a errores en el canal continuo producidos por ruido, el símbolo de salida no será igual al de la entrada.

Al trabajar con datos binarios el error puede ser que se envía un 0 y se recibe un 1 o viceversa. Estos errores ocurren de forma aleatoria, por lo tanto se le pueden asignar probabilidades a las ocurrencias de errores como a las ocurrencias de aciertos.

Se asume que la ocurrencia de un error durante un intervalo de bit no afecta al comportamiento del sistema durante otro intervalo de bit. Un canal discreto que manifiesta este comportamiento se le llama canal sin memoria.

Dado que se trabaja con bits, el canal se llama canal simétrico binario debido a la distribución de probabilidades de error y acierto en la transmisión de datos. Se le llama simétrico, ya que la probabilidad de enviar un 0 y recibir un 1 es la misma que enviar un 1 y recibir un 0.

Un canal discreto sin memoria es un modelo estadístico con una entrada X y una salida Y , la cual es una versión ruidosa de X . Tanto X como Y son variables aleatorias.

1.2.2.3. Capacidad del canal

Si el canal es muy ruidoso es muy difícil reconstruir el mensaje original con certeza. Sin embargo, existen formas de transmitir la información de forma óptima para lidiar con el ruido. Si existen errores la tasa de información se reduce. De hecho, no se puede saber qué tanto se reduce, puesto que no se sabrá en dónde ha ocurrido el error.

Se puede obtener la tasa real de transmisión de información, R , si se resta a la entropía de la fuente la tasa promedio de la entropía debido a la probabilidad condicional de error en el canal. Esta probabilidad condicional es la probabilidad de haber enviado un 0 y recibir un 1 o viceversa. Entonces, se define la tasa real de transmisión de información como:

$$R = H(X) - H_Y(X) \quad \text{[Ecuación 1.7]}$$

Donde $H(X)$ es la entropía de la fuente y $H_Y(X)$ es la entropía condicional. Esta entropía condicional se le llama equivocación y mide la ambigüedad promedio de la señal recibida.

Por lo tanto, la capacidad C de un canal ruidoso debería ser la tasa de transmisión de información máxima posible. En otras palabras, la tasa cuando la fuente está acoplada apropiadamente al canal. Entonces se define la capacidad del canal como:

$$C = \max(H(X) - H_Y(X))$$

[Ecuación 1.8]

1.2.2.4. Teorema de codificación de canal ruidoso

“La codificación del canal consiste en hacer corresponder la secuencia de datos de entrada con una secuencia de entrada del canal, y en la correspondencia inversa de la secuencia de salida del canal con una secuencia de datos de salida, de tal forma que el efecto completo del ruido del canal en el sistema se haga mínimo”¹.

El teorema de codificación de canal ruidoso establece que es posible, en principio, desarrollar un código capaz de hacer a un sistema de comunicación transmitir información con una probabilidad de error pequeña tal que la tasa de información R sea menor o igual a la capacidad del canal. El teorema se puede dividir en dos partes:

- Dada una fuente con M mensajes, generando información a una tasa R y un canal con capacidad C , si $R \leq C$, existe una técnica de codificación tal que la salida de la fuente puede ser transmitida a través del canal con una probabilidad de error muy pequeña.
- Si $R > C$ la probabilidad de error se aproximará a la unidad a medida que M aumenta y de igual forma aumentará la probabilidad de error si se aumenta la complejidad del código a desarrollarse.

El teorema de codificación de canal fue desarrollado por el matemático Claude E. Shannon quien dio este valioso aporte a la teoría de la información.

¹SHANMUGAM, K. Sam. Digital and Analog Communication Systems. p. 166

Este teorema es de mucha importancia, ya que Shannon establece que, aunque el ruido pueda alterar la señal, si se cumple la primera desigualdad, el ruido no causará un error en el mensaje recibido.

1.2.2.4.1 Teorema de Shannon-Hartley

Este teorema se aplica para un canal en donde el ruido sea gaussiano.

$$C = B \log_2\left(1 + \frac{S}{N}\right) \quad \text{[Ecuación 1.9]}$$

Donde B es el ancho de banda del canal, S es la potencia de la señal y N es el ruido total dentro del ancho de banda del canal. La división de S entre N es un parámetro muy importante en los sistemas de comunicación y se le llama relación de señal a ruido.

Este teorema es de mucha importancia, ya que los canales que se encuentran en sistemas físicos generalmente son, o por lo menos aproximadamente, gaussianos. Esto quiere decir, que este teorema se aplica mucho a los canales continuos. De igual forma, este teorema también provee un límite inferior de desempeño de un sistema que esté operando sobre canales no gaussianos.

Un aspecto interesante de este teorema es que se puede hacer un intercambio de ancho de banda por relación de señal a ruido y viceversa. Por ejemplo, si la máxima frecuencia del mensaje a transmitir es mucho más grande que el ancho de banda del canal, aún sería posible transmitir la señal si la capacidad del canal fuera mucho mayor a la tasa de información del mensaje.

Esto dependería entonces de la relación de señal a ruido que en este caso debería ser alta.

1.2.2.5. Corrección y detección de errores

La codificación permite diseñar un sistema de comunicación en donde la tasa de información y la tasa de error son independiente y arbitrariamente especificadas pero sujetas a una restricción en ancho de banda. Para lograr esto se debe aumentar la complejidad en el hardware tanto en el transmisor como en el receptor. Todo esto se hace para llegar al límite establecido por Shannon en su teorema de codificación de canal y minimizar la tasa de error lo más que se pueda. La eficiencia de un código se mide de acuerdo a qué tanto puede llegarse al límite establecido por Shannon en su teorema.

Algunos ejemplos de este tipo de codificación son los códigos de bloque, algebraicos y los convolucionales.

2. BUSES DE TRANSMISIÓN DE DATOS

Un bus de transmisión de datos es el conjunto de alambres que actúa como un camino por donde viajan los datos de un componente a otro en una computadora o fuera de esta. Este camino es común, pero compartido entre múltiples subsistemas dentro de un sistema. Consiste de muchos alambres denominados líneas, y permite el movimiento paralelo o en serie de bits de información.

Dado un momento cualquiera, solo un dispositivo o componente puede usar el bus. Este tipo de uso a menudo hace que se congestione el bus. Por lo tanto, la velocidad del bus es un parámetro importante de este y depende de qué tan ancho sea respecto al número de líneas, y de la cantidad de dispositivos compartiéndolo.

La conexión entre dispositivos o componentes pueden ser de punto a punto o como una ruta común de intercambio de datos. La conexión punto a punto es cuando se conectan solamente dos componentes o dispositivos. La conexión por ruta común hace que varios dispositivos o componentes compartan el mismo bus. Esta última configuración se le denomina conexión multipunto.

Debido a que el bus se comparte entre los dispositivos, un componente a la vez, es necesario utilizar un protocolo de bus. Los protocolos de bus plantean la configuración del bus en tres o cuatro agrupaciones de líneas. Las tres agrupaciones principales son las líneas de control, líneas de datos y de

dirección. La cuarta agrupación es menos común y es la agrupación de líneas de potencia.

Las líneas de control indican qué componente tiene permiso para utilizar el bus y para qué propósito. Por ejemplo, leer o escribir desde una memoria o un dispositivo de entrada y salida. Estas líneas, también transfieren reconocimientos de solicitudes de bus, interrupciones y señales de sincronización de reloj. Las líneas de datos llevan la información que es necesaria mover de una posición a otra. A estas líneas también se les denomina el bus de datos. Las líneas de dirección indican en qué posición serán leídos o escritos los datos en un dispositivo seleccionado, por ejemplo, en la memoria. Las líneas de potencia proveen la potencia eléctrica necesaria para el dispositivo que lo necesite. Estas líneas no son tan comunes en un bus de transmisión de datos típico.

Una transacción típica de datos en un bus incluye enviar una dirección para leer o escribir, transferir datos desde la memoria a un registro, lo cual es una lectura de memoria y transferir datos desde el registro a la memoria, lo cual es una escritura de memoria. Cada tipo de transferencia es realizado en un lapso denominado ciclo de bus, el cual toma dos pulsaciones del reloj de bus.

Los buses tienen estándares específicos para la sincronización, conectores, especificaciones de señalización y protocolos exactos para su uso. Los buses síncronos están temporizados y funcionan con base en los impulsos del reloj. Cada dispositivo está sincronizado a la tasa de impulsos del reloj, o la tasa del reloj. Cada tiempo del ciclo del bus es el recíproco de la tasa del reloj del bus. Es decir, si el reloj del bus es de 133 MHz, entonces la duración del ciclo será de $1/133\,000\,000$ ns o 7,52 ns. Cualquier desvío en la frecuencia del reloj puede causar problemas, lo cual implica cuán importante es que la

distancia del bus sea corta para evitar estos problemas. Además, el tiempo del ciclo del bus no debe ser más pequeño que, lo que le toma de tiempo el llevar la información a través del bus.

Por lo tanto, la longitud del bus impone restricciones a la tasa de reloj del bus y al tiempo del ciclo de bus. Los buses asíncronos utilizan las líneas de control para coordinar las operaciones y un complejo protocolo de *handshaking* para imponer la sincronización.

Al utilizar un protocolo en lugar del reloj para coordinar las transacciones, permite a los buses asíncronos escalarse mejor con la tecnología y admitir una mayor cantidad de dispositivos.

2.1. Bus interno

En las computadoras personales la terminología de los buses cambia. Estas computadoras tienen un bus interno el cual es comúnmente conocido como bus del sistema, que conecta el CPU, la memoria y cualquier otro componente interno. Este bus está compuesto, generalmente de 50 a algunos cientos de líneas separadas, las cuales están grabadas en la tarjeta de circuito impreso.

Las ventajas de este bus es que la transferencia de datos no sufre de problemas de sincronización, ya que, generalmente es de tamaño corto y los dispositivos están directamente conectados al CPU.

2.1.1. Paralelo

Los buses que transfieren varios bits de datos al mismo tiempo son llamados buses paralelos. Es deseable tener buses anchos porque grandes porciones de datos pueden ser transferidos rápidamente cuando múltiples líneas pueden ser usadas. Los buses paralelos tienen típicamente 8, 16, 32 o 64 líneas de datos. Se describirán los principales buses, ISA y PCI, ya que son los más comunes y se mencionarán algunos ejemplos de otros tipos de arquitecturas a continuación.

2.1.1.1. Industry Standard Architecture (ISA)

El bus ISA es la versión estandarizada del bus que fue usado por IBM en su computadora PC/AT.

Originalmente el bus fue diseñado para procesadores de 8 bits, ya que IBM desarrolló el bus para sistemas basados en el procesador 8088. La versión de 8 bits fue expandida después a 16 bits de ancho de datos.

La versión de 8 bits del bus de IBM tenía 62 líneas de señal incluyendo 8 bits de datos, 20 bits de dirección y señales de control para validar lectura de memoria, escritura de memoria, lectura de dispositivos de entrada y salida, E/S, escritura de E/S, solicitud de interrupción, otorgamiento de interrupción y líneas para acceso directo a la memoria (DMA). El bus fue grabado en la tarjeta madre de la PC, la cual tenía ranuras de conector para insertar las tarjetas de dispositivos E/S. La tarjeta de E/S tenía una pestaña de 31 tiras de oro-plata en cada lado para hacer contacto eléctrico con el conector.

Cuando IBM introdujo la PC/AT basada en el procesador Intel 80286 necesitaron un bus de 16 bits. Para mantener la compatibilidad con los dispositivos existentes decidieron expandir su bus de 8 bits sin disturbar las propiedades mecánicas o eléctricas de la sección de 8 bits del bus. Por lo tanto, las señales adicionales requeridas para el bus de 16 bits fueron puestas como un segundo conector adyacente al primero. La versión del bus de 16 bits tiene 98 líneas de señal, lo cual se traduce en un aumento de 36 líneas adicionales al sistema anterior. Estos buses funcionaban a 8,33 MHz resultando en una tasa de transferencia de datos de 8,33 MB/s para la versión de 8 bits, y una tasa de 16,7 MB/s en la versión de 16 bits.

La arquitectura del bus ISA fue ampliamente usada antes de convertirse en un estándar. IBM desarrolló este bus y lo dejó libre para la industria que estuviera desarrollando tarjetas de E/S y dispositivos acorde a las especificaciones de este bus. Más adelante, IBM quiso introducir un bus más rápido y mejor al mundo de las PC creando el bus Micro Channel o MCA, pero la industria no quiso abandonar el bus previamente creado uniéndose para crear el estándar de bus ISA. De aquí que el bus ISA no es más que el bus desarrollado por IBM para su PC/AT.

El bus ISA es un estándar de bus bastante viejo; sin embargo, es un bus de E/S común incluso hasta hoy. Los buses ISA actuales operan a 33 MHz resultando en una tasa de transferencia de datos pico de 33,3 MB/s, lo cual es suficiente para varios dispositivos periféricos de baja velocidad. El bus ISA continuará existiendo hasta que las tarjetas comunes periféricas sean rediseñadas para un bus más rápido.

2.1.1.2. Peripheral Component Interconnect (PCI)

El bus PCI es un bus de alto rendimiento que sirve para conectar el procesador con el subsistema de memoria y las tarjetas de expansión. Fue introducido por Intel en 1990. Fue poco usado en los sistemas basados en el procesador 486, pero está presente en cada computadora basada en el procesador x86, desde el procesador Pentium. A pesar de que Intel patentó el bus PCI, puso todas las patentes en dominio público para popularizar el bus y para que las compañías pudieran construir dispositivos periféricos sin pagar regalías. Esto hizo al bus PCI muy popular y, también es usado en máquinas que no sean x86.

El bus PCI fue adoptado de primero alrededor de 1994, en tarjetas madre para el procesador Intel Pentium. PCI reemplazó por mucho a las arquitecturas anteriores como el bus EISA y el bus MCA. El bus ISA es el único bus que continúa coexistiendo con PCI debido a la existencia de tarjetas de dispositivos leales aún a ISA que no requieren de la capacidad del bus PCI.

El bus PCI utiliza un protocolo de bus síncrono haciendo que todas las transferencias de datos sean realizadas relativas al reloj del sistema. El reloj es transmitido en el bus en una línea asignada para este.

Han existido tres versiones para el estándar, el PCI en 1990, con una tasa de 33 MHz y 32 bits de ancho, el PCI 2.0 en 1993 y el PCI 2.1 en 1995, con una tasa de 66 MHz y 64 bits de ancho.

La arquitectura inicial del PCI permitió un reloj de 33 MHz para un ancho de banda de datos de 133 MB/s, enviando 32 bits cada 30 nanosegundos. La última revisión del estándar permite 66 Mhz y 64 bits resultando un ancho de

banda potencial de 528 MB/s. La versión de 32 bits usa 120 pines y la versión de 64 bits utiliza 184 pines. El bus PCI es autoconfigurable y soporta el concepto de *plug-and-play*, el cual consiste en conectar un dispositivo y este se configura sin la necesidad de la intervención del usuario. En otras palabras, cada tarjeta agregada contiene información acerca de si misma, la cual el procesador usa para configurar la tarjeta. Las tarjetas PCI están disponibles con niveles de señal de 5 V o 3,3 V. Las tarjetas de 5 V y 3,3 V incluían muescas especiales en diferentes posiciones para que las tarjetas de un nivel de voltaje no se pudieran conectar en el espacio para el otro nivel.

Las líneas de datos y de dirección están multiplexadas en este bus, haciendo que los datos y las direcciones sean enviados en las mismas líneas en diferentes ciclos de reloj de bus.

2.1.1.3. EISA

El bus EISA, o ISA extendido, es un bus ISA de 32 bits aumentado con características de multiprocesamiento. Este no es muy común en PC o máquinas de escritorio, sin embargo, es usado frecuentemente en servidores. Es usualmente utilizado en dispositivos donde la capacidad del bus ISA es inadecuada para manejar todos los dispositivos periféricos. El EISA es capaz de establecer comunicación entre dispositivos sin usar el CPU. El ancho de banda de este bus es de 8,33 MHz por 4 bytes, es decir 33,2 MB/s.

No se le puede considerar como un estándar de arquitectura para la industria, como el nombre lo sugiere dado, que nunca fue popular ni fue un estándar industrial.

2.1.1.4. Video Electronics Standard Association (VESA)

El bus VESA fue un bus rápido diseñado para tarjetas de vídeo rápidas. Ya no es tan popular y fue reemplazado, primero con el bus PCI y recientemente con el bus AGP. Fue a menudo usado como un bus local y solía estar conectado directamente con el bus rápido de CPU-memoria. Este bus es también llamado VL bus que significa VESA local bus. Puede transferir datos a 132 MB/s.

2.1.1.5. Accelerated Graphics Port (AGP)

El bus AGP es una variación del bus PCI personalizado para el adaptador de pantalla de gráficos. Este bus contiene un ancho de datos de 32 bits. El requerimiento de ancho de banda entre el procesador y el subsistema de vídeo siempre ha sido alto. Los juegos en 3D y la interfaz gráfica del usuario (GUI – Graphics User Interface) basados en software siempre se mantienen en una creciente demanda de ancho de banda. Un vídeo de pantalla completa necesita al menos 135 MB/s. El bus VESA y el PCI se usaban para conectar el procesador y el subsistema de vídeo en el pasado, pero los recientes incrementos de requerimientos de ancho de banda necesitaron un bus con ancho de banda alto solo para el subsistema de gráficos. Intel fue el pionero en crear un bus específico para el subsistema de vídeo. Es referido como un puerto, en lugar que un bus dado, que no está diseñado para múltiples dispositivos sino que ha sido diseñado específicamente solo para conectar dos dispositivos, el procesador y el subsistema de vídeo.

Una tarjeta AGP solo puede trabajar con una pantalla. Si una segunda pantalla es necesaria se debe utilizar el adaptador gráfico PCI. Un 4X AGP

funciona a $4 \times 33\text{MHz}$, es decir, 133 MHz, y puede alcanzar un rendimiento de 1 056 MB/s. El bus AGP transfiere datos cuando el rizo de la señal de reloj se alza o se baja.

2.1.2. Serie

Los buses seriales usan la misma línea para transferir diferentes bits de datos de la misma palabra o byte. Típicamente tienen una sola línea de datos y los bits son enviados uno tras otro, como un paquete. Los buses seriales son más económicos que los buses paralelos, sin embargo, los buses paralelos tienen un mayor rendimiento.

2.1.2.1. PCI Express

Es un bus de interconexión de dispositivos E/S que tiene aplicaciones en móviles, computadoras de escritorio, estaciones de trabajo, servidores, computación embebida, y plataformas de comunicación.

Soporta las transacciones familiares de lectura/escritura de memoria, lectura/escritura de E/S y transacciones de configuración de lectura/escritura. La memoria, E/S y el modelo de configuración de líneas de direcciones es el mismo que las líneas de direcciones de PCI y PCI-X. Al mantener el mismo modelo de líneas de direcciones los softwares controladores de dispositivos y los sistemas operativos existentes trabajarán en un sistema PCI Express sin alguna modificación. De hecho, un sistema PCI Express puede arrancar un sistema operativo existente sin cambios en los controladores y aplicaciones. Los conectores y las estructuras de las tarjetas de PCI Express son similares a las de PCI y PCI-X. En otras palabras, PCI Express es compatible para softwares anteriores de PCI y PCI-X.

Para mejorar el rendimiento del bus, reducir el costo total del sistema y aprovechar los nuevos desarrollos en diseño de computadoras se tuvo que rediseñar el PCI Express con respecto a sus buses predecesores. PCI y PCI-X son buses de interconexión paralela en donde muchos dispositivos comparten el mismo bus.

Por otro lado, PCI Express implementa una interconexión serial, del tipo punto a punto, para la comunicación entre dos dispositivos. Múltiples dispositivos PCI Express están interconectados a través del uso de interruptores, lo cual significa que se pueden conectar un gran número de dispositivos juntos en un sistema. Una conexión punto a punto implica una carga eléctrica limitada en el enlace permitiendo a frecuencias de transmisión y recepción escalar a mayores valores. Actualmente, la tasa de datos de transmisión y recepción en el PCI Express es de 2,5 Gbps. Una conexión serial entre dos dispositivos resulta en menos pines por dispositivo, lo cual reduce el circuito integrado del PCI Express, el costo del diseño de la tarjeta y su complejidad. El rendimiento del PCI Express es altamente escalable, aumentando en número de pines y líneas de señal por interconexión dependiendo de los requisitos de los dispositivos a conectarse.

2.2. Bus externo

Se encuentra situado fuera del encapsulado de la computadora.

2.2.1. Paralelo

Contiene dos o más líneas de transmisión conectadas.

2.2.1.1. IEEE 1284

En 1994 se hizo público un nuevo estándar de comunicación utilizando un bus externo paralelo, para poder solucionar problemas de incompatibilidad en el avance de desarrollo de paquetes de software y la conectividad con dispositivos de impresión que pudieran imprimir los datos enviados por estos nuevos paquetes.

En ese tiempo, las impresoras de PC estaban limitadas a una conexión lenta y unidireccional, con la computadora, utilizando un puerto paralelo llamado Centronics inventado en la década de 1960. El puerto paralelo Centronics es un puerto simple de 8 bits con pocas señales de control usadas para condiciones de estatus o error en la impresión, por ejemplo, error con el papel o error de recepción de datos por estar la impresora ocupada.

Las impresoras fueron avanzando al punto en que la habilidad de comunicarse con la computadora fue limitándose seriamente. Las especificaciones del bus paralelo Centronics eran de aproximadamente 2 metros y una tasa de información de 10 a 50 Kbps. Esta tasa no es un problema para transmitir documentos con texto del tipo ASCII que, generalmente son de 2 KBytes por página, sin embargo, era un problema para imprimir imágenes, las cuales podían requerir en ese tiempo hasta 1 000 veces más datos.

Debido a estas limitaciones encontradas en 1991, las empresas Intel, Insight Development, Lexmark y Texas Instruments decidieron desarrollar un estándar abierto para un bus paralelo bidireccional de alta velocidad para solucionar el problema que existía.

Se desarrollaron nuevas características, tales como: el modo de puerto paralelo mejorado, *enhanced parallel port (EPP)*, el modo de puerto de capacidades mejoradas, *enhanced capabilities port (ECP)*, y otras características que se documentaron con diagramas de sincronización y de tiempo. Se lograron incluir mejoras significantes al puerto unidireccional anterior como:

- Soporte bidireccional para PC existentes
- Mayor velocidad (5 Mbps)
- Cables más largos (10 metros)
- Identificación del dispositivo periférico: marca de la impresora, modelo

El estándar IEEE 1284 define un método de señalización para la comunicación paralela bidireccional, completamente entrelazada y asíncrona entre las computadoras y las impresoras u otros dispositivos periféricos. También se establecen nuevas interfaces eléctricas, cables y hardware que proveen el desempeño mejorado.

Soporta cuatro modos de comunicación distintos con la interpretación de la señalización de la interfaz dependiendo del modo en uso. El modo *Compatibility* provee comunicación de computadora a periférico en una manera compatible con la interfaz unidireccional tradicional. El modo *Nibbles and Bytes* provee comunicación de periférico a computadora y puede combinarse con el modo *compatibility* para proveer operación bidireccional. El modo *ECP* provee comunicación bidireccional simétrica, sin el encabezado, utilizado para cambiar los modos de comunicación. El modo *EPP* provee transferencia de datos bidireccional y asimétrica manejada por la computadora.

Además, el estándar define un nuevo controlador de salida y nuevas configuraciones de recepción de entrada, un conector y un cable. Estos nuevos controladores y receptores no solamente son compatibles con la mayoría de implementaciones unidireccionales, con legado, sino que también soporta grandes distancias con mejores márgenes eléctricos.

El nuevo conector puede ser utilizado tanto en el extremo de la PC o en el de la impresora. Esto fue una novedad dado que la mayoría de cables de conexión de PC a impresora utilizaban diferentes conectores con diferentes números de pines en cada extremo. El cable 1284 está rígidamente especificado, en tanto sus parámetros eléctricos como mecánicos, para asegurar su operación a distancias de hasta 10 metros, lo cual fue una gran mejora con respecto a los cables paralelos de 2 metros.

Actualmente, este estándar se utiliza más en la industria de la impresión y ha sido desplazado en los modelos de hogar u oficina por la interfaz USB.

2.2.2. Serie

Este tipo de bus contiene una sola línea de transmisión de datos.

2.2.2.1. Universal Serial Bus (USB)

Es un bus serial popular diseñado para soportar dispositivos periféricos de ancho de banda bajo o medio como: teclados, mouses, palancas de juego, escáneres, impresoras, módems y otros dispositivos de ancho de banda parecido. Las mayores características del bus USB son las siguientes:

- Los usuarios no tienen que configurar interruptores o puentes en tarjetas o dispositivos.
- Los usuarios no tienen que abrir la computadora para instalar el nuevo dispositivo.
- Solo existe un tipo de cable para conectar cualquier tipo de dispositivo.
- Los dispositivos E/S de baja potencia son capaces de recibir su alimentación desde el cable.
- Hasta 127 dispositivos son acoplables a una sola computadora.
- Los dispositivos pueden ser instalados cuando la computadora está encendida (*hot-plug*).
- Es económico.

El sistema USB consiste de un *hub* raíz que se conecta a la computadora o monitor y contiene varios puertos para cualquier variedad de dispositivos periféricos. Hay un cable universal que tiene 4 alambres: dos para datos, uno para alimentación de 5V y otro para tierra. El cable tiene diferentes conectores en la terminal del *hub* y en el terminal del dispositivo para que los usuarios no conecten accidentalmente dos *hubs* juntos. El sistema de señalización usa un cero para indicar una transición de voltaje y un uno para indicar la ausencia de transición de voltaje, resultando en una corrida larga de ceros para una corriente regular de pulsos.

No es necesario reiniciar el equipo después de que un dispositivo esté instalado. Cuando un nuevo dispositivo se conecta, el *hub* raíz detecta este dispositivo e interrumpe el sistema operativo. El sistema operativo revisa si hay suficiente ancho de banda libre para conectar este dispositivo, y si lo hay asigna el nuevo dispositivo a una dirección única entre 1 y 127. Las tarjetas sin inicializar empiezan con la dirección 0. Muchos dispositivos contienen *hubs* incorporados para permitir la conexión a dispositivos USB adicionales. Este

sistema de USB puede ser visto como tuberías de datos desde el *hub* raíz hasta los dispositivos. Cada dispositivo puede separar su tubería en un máximo de 16 dispositivos.

El USB es un bus interrumpido por paquetes. Los paquetes son construidos en tramas y estas son enviadas en el bus. Hay cuatro tipos de tramas y de paquetes. Los cuatro tipos de tramas son de control, isócrono, de carga y de interrupción. Las tramas de control son usadas para darle comandos a los dispositivos, configurarlos y conocer su estado. Las tramas isócronas son para dispositivos de tiempo real como micrófonos o teléfonos que necesitan enviar o recibir datos en intervalos precisos. Las tramas de carga son para transferencias largas a dispositivos tales como impresoras que no tienen requerimientos de tiempo real. Las tramas de interrupción son usadas para comunicarse con dispositivos que necesitan atención sólo infrecuentemente. Los cuatro tipos de paquetes que pueden ir en una trama son: ficha, datos, *handshake*, y especial. Los paquetes de ficha son para el control del sistema. Algunos ejemplos de este tipo son los paquetes SOF (Start of Frame), IN y OUT. Los paquetes SOF marcan el inicio de una trama, los paquetes IN eligen los dispositivos que piden datos y los paquetes OUT anuncian que los datos para los dispositivos van a continuación. La configuración de los dispositivos es hecha por un paquete llamado SETUP (configuración). Los paquetes de datos consisten de un paquete de encabezado, los datos en sí y los códigos de corrección de errores. Los paquetes de *handshake* indican la recepción de datos correctos, error en algún paquete recibido o una solicitud STALL que indica que un punto final de entrega fue detenido.

El *hub* raíz transmite una nueva trama cada $1 \pm 0,5$ ms para mantener a todos los dispositivos sincronizados. Una trama puede consistir de uno o varios

paquetes. Si no hay algún trabajo por efectuar, el paquete SOF es el único en la trama y es el utilizado para sincronizar.

El estándar USB fue formulado alrededor de 1990, pero los puertos USB iniciaron a aparecer en las PC alrededor de 1997. El USB original tiene un ancho de banda pico de 1,5 MB/s o 12 Mbps. El USB 2.0 fue presentado en abril del 2000 y puede proveer una tasa de transmisión de datos de hasta 480 Mbps. El USB 3.0 fue presentado en noviembre 2008, con una tasa máxima de hasta 5 Gbps. El USB 3.1 fue presentado en julio de 2013, con una tasa máxima de hasta 10 Gbps.

2.3. Primera generación

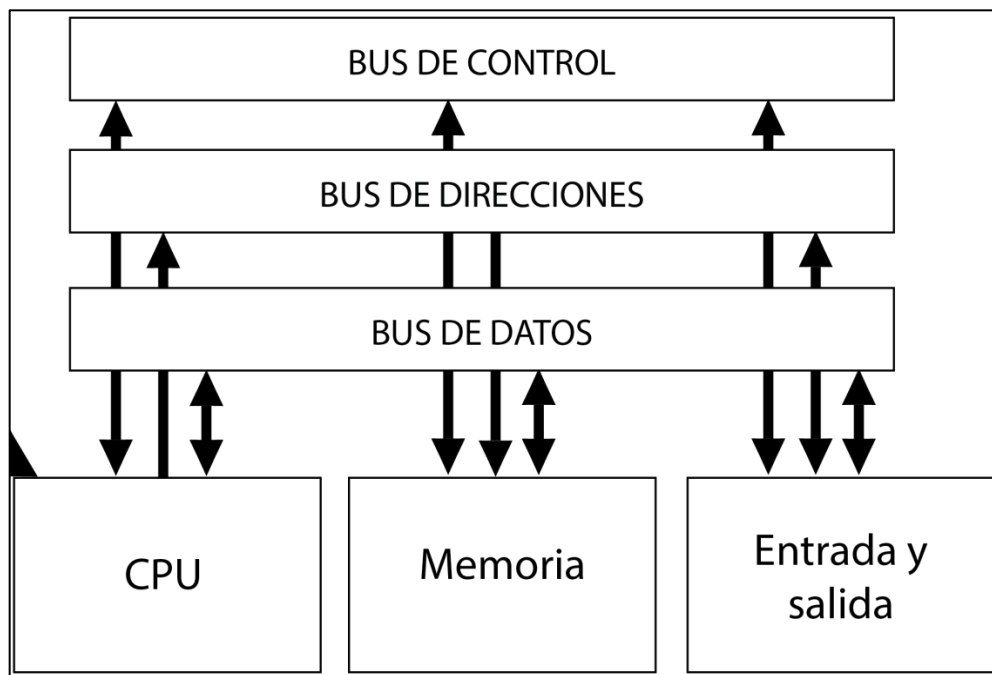
En las primeras computadoras, los buses eran una agrupación de cables que conectaban la memoria de la computadora con los dispositivos periféricos. Casi siempre había un bus para la memoria y uno o más buses separados para los periféricos. Estos eran accedidos por instrucciones separadas con sincronización y protocolos totalmente diferentes.

Una de las primeras implicaciones fue el uso de interrupciones. Los primeros programas realizaban operaciones de E/S esperando en un bucle a que los periféricos estuvieran listos, lo cual generaba una pérdida de tiempo y dificultad en la realización de otras tareas que podía llevar a tener pérdida de datos. Por lo tanto, se hizo que los periféricos interrumpieran al CPU y que estas interrupciones fueran priorizadas por la importancia en el uso de tiempo del periférico y, porque el CPU solo puede ejecutar código de un periférico a la vez.

Se introdujo la idea de controladores de canal que esencialmente se dedicaban a manejar la entrada y salida en un bus dado. Estos tenían la tarea de manejar todas las operaciones del bus internamente, ya que eran como pequeñas computadoras, moviendo los datos a otro lado cuando el CPU estaba ocupado, usando así las interrupciones solo cuando era necesario. Esto redujo en gran manera la carga del CPU y proveyó un mejor rendimiento del sistema completo.

La memoria y los buses de E/S se pueden combinar para crear un bus de sistema unificado. De esta forma un solo sistema mecánico y eléctrico puede ser usado para conectar muchos de los componentes del sistema, si no es que todos para algunos casos.

Figura 2. **Diagrama de bloques de un bus de sistema**



Fuente: elaboración propia.

En 1969 se implementó una mejora en el uso de buses. Se mapearon los dispositivos periféricos en el bus de memoria para que los dispositivos de entrada y salida aparecieran en espacios de memoria. La comunicación fue controlada por el CPU quien tenía datos de lectura y escritura desde los dispositivos como si fueran bloques de memoria, usando las mismas instrucciones siendo todo sincronizado por un reloj central, controlando la velocidad del CPU. Aun así, los dispositivos interrumpían al CPU al señalar en pines separados del mismo CPU. Estos buses simples tuvieron un gran problema en computadoras de uso general porque todos los dispositivos en el bus tenían que comunicarse al mismo tiempo, ya que compartían el mismo reloj. Por ejemplo, cada tarjeta de expansión requiere muchos pines para configurar direcciones de memoria, direcciones de E/S, prioridades de interrupción y números de interrupción, por lo tanto, es muy difícil configurarlos.

2.4. Segunda generación

Estos problemas se lograron solucionar al separar la computadora en dos partes, el CPU con la memoria por un lado, y todos los demás dispositivos por el otro. Un controlador de bus aceptaba datos del lado del CPU para ser movidos al lado de los periféricos. Esto permitió que el CPU y la memoria trabajaran separados del bus de dispositivos. Los dispositivos en este bus podían comunicarse entre ellos sin la intervención del CPU. Esto llevó a un desempeño mejor, pero requirió que las tarjetas fueran mucho más complejas. Estos buses mejoraron los problemas de velocidad al ser más grandes en términos del ancho del bus de datos, siendo el ancho de los de primera generación de 8 bits y para la segunda generación de un ancho de 16 o 32 bits, así como también agregando configuración de software para suplantar o reemplazar los pines. Estas configuraciones de software luego fueron estandarizadas con el nombre de *Plug-n-play*.

A pesar de todas estas nuevas mejoras todos los dispositivos en el bus, aún tenían que comunicarse a la misma velocidad.

A pesar de que el CPU y la memoria estaban separados, el aumentar su velocidad perjudicaba al bus de dispositivos. Esto llevó a que el sistema se quedara a la espera de datos. Un ejemplo particular de este problema fue que las tarjetas de video rápidamente se quedaron lentas, incluso el reciente sistema de bus como el PCI y las computadoras empezaron a incluir la tecnología AGP solo para poder emparejar las tarjetas de video con la velocidad del CPU. Para el 2004, la tecnología AGP fue pasada otra vez por nuevas tarjetas de video de alto rendimiento y por otros periféricos y fue reemplazado por el reciente bus PCI Express.

En la actualidad hay muchos dispositivos externos que utilizan sus propios sistemas de bus. Por lo que, en una máquina típica se pueden encontrar alrededor de cinco buses diferentes capaces de soportar varios dispositivos.

2.5. Tercera generación

Los buses de tercera generación han estado emergiendo al mercado desde alrededor del 2001. Tienden a ser muy flexibles en términos de conexiones físicas permitiéndoles ser usados tanto como buses internos como también, para realizar conexiones entre diferentes máquinas. Esto último puede llevar a problemas complejos cuando se intenta dar servicio a tantas solicitudes y la mayoría del trabajo necesario se lleva a cabo por diseño de software que es opuesto al asunto de hardware en sí.

En general, los buses de tercera generación tienden a verse más como una red que como un bus, con un encabezado de protocolo superior ahora

necesario en comparación con sistemas anteriores y al mismo tiempo permitiendo que múltiples dispositivos usen el bus a la vez.

3. PROTOCOLOS DE COMUNICACIÓN

Un protocolo es un conjunto de instrucciones, normativas o reglas que posibilitan a distintos elementos, que forman parte de un sistema, establecer comunicaciones entre sí intercambiando información.

Los protocolos de transmisión instituyen los parámetros que determinan cuál es la semántica, y cuál es la sintaxis, que se deben emplear en un proceso de comunicación. Las reglas fijadas por el protocolo, también permiten recuperar los eventuales datos que se pudieran perder en la comunicación.

3.1. Sistemas de comunicación

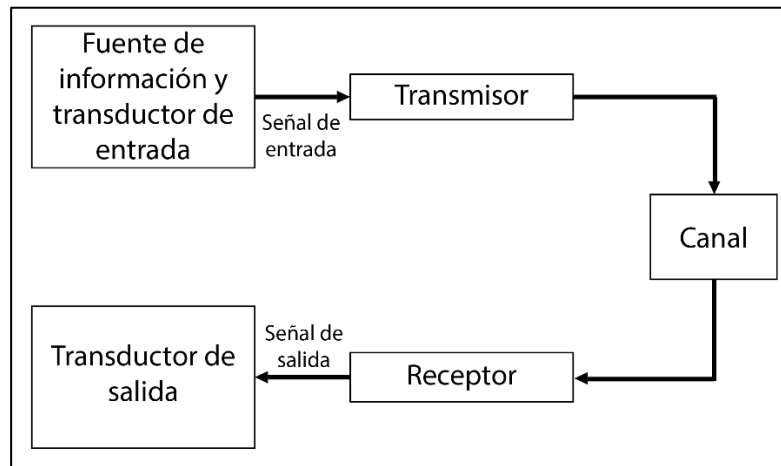
El propósito general de un sistema de comunicación es transferir información de un punto en el espacio y tiempo, llamado fuente, a otro punto denominado el destino del usuario. La información que se quiere transmitir, generalmente no se encuentra en forma eléctrica, por lo tanto, un transductor en la entrada es requerido para convertir el mensaje en su forma natural a una cantidad eléctrica variable en el tiempo, lo cual se le llama la señal de mensaje. En el lado del receptor, otro transductor convierte la forma de onda eléctrica en un mensaje entendible.

La fuente de información y el punto de destino, generalmente están separados en el espacio. La conexión entre la fuente y el receptor es denominada canal y provee una conexión eléctrica. Este canal puede estar hecho de varias formas, como un enlace de radio de microonda a través del espacio libre, por un par de alambres o por fibra óptica. Sin importar el medio en

que esté constituido el canal siempre habrá degradación en la señal eléctrica. Esta degradación es la distorsión en la señal debido a imperfecciones en el canal y a señales eléctricas indeseadas, llamadas ruido, y también por interferencia de otras señales.

Estas últimas son los problemas más comunes en una comunicación eléctrica. Un sistema de comunicación se diseña para disminuir estos problemas y poder asegurar la transmisión de la información de manera confiable.

Figura 3. **Modelo de un sistema de comunicación**



Fuente: SHANMUGAM, K. Sam. *Digital and Analog Communication Systems*. p. 2.

El intercambio de información en un sistema de comunicación compuesto por un emisor y un receptor puede establecerse en una sola dirección o en ambas. En las telecomunicaciones estos tipos de intercambio de información o sistemas de comunicación, llevan el nombre de comunicación simplex o semidúplex o dúplex, del inglés *half-duplex* o *full-duplex* respectivamente.

El término dúplex se refiere a que dos elementos, que estén conectados, pueden comunicarse el uno con el otro en ambas direcciones.

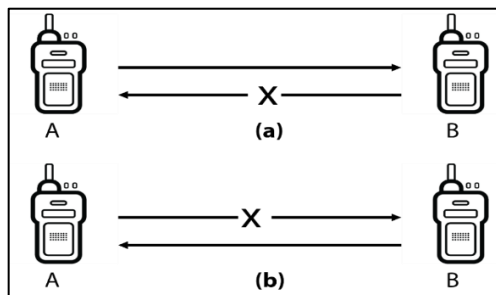
3.1.1. *Half-duplex o simplex*

El sistema de comunicación simplex provee comunicación entre dos dispositivos en cualquiera de las dos direcciones, pero solo una a la vez. Cuando un dispositivo empieza a recibir información debe de esperar a que termine de recibir para enviar información al primer dispositivo.

Este tipo de comunicación se utiliza, comúnmente, en las radios de policías, en agentes de seguridad, taxis y otros. Debido a que ambos dispositivos transmiten en la misma frecuencia, es común ver dispositivos de este tipo con diferentes frecuencias para comunicarse con otros dispositivos.

El beneficio de utilizar un sistema de comunicación simplex es que se ahorra ancho de banda, ya que se utiliza una sola frecuencia. El problema que presenta el uso de este sistema es que si dos o más dispositivos transmiten en un mismo canal, pueden suceder interferencias y perderse el mensaje.

Figura 4. **Sistema de comunicación simplex**



Fuente: elaboración propia.

En la figura 4 (a) el dispositivo A envía información al dispositivo B y este último no puede transmitir al dispositivo A. En la figura 4 (b) el dispositivo A recibe del dispositivo B, pero no puede transmitirle a éste último.

3.1.2. Full-duplex o dúplex

En un sistema dúplex, también se puede establecer comunicación en ambas direcciones, pero con la ventaja de realizarlo simultáneamente. Una forma de realizar este tipo de comunicación es utilizar dos frecuencias, una de recepción y otra de transmisión. Este tipo de configuración se le llama dúplex por división de frecuencia.

Dúplex tiene más ventajas que simplex. No existe la posibilidad de que los mensajes colisionen haciendo que no se pierda tiempo retransmitiendo el mensaje y no hay necesidad de esperar que se termine de recibir un mensaje para enviar otro, todo se hace simultáneamente.

Ejemplos de este sistema son las telefonías fijas y móviles.

3.2. Redes de comunicación

Una red es la interconexión de dispositivos que deben comunicarse a través de un par trenzado de alambres, cable coaxial, fibra óptica, ondas electromagnéticas o cualquier otro medio.

Las redes están organizadas en una serie de capas o niveles, con el objetivo de reducir la complejidad de su diseño. El propósito de una capa es ofrecer ciertos servicios a las capas superiores para la comunicación. Se

establecen reglas y convenciones a utilizarse en una transferencia de información.

Al conjunto de capas y protocolos se le denomina arquitectura de red y el modelo de referencia más utilizado para arquitecturas de red es el modelo de interconexión de sistemas abiertos, comúnmente conocido como modelo OSI.

3.2.1. Modelo OSI

Es un estándar unificado de arquitecturas de sistemas en red desarrollado por la Organización Internacional de Normalización (ISO), y el Comité Consultativo Internacional de Telégrafos y Teléfonos (CCITT), actualmente llamado Sector de Normalización de Comunicaciones (ITU-T).

El modelo OSI está compuesto de siete capas, las cuales se muestran en la figura 5.

Figura 5. Capas del modelo OSI



Fuente: elaboración propia

La capa física se ocupa de la transmisión de bits a lo largo de un canal de comunicación. En esta se definen las características eléctricas y físicas de la transmisión. Se asegura que cuando se envíe un 1 o un 0 se reciba en el destino el mismo dato enviado. Se asigna un valor en voltios para un 1 y otro valor para un 0. Se define también, la configuración eléctrica de los conectores de la red.

La capa de enlace de datos transforma un medio de transmisión común en un medio de transmisión sin errores para conectarlo a la capa de red. Configura al transmisor de forma que pueda ordenar los datos para obtener tramas de información y transmitirlos: de manera secuencial, incluyendo tramas para asistir en la fiabilidad de la transmisión.

La capa de red encamina los paquetes de datos del origen al destino a través de la red. En esta capa se crean rutas utilizando algoritmos de enrutamiento que velan por encontrar el camino más rápido, seguro y disponible para la transmisión. Aquí se controla el tráfico de la red y se gestiona para optimizar el uso de los recursos.

La capa de transporte se encarga de aceptar los datos de la capa de sesión, la cual viene de los usuarios, dividiendo los datos en unidades más pequeñas, pasándolos a la capa de red y asegurándose que todos lleguen correctamente al otro extremo.

La capa de sesión permite que los usuarios de diferentes dispositivos puedan establecer sesiones de comunicación entre ellos, gestionando el control del diálogo y permitiendo que la información vaya en dos direcciones al mismo tiempo.

La capa de presentación se ocupa de los aspectos de sintaxis y semántica de la información que se transmite. Comprime los datos para reducir el número de bits para la transmisión, así como también, aplica criptografía necesaria frecuentemente, por razones de autenticación y privacidad.

La capa de aplicación se encarga de que dos dispositivos completamente distintos puedan entablar una comunicación eliminando las restricciones de hardware. Esta capa es con la que los usuarios interactúan.

3.3. QoS—*Quality of Service*, desempeño de transmisión de datos

En la actualidad, el acceso a internet y el intercambio de datos ha crecido de forma significativa y ha presentado nuevos desafíos para la comunicación de datos eficiente. QoS es un tipo de desempeño en redes que asigna recursos en interruptores y enrutadores para que los datos lleguen a sus destinos de forma rápida, consistente y confiable.

A medida que las aplicaciones demandan cada vez más ancho de banda y bajo retardo, QoS se está convirtiendo en un criterio de adquisición prioritaria para el hardware destinado a interconexión entre dispositivos.

Las características más comunes, que busca mejorar QoS, son las tasas de error, las tasas de información, el rendimiento del sistema, retardo de datos, disponibilidad, razón de señal a ruido, interferencia y otros.

Existen pocas formas de proveer QoS en las redes. La aproximación más simple es la de asignar más ancho de banda a la red, lo cual es conocido como una reingeniería de la red. También se pueden proveer características y

capacidades como la priorización de datos, formación de cola de espera, evitar congestión y manejo del tráfico.

Estas mejoras han creado competitividad en los fabricantes de hardware para redes de área local, proveyendo interruptores de red más rápidos y con precios comparables a los existentes. En general, la reingeniería de la red es la solución más utilizada, debido a que muchos fabricantes mejoran sus productos solo utilizando el software. En redes de área amplia es impráctico aumentar el ancho de banda por razones económicas.

3.4. Protocolos y tecnologías para transmisión de datos

Actualmente, el uso de dispositivos de almacenamiento externo se ha popularizado por lo que ha sido necesaria la implementación de tecnologías de transmisión de datos a dispositivos externos a alta velocidad debido a las grandes cantidades de datos.

A continuación se presentan algunas de estas tecnologías.

3.4.1. PCI Express

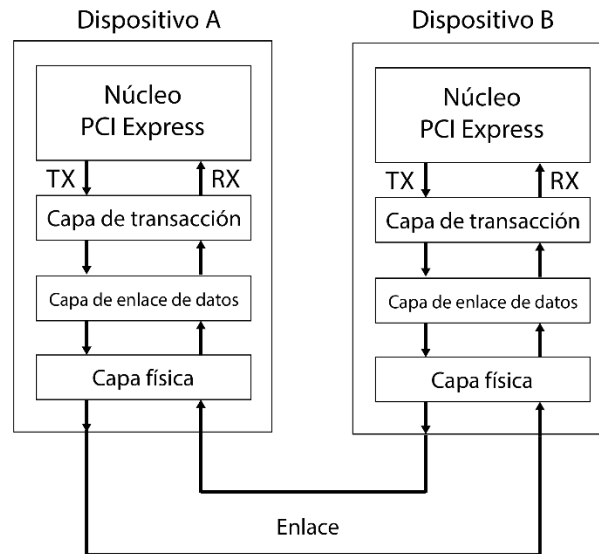
Como se mencionó anteriormente, PCI Express es una interconexión de E/S serial de propósito general, con un estándar industrial de alto rendimiento diseñado para el uso en empresas, plataformas de escritorio, móviles, comunicaciones y sistemas embebidos. Implementa una conexión serial punto a punto para la comunicación entre dos dispositivos. Múltiples dispositivos PCI Express están interconectados a través del uso de interruptores, lo cual significa que se puede conectar una gran cantidad de dispositivos unidos en un sistema.

PCI Express presenta características importantes que proveen mejoras en la interconexión de dispositivos. La comunicación a través de la interconexión serial se logra usando un protocolo de comunicación basado en paquetes. PCI Express admite conectar dispositivos en modalidad *Hot Plug / Hot Swap*. Las características avanzadas de gestión de potencia permiten diseñar aplicaciones móviles de baja potencia. Utiliza manejo de errores del tipo RAS (*Reliable, Available, Serviceable*), que ofrece confiabilidad, disponibilidad y utilidad, lo cual hace a PCI Express adecuado para aplicaciones robustas de propósito superior en servidores. Todas estas características se logran presentar en una configuración de pocos pines reduciendo el costo del sistema.

Su ancho de banda es escalable hasta los 16 Gbps a partir de su tasa de reloj de 2,5 GHz con mayores tasas de transferencia en el futuro usando tecnologías de señalización de alta frecuencia. Soporta múltiples anchos de líneas de interconexión a través de las configuraciones agregadas de 1, 2, 4, 6, 12, 16 y 32 líneas para acoplar anchos de banda necesarios en diferentes aplicaciones. En general, estas características proveen alta escalabilidad y compatibilidad con muchos dispositivos.

PCI Express usa un protocolo de capas basado en paquetes que consiste en una capa de transacción, una capa de enlace de datos y una capa física.

Figura 6. **Arquitectura de capas del PCI Express**



Fuente: BUDRUCK, Ravi, et.al. *PCI Express System Architecture*. p. 155.

La capa de transacción maneja el empaquetado y el desempaqueado de los datos, así como también el tráfico de mensajes de estado. La capa de enlace de datos secuencía estos paquetes de la capa de transacción, *Transaction Layer Packets* (TLP), y se asegura de que son entregados de forma segura entre los dos extremos (dispositivos A y B). Si un dispositivo transmisor envía un TLP a un dispositivo receptor remoto y un error de verificación de redundancia cíclica, *Cyclic Redundancy Check* (CRC), es detectado, y el dispositivo transmisor recibe una notificación de regreso. El dispositivo transmisor reenvía el TLP automáticamente. Con este procedimiento PCI Express asegura una tasa baja de errores de bit.

La capa física está dividida en dos partes. La capa física lógica contiene compuertas lógicas para procesar los paquetes antes de transmitirlos al enlace y para procesar los paquetes del enlace a la capa de enlace de datos. La capa

física eléctrica es la interfaz análoga de la capa física y consiste de controladores y receptores diferenciales por cada carril.

3.4.2. eSata

Es una tecnología de transmisión de datos en forma serial de conexión externa a la PC, desarrollada después del bus de datos Serial Advanced Technology Attachment (SATA) el cual reemplazó al bus paralelo ATA que se utilizó mucho en la década de los noventa.

El bus SATA tiene un largo máximo de 1 metro y solo es de uso interno. El bus del eSATA es de 2 metros y en su diseño están contemplados los efectos de interferencia y susceptibilidad electromagnética y de descarga electrostática.

En las características eléctricas se encuentra que el voltaje utilizado en la transmisión es de 400 a 500 mV, y la sensibilidad mínima del receptor es de hasta 240 mV. Dado que muchos discos duros fueron diseñados para la tecnología SATA interna, los niveles de voltaje no empatan con los usados en eSATA, por lo tanto se utiliza un circuito integrado buffer para acoplar los niveles de voltaje.

El ancho de banda de SATA es de 1,5 Gbps o 3 Gbps. Para eSATA se ha logrado duplicar esta velocidad y puede llegar hasta los 6 Gbps.

La conectividad con la PC se puede lograr utilizando un puerto PCMCIA, el cual ya ha sido reemplazado por el puerto PCI Express. Este puerto es de gran utilidad y confianza para poder conectar dispositivos externos como discos de almacenamiento.

Una de las grandes aplicaciones de eSATA es en las videograbadoras digitales, ya que se genera mucho contenido de vídeo en alta definición se requieren dispositivos de almacenamiento grandes y es aquí donde la utilidad de una conexión eSATA ha adquirido popularidad.

Otra aplicación es en la conexión de una red en el hogar, donde varias computadoras pueden almacenar datos en una torre de discos duros conectado a un *host* por medio de una conexión eSATA.

3.4.3. Firewire o estándar IEEE 1394

Firewire es un protocolo serial de alta velocidad que provee conexión rápida de dispositivos periféricos de ancho de banda alto como canales de conferencias de audio y vídeo, cámaras de vídeo, VCR, CD ROM, DVD y otros. Los CD ROM y los discos duros son conectados comúnmente usando buses ATA/IDE, pero el estándar IEEE 1394 ha ido reemplazando estos buses.

Las características eléctricas de este protocolo presentan dos versiones de cables y conectores Firewire, uno con 6 alambres y otro con 4 alambres. La versión de 6 alambres está formada por 2 alambres de potencia y 4 alambres agrupados en dos pares para señales. La versión de 4 alambres no tiene alambres de potencia. Esta última versión es para dispositivos nodos sin otros dispositivos conectados, especialmente los dispositivos de mano. Cuando el bus de 6 alambres es usado, el bus de potencia es propagado y dispositivos de baja potencia pueden tomar potencia de este cable.

Todos los dispositivos en conjunto pueden consumir hasta 60 watts máximo. Se pueden conectar hasta 63 dispositivos. Todos los dispositivos se

pueden conectar en configuración punto a punto y todas las transferencias se realizan como tal.

La tasa de información pico, para este bus, es de 400 Mbps. Los dispositivos de origen y de destino, involucrados en la transferencia, pueden negociar si transmiten a 100, 200 o 400 Mbps.

Para poder conectar distintos dispositivos se necesita una configuración estricta de memoria de solo lectura con ciertos requisitos especiales para configurar las conexiones y cargar el controlador de dispositivo correcto. Los identificadores de dispositivos son asignados de forma dinámica. La adición o remoción de un dispositivo resulta en una reconfiguración automática de direcciones.

La distancia de nodo a nodo no puede ser más larga de 4,5 metros y no pueden haber más de 16 saltos.

El protocolo IEEE 1394 es recomendado para todos los dispositivos periféricos que necesiten un ancho de banda alto y conectividad *Plug and Play*, la cual puede realizarse cuando el bus está en operación completa.

Actualmente, la tecnología Thunderbolt ha reemplazado al bus Firewire en las máquinas de Apple desde el 2011.

3.5. Protocolos y tecnologías de transmisión de vídeo

Se presenta DisplayPort, ya que representó un avance considerable evolutivo en la transmisión de vídeo.

3.5.1. DisplayPort

Es una tecnología de transmisión de vídeo introducida en el 2008 que actualmente es el reemplazo de tecnologías pasadas de moda, como el DVI y el VGA. Ahora se está construyendo en muchas tarjetas de PC, unidades de procesamiento de gráficos (GPU) y controladores de monitores. Utiliza un protocolo digital que transmite la información por paquetes de datos de forma similar a los estándares de comunicación PCI Express, USB y SATA. Está diseñado para desplegar imágenes de alta calidad utilizando baja potencia, mejorando el tiempo de vida de la batería de la computadora, proveyendo alto desempeño y al mismo tiempo compatibilidad con equipos existentes.

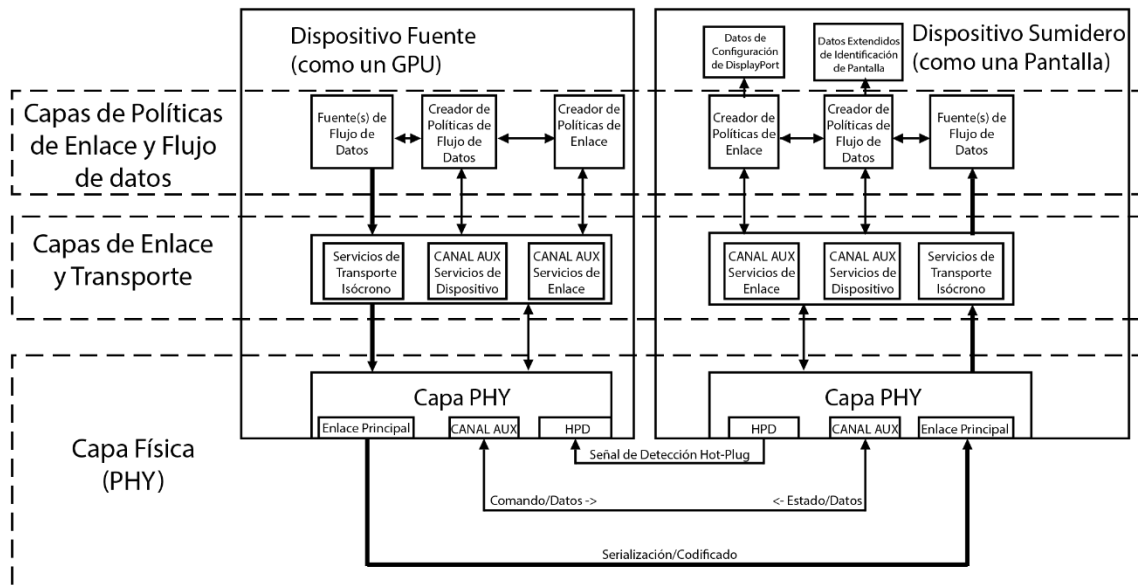
Sus aplicaciones están en pequeños espacios como en computadoras portátiles muy delgadas y en tarjetas de gráficos con espacio para conectores pequeños, entregando al mismo tiempo un rendimiento de visualización de imágenes de alto nivel en aplicaciones que así lo necesiten. Permite altas resoluciones, las más rápidas frecuencias de actualización de líneas verticales en la pantalla y la mayor cantidad de bits por pixel, o profundidad de color, utilizando cables estándar.

DisplayPort tiene características y capacidades únicas que permiten nuevos usos y tipos de pantallas. Los usuarios de PC no necesitan reemplazar sus equipos dado que existen adaptadores sencillos que permiten conectar

dispositivos con DisplayPort a pantallas o proyectores que usan viejas tecnologías como DVI, HDMI y VGA.

DisplayPort utiliza un protocolo por capas para el flujo isócrono de datos de transporte de audio-vídeo, A/V.

Figura 7. Capas física, enlace y transporte del DisplayPort



Fuente: VESA. *VESA DisplayPort Standard*. p. 31.

El flujo de datos A/V es recibido por la fuente y regenerado por el sumidero. El creador de políticas de flujo de datos administra el transporte del flujo de datos. El creador de políticas de enlace es el responsable de establecer la ruta de los datos y mantiene el enlace sincronizado. La capa de transporte es la interfaz de datos entre la fuente y el sumidero, incluye el empaquetado de los datos y la inclusión de otros datos de conexión entre los dispositivos. La capa física involucra la interfaz eléctrica.

Existen dos tipos de transporte de datos en el DisplayPort. En la versión 1.1 de DisplayPort se definió el transporte de flujo individual, *Single Stream Transport* (SST), para usarse entre una única fuente y un dispositivo sumidero. En la versión 1.2 se agregó la opción de transporte de flujo múltiple, *Multiple Stream Transport* (MST), permitiendo transportar hasta 63 flujos de datos A/V a través de una única conexión DisplayPort. El modo MST permite a múltiples dispositivos fuente y sumidero compartir una única conexión. Este modo es particularmente útil para computadoras portátiles que tienen espacio limitado para conectores.

El cable del DisplayPort es parte de la capa física junto con las especificaciones eléctricas. Contiene cuatro carriles de datos con un par de alambres polarizados cada uno, un carril de canal auxiliar también con un par de alambres polarizados cada uno, un par de alambres polarizados establecidos para potencia y un carril de detección de *hot-plug*.

DisplayPort contiene diferentes especificaciones eléctricas para su correcto funcionamiento. Utiliza una señal diferenciada de bajo voltaje acoplado en AC, una señal por defecto con amplitud en la fuente de 400 mV pico a pico y una señal por defecto de preénfasis a 0 dB utilizada para mejorar la relación de señal a ruido, la cual puede ser aumentada como resultado de un acoplamiento en el enlace a la hora de la operación inicial luego de haber detectado errores en los datos. Este último proceso se usa para compensar las pérdidas en el cable o conectores para asegurar un transporte de datos libre de errores.

La tasa de transferencia de información puede modificarse al seleccionar diferentes opciones. En la tabla I se presentan estas opciones.

Tabla I. **Selección de tasa de bits en el enlace principal**

Configuración del enlace principal	Tasa cruda de bits (incluyendo el encabezado de codificación) en Gbps	Rendimiento de ancho de banda de la aplicación en Gbps
1 carril	1,62, 2,7, 5,4	1,296, 2,16, 4,32
2 carriles	3,24, 5,4, 10,8	2,592, 4,32, 8,64
4 carriles	6,48, 10,8, 21,6	5,184, 8,64, 17,28

Fuente: WILEY, Greg. *Advances & Challenges in HD Interconnects*. p. 17.

La potencia del DisplayPort es de 1,5W usando 3,3 V y 500 mA. Esta potencia se utiliza para alimentar adaptadores de pantalla cuando se conecta un DisplayPort a un VGA, DVI o HDMI, para cables activos usados en largas distancias, para cables híbridos como fibra óptica o para hubs de pantallas que realizan conexiones multipantalla.

Existen dos tipos de conectores, el estándar de DisplayPort, que es muy parecido al USB y el mini-DisplayPort que fue introducido por Apple.

4. TECNOLOGÍA THUNDERBOLT

Es una tecnología revolucionaria de E/S, desarrollada por Intel, soporta pantallas de alta resolución y dispositivos que requieren de transmisión de datos de alto desempeño a través de un puerto compacto y simple.

Existen muchos productos en la actualidad que soportan esta tecnología y su uso se pronostica de demanda creciente por su gran utilidad. Actualmente se encuentra en computadoras, dispositivos de almacenamiento masivo, adaptadores de A/V, videocámaras, tarjetas madre y tarjetas de expansión.

La visión de la tecnología Thunderbolt es: mover información más rápido, simplificar la conexión entre dispositivos y fomentar nuevas formas de construir y utilizar las PC.

Para finales del 2015 se tienen contabilizadas 100 millones de computadoras con tecnología Thunderbolt.

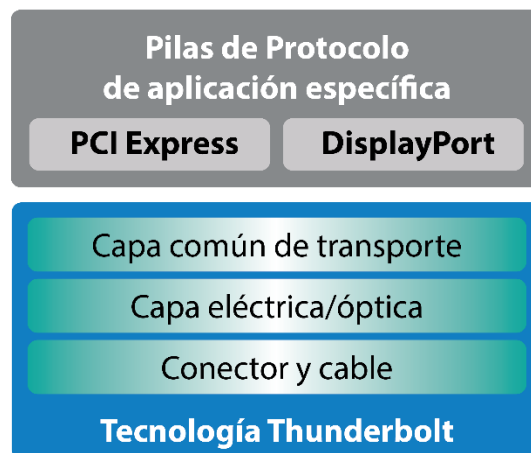
4.1. Características

Thunderbolt es la conexión más versátil y más rápida hacia y desde la PC, que soporta simultáneamente pantallas de alta resolución y dispositivos de datos de alto desempeño a través de un solo puerto compacto, ideal para laptops pequeñas.

La interfaz toma las tecnologías existentes PCI Express y DisplayPort, uniéndolas en una sola señal, utilizando un controlador desarrollado por Intel.

PCI Express tiene la flexibilidad de conectarse a casi cualquier tipo de dispositivo. DisplayPort puede manejar pantallas con resoluciones mayores a 1 080 pixeles y hasta 8 canales de audio simultáneamente. La unión de estos dos protocolos permite extender, en sentido figurado, el bus de datos interno de la PC hacia el periférico.

Figura 8. **Arquitectura de la tecnología Thunderbolt**



Fuente: INTEL CORPORATION. *Technology Brief*. p. 2.

La capa física es la responsable del mantenimiento del enlace incluyendo la detección *hot-plug* y la codificación de los datos para proveer una transferencia de datos altamente eficiente. Esta capa física ha sido diseñada para introducir muy pocos datos de encabezado, haciendo más eficaz la tasa de transmisión de datos.

El corazón de la arquitectura del protocolo de Thunderbolt es la capa de transporte. Esta está diseñada para alto desempeño y baja potencia. Utiliza un formato de paquetes con encabezado pequeño junto con soporte QoS flexible,

que permite la multiplexación de transacciones PCI Express junto con comunicación del tipo DisplayPort, isócrona, a través del mismo enlace. Tiene también un protocolo de sincronización de tiempo que permite a los productos Thunderbolt conectados en un huésped, sincronizar su tiempo a una diferencia de 8 ns entre cada uno

Los protocolos PCI Express y DisplayPort son mapeados en la capa de transporte. Este mapeo lo realiza un adaptador de protocolos responsable de la encapsulación eficiente de la información del protocolo mapeado en los paquetes de la capa de transporte. Estos paquetes pueden pasar por múltiples controladores Thunderbolt de los diferentes dispositivos conectados. La ventaja de hacer el mapeo de protocolos es que los dispositivos aparecen en la PC huésped como dispositivos PCI Express o DisplayPort, posibilitando así el uso de controladores estándar ya disponibles en muchos sistemas operativos.

A diferencia de otras arquitecturas de E/S basadas en buses, cada puerto Thunderbolt en una computadora es capaz de proveer el ancho de banda completo del enlace en ambas direcciones sin compartir el ancho de banda entre puertos o entre direcciones de ida y regreso.

Está especialmente diseñado para cumplir las demandas de creadores de contenido HD. Algunas ventajas de esta tecnología en la edición de vídeo es que los creadores de vídeo pueden dar mayor uso a su creatividad usando dispositivos de captura y mezcla de A/V con alto requerimiento de ancho de banda; además de obtener bajo retardo y una alta precisión en sincronización de tiempo para el procesamiento de A/V en tiempo real. Los archivos largos con contenido de A/V se transfieren tan rápido que se toma menos tiempo en ver y editar vídeos. Se pueden hacer copias de seguridad y restaurar los datos más rápido disminuyendo los tiempos de espera de lectura de contenido archivado.

4.1.1. Primera versión de Thunderbolt

Esta versión fue puesta en el mercado en el 2011, y consiste de dos rutas de datos de 10,3 Gbps dúplex. Una película de larga duración promedio puede ser transmitida en menos de 30 segundos utilizando Thunderbolt.

Apple fue el primer cliente que utilizó la tecnología Thunderbolt en sus laptops MacBook Pro.

4.1.2. Thunderbolt 2

Esta versión fue puesta en el mercado a finales del 2013, y puede transportar información a 20 Gbps.

En el 2014 se agregó la funcionalidad de crear redes, habiendo sido incluida esta opción en el sistema operativo para computadoras Apple OS X Mavericks. Se desarrolló un software que permite realizar conexiones de PC a PC, como también de PC a Mac utilizando Thunderbolt 2 y conexión 10Gb Ethernet.

4.1.3. Thunderbolt 3

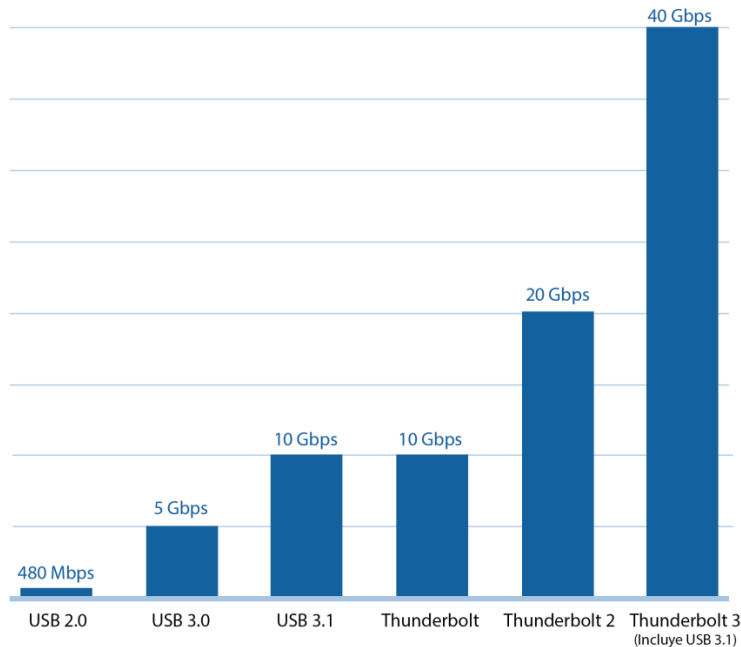
Esta última versión fue puesta en el mercado en el 2015 y tiene varias mejoras realizadas al Thunderbolt 2. Utiliza un conector USB-C que puede transferir a una tasa de 40 Gbps, el cual establece la conexión más versátil y rápida a cualquier puerto, pantalla o dispositivo de datos. Esto permite crear, por primera vez, un puerto de computadora que puede conectarse a cualquier dispositivo Thunderbolt, a cualquiera de los billones de dispositivos USB.

Un solo cable ahora provee cuatro veces el ancho de banda para transmisión de datos y dos veces el ancho de banda de vídeo de cualquier otro cable de PC, mientras que también tiene la opción de actuar como fuente de potencia. Asimismo, puede conectarse dispositivos externos de gráficos. Puede transmitir 4 carriles de PCI Express Gen 3 y 8 carriles de DisplayPort 1.2.

Soporta transmitir vídeo a dos pantallas con resolución 4K a 60 Hz (4 096 x 2 160 pixeles), a una pantalla con resolución 5K a 60 Hz (5 120 x 2 880 pixeles) o a una pantalla con resolución 4K a 120 Hz, utilizando un solo cable. Provee una potencia de alimentación de 100W (20V – 5A) para cargar baterías y una potencia de 15W para alimentar dispositivos. También integra un controlador huésped USB 3.1.

Thunderbolt 3, también permite establecer redes bajo el protocolo 10Gb Ethernet. Este protocolo utiliza tramas Ethernet a una tasa de 10 Gbps. La red a establecerse debe ser del tipo *peer-to-peer*, con enrutamiento entre múltiples computadoras y utilizada para pequeños grupos de trabajo que requieran almacenamiento compartido o migración de computadoras. La ventaja de establecer una red usando Thunderbolt es que usa la infraestructura existente del sistema operativo en uso.

Figura 9. **Comparación de tasas de transferencia de datos**



Fuente: KIESELSTEIN, Shahaf; ZILLER, Jason. *Thunderbolt Update*. p. 11.

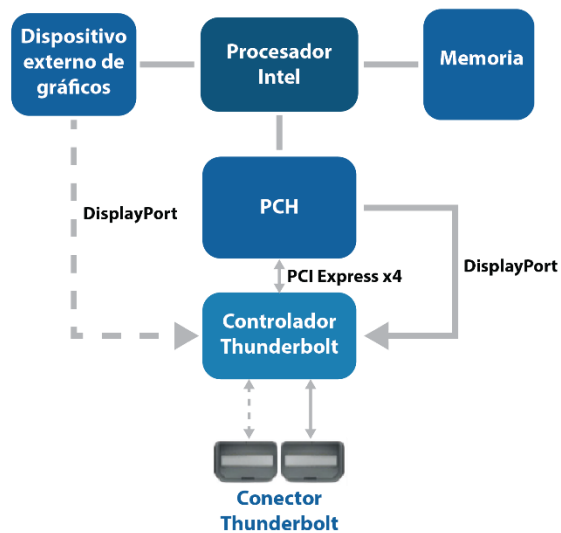
4.2. Controladores

El controlador Thunderbolt contiene un conmutador de protocolos de alto desempeño, uno o más puertos Thunderbolt, uno o más puertos adaptadores de protocolo DisplayPort y un conmutador PCI Express con uno o más puertos adaptadores de protocolo.

En la PC huésped el controlador toma la señal PCI Express desde el *hub* controlador de plataforma de Intel, Platform Controller Hub (PCH) y la señal DisplayPort de la señal nativa del controlador de E/S o de un controlador gráfico discreto externo. Esta señal combinada es enviada a través del par de señales

diferenciales dúplex. Cada controlador tiene dos puertos disponibles para poder realizar conexiones de dispositivos en cadena, *daisy chain*.

Figura 10. **Ejemplo del uso del controlador Thunderbolt**



Fuente: INTEL CORPORATION. *Technology Brief*. p. 2.

La primera generación del circuito integrado controlador fue el 82524EF, desarrollado por Intel, este se muestra en las figuras 11 y 12.

Este controlador puede ser usado en modo huésped, como también en modo de punto final.

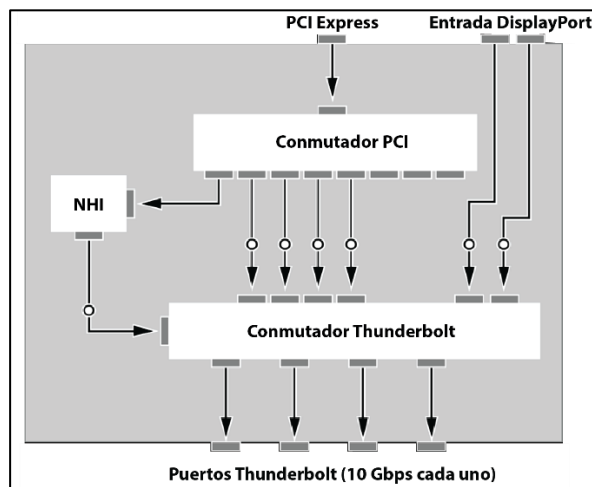
En el modo huésped el controlador tiene 4 carriles de enlace de segunda generación PCI Express para recepción de datos y una o más entradas DisplayPort. Además, tiene un conmutador PCI y varios motores de adaptación de medios digitales, Digital Media Adapters (DMA), referidos en la figura 11 como interfaz nativa del huésped, NHI (*Native Host Interface*). El conmutador

PCI habilita el enlace de subida de datos PCI para transmitirlos a los dispositivos y el NHI es usado para la identificación de los protocolos de software y de los dispositivos. El circuito integrado del controlador incluye cuatro puertos Thunderbolt como salida.

En el modo de punto final el controlador provee 1, 2 o 4 carriles de enlace de segunda generación PCI Express para entrega de datos para soportar múltiples dispositivos.

En las figuras 11 y 12 los círculos abiertos en los diagramas indican un adaptador que transforma el transporte nativo (NHI, PCI o DisplayPort) para la transmisión a través de los puertos y cables Thunderbolt.

Figura 11. **Diagrama del controlador Intel 82524EF en modo huésped**



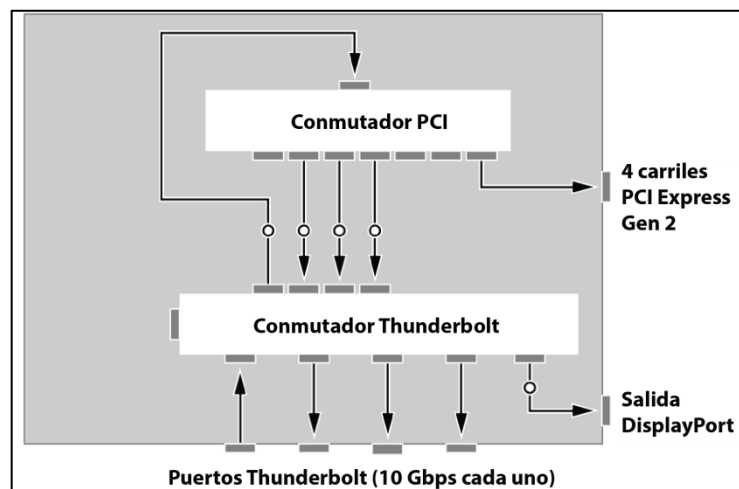
Fuente: APPLE INC. *Thunderbolt Technology Overview*.

<https://developer.apple.com/library/mac/documentation/HardwareDrivers/Conceptual/ThunderboltDevGuide/Basics/Basics.html#/apple_ref/doc/uid/TP40011138-CH2-SW5>.

[Consulta: febrero de 2016]

La figura 12 muestra un ejemplo del controlador configurado en modo de punto final con 4 carriles de segunda generación PCI y la opción de salida DisplayPort.

Figura 12. **Diagrama del controlador Intel 82524EF en modo de punto final**



Fuente: APPLE INC. Thunderbolt Technology Overview.

https://developer.apple.com/library/mac/documentation/HardwareDrivers/Conceptual/ThunderboltDevGuide/Basics/Basics.html#//apple_ref/doc/uid/TP40011138-CH2-SW5.

[Consulta: febrero de 2016]

4.3. Cables y conectores

El conector utilizado en la primera versión y en Thunderbolt 2 es el mini-DisplayPort, el cual permite compatibilidad de conexión reversible y acepta la conexión DisplayPort, también. El conector es muy pequeño y se pueden utilizar adaptadores para conectarlo con otros tipos de pantallas, tales como HDMI, DVI y VGA.

Los cables pueden ser eléctricos u ópticos, pero en la primera versión y en Thunderbolt 2 deben de ser activos para poder asegurar la integridad de la señal en el extremo receptor.

4.3.1. Cables eléctricos

En la primera versión de Thunderbolt este tipo de cables activos tienen un límite de longitud de 3 metros y pueden proveer hasta 10W de potencia entregable a un dispositivo que tenga bus con alimentación. En Thunderbolt 3 se pueden usar dos tipos de cables eléctricos:

- Cable de cobre pasivo con capacidad de 20 Gbps, el cual soporta Thunderbolt 2, USB 3.1 y DisplayPort 1.2. Puede medir hasta 2 metros y es el de menor costo.
- Cable de cobre activo con capacidad de 40 Gbps, el cual soporta Thunderbolt 3 y USB 3.1. También puede llegar a tener una longitud de hasta 2 metros.

Como se mencionó anteriormente, los cables de cobre para Thunderbolt 3 pueden suplir una potencia de 100W.

Una de las empresas desarrolladoras de estos cables es la compañía japonesa Sumitomo Electric Industries, Ltd.

4.3.2. Fibra óptica

La compañía Corning ha desarrollado cables de fibra óptica para Thunderbolt y Thunderbolt 2 que permiten las más altas tasas de transferencia

permitidas por cada versión, así como también diferentes longitudes de 5,5 m, 10 m, 30 m y 60 m.

Actualmente se está desarrollando este tipo de cables para Thunderbolt 3 buscando obtener una longitud de hasta 60 metros. Se espera que estos cables puedan comercializarse para el 2016.

4.4. Manejo de potencia

La tecnología Thunderbolt puede administrar diferentes niveles de potencia según sea el uso que se le dará. Los circuitos integrados usados fueron desarrollados por Texas Instruments.

4.4.1. Multiplexor de potencia de 3V a 19,8V con limitación por exceso de corriente

El circuito integrado TPS22980/1 es un multiplexor de potencia que permite alimentar al cable y al dispositivo periférico con una fuente de voltaje de 3 V a 3,6 V, o con una fuente de voltaje de 4,5 V hasta 19,8 V. Estos niveles de voltaje son seleccionados con interruptores digitales internos y sirven para aumentar en los dispositivos conectados en cadena la potencia disponible proveída por el huésped.

Provee una protección por exceso de corriente suplida, manejada por cada interruptor, asegurando así que el dispositivo huésped no sufra de retorno de potencia desde los dispositivos conectados.

Asimismo contiene transductores térmicos que permiten proteger al sistema de exceso de corriente, así como también los interruptores ajustan los

límites de corriente para mantener el funcionamiento en estado óptimo. Este manejo de potencia es de gran importancia debido a los altos niveles de voltaje manejados.

4.4.2. Multiplexor de potencia automático de 3 V a 3,6 V

El TPS22986 selecciona una fuente de potencia de 3,3 V de una de dos entradas y conecta la seleccionada a la salida. Si no se encuentra una señal de 3,3 V entonces la salida es de alta impedancia. Si la fuente conectada excede el máximo de 3,6 V es desconectada de las salidas para proteger la circuitería activa alimentada.

Este multiplexor tiene dos modos:

- En el modo normal las dos salidas son independientes con capacidades de 10 mA y 500 mA. Una salida es automática y la otra es controlada por una señal de control de entrada digital.
- En el modo de control la salida de baja corriente actúa como en el modo normal y la salida de alta corriente es controlada por una combinación de señales de entrada digitales y voltajes válidos en las dos entradas de potencia.
- En este modo el TPS22986 controla el tráfico de baja velocidad del transmisor/receptor universal asíncrono, Universal Asynchronous Receiver/Transmitter (*UART*) y habilita automáticamente los interruptores.

La función principal del TPS22986 es cambiar la potencia dentro del cable Thunderbolt para su circuitería activa.

4.4.3. Convertidor DC a DC (*boost converter*) con MOSFET integrado

El TPS55340 es un convertidor DC a DC con un interruptor de potencia de 5A pico y 40V. Es ideal para aplicaciones en donde el espacio del circuito integrado es limitado, pero aun así entrega una salida de alta corriente.

El rango de voltaje es de 2.9V a 38V para acomodar baterías de ion de litio de una o múltiples celdas, como también para voltajes de estándares de buses. La frecuencia de conmutación puede estar entre 100KHz o 1,2 MHz para permitir la optimización por tamaño o eficiencia y al mismo tiempo ser sincronizada a una señal de reloj externa.

Este circuito integrado cumple con la especificación de potencia de Thunderbolt para el huésped al proveer 30W.

4.4.4. Elevador de alta eficiencia con apagado verdadero para desconectar la batería

El LM3017 es un controlador versátil NFET con bajo voltaje de activación que incorpora la desconexión verdadera de la carga y limitación de la corriente del lado de la entrada. Está diseñado para una implementación simple en las conversiones de elevación en la tecnología Thunderbolt.

El rango de voltaje de entrada de 5V a 18V acomoda a una batería de ion de litio de dos o tres celdas, o un voltaje de 12V de una unidad de fuente de poder.

Se puede configurar de tres modos: como elevador, como circuito de paso o modo apagado. En el modo apagado el LM3017 puede tomar menos de 40nA de la fuente de potencia.

El LM3017 provee una salida, desde el voltaje aplicado a la entrada hasta 20V, que es llevada al multiplexor de potencia en el puerto Thunderbolt del huésped. La frecuencia de conmutación fija a 430 KHz provee un bajo rizado y una alta eficiencia de hasta el 93 %.

La limitación de corriente en la entrada asegura que las corrientes por transitorio o de cortocircuito estén siempre bajo control.

En resumen, este circuito integrado permite desconectar verdaderamente la carga al limitar la corriente en la entrada para proteger al conmutador, al inductor de elevación y a la batería de una excesiva toma de corriente en condición de corto circuito.

4.4.5. Conmutador simple de 1A, en nano módulo con inductor integrado

El LMZ10501 es un convertidor DC a DC capaz de proveer 1A a una carga en aplicaciones con espacio restringido. El rizado de voltaje de salida es bajo, menor a 10 mV pico a pico. Está contenido en un nano módulo de 8 pines y con un inductor integrado. El tamaño del nano módulo es de 3 mm x 2,5 mm x 1,2 mm.

La operación del circuito es en modo de modulación por ancho de pulso, PWM (*Pulse Width Modulation*), a una frecuencia fija de 2.0 MHz y está diseñado para entregar potencia en su máxima eficiencia. Por lo tanto, entrega

una conversión DC a DC de alta eficiencia necesaria para el cable activo. Acepta una entrada de 2,7 V a 5,5 V desde el conmutador de carga de potencia y provee una salida ajustable para alimentar al acondicionador de señal.

Como una solución de conversión DC a DC síncrona, el LMZ10501 ahorra potencia y reduce la generación de calor debido a su pequeño tamaño y su eficiencia de hasta el 97 %, además de tener incluido el inductor integrado.

4.5. Control de datos

El control de datos en Thunderbolt es llevado a cabo por circuitos integrados encargados de mantener la integridad de la señal y direccionarla correctamente.

4.5.1. DS100TB211

El circuito integrado DS100TB211 es un acondicionador de señal bidireccional de doble carril, de baja potencia, que es usado para devolver la periodicidad de la señal al desfasarse en la transmisión y mejorar el factor de señal a ruido. Contiene un ecualizador lineal de tiempo continuo, recuperación de reloj y de datos, y un controlador de salida para aplicaciones periféricas y para uso del cable Thunderbolt.

Cada canal del DS100TB211 se configura independientemente en datos seriales a una tasa nominal de 10,3 Gbps sin la necesidad de un reloj externo de referencia, evitando así el costo del uso de un marcador de orden de byte, BOM (*Byte Order Mark*), y espacio en la tarjeta impresa.

La ecualización en recepción, o mejora de señal a ruido, es totalmente adaptable con una etapa de ganancia de 36 dB que permite el uso de un cable de cobre calibre 40-AWG con un poco más de tres metros de longitud con múltiples conectores.

La recuperación de reloj y de datos reestablece la periodicidad de la señal para asegurar una operación libre de errores.

El DS100TB211 es alimentado con una fuente de potencia de 2.5V y consume menos de 250 mW por carril bidireccional y puede ser implementado en una tarjeta de circuito impreso de 4 capas.

4.5.2. Conmutador de selección de fuente de datos

El HD3SS0001 es un conmutador pasivo de alta velocidad diseñado para soportar señales de baja y alta velocidad requeridas para aplicaciones de Thunderbolt usando un conector mini DisplayPort.

Este circuito integrado conmuta entre las señales de control digital directo, auxiliar y la señal Thunderbolt de 10 Gbps para poder soportar DisplayPort, DisplayPort en modo dual y Thunderbolt. También conmuta entre el par de baja velocidad UART y el par de enlace principal 1 de DisplayPort. El dispositivo soporta 5,4 Gbps para DisplayPort y 10,3 Gbps para Thunderbolt.

El control de conmutación es determinado por tres pines de control y el pin del conector mini DisplayPort, el cual es usado para la detección del cable.

5. EDICIÓN DE VÍDEO

Consiste en la manipulación de diferentes segmentos de vídeo y audio para presentar una composición deseada, visual y auditiva, de algún tema seleccionado.

Para realizar la edición de vídeo se deben hacer algunos pasos obligatorios. Primero, después de haber grabado el vídeo, hay que descargar los archivos guardados en una computadora. Para esto se necesitan cables que conecten la cámara con la computadora, o lectores de memoria para ser conectados a la computadora y transferir los archivos. Segundo, una vez guardados los archivos en la computadora se inicia el proceso de editar estos, utilizando un software especializado. Tercero, al terminar la edición se realiza un proceso de renderizado en el cual se crea un solo archivo de vídeo que contiene el audio, los efectos visuales y los segmentos de vídeo seleccionados en la edición. Por último, se decide cómo mostrar este archivo.

La visualización de un archivo de vídeo editado puede mostrarse de diferentes formas: en la propia computadora, en un televisor, utilizando un proyector o inclusive en dispositivos móviles. Si el archivo editado no va a ser mostrado en la misma computadora, se deberá utilizar algún dispositivo para transportarlo a otra computadora o algún canal de comunicación que permita transmitir el archivo al dispositivo de visualización seleccionado.

5.1. Entrevista al Centro de Recursos Digitales New Media de la Universidad Francisco Marroquín

El centro de recursos digitales New Media de la UFM es la entidad encargada de realizar todos los medios audiovisuales usados en las diferentes facultades y organizaciones dentro de esta institución universitaria.

Su trabajo consiste en realizar producciones audiovisuales, realizando rodajes en conferencias, entrevistas o cualquier otra actividad que deseen documentar y ponerla disponible en su portal en línea.

Actualmente, han abierto un nuevo *Bachelor of Arts* en Cine, Artes Visuales y Emprendimiento iniciando el 2016. Se ha creado un nuevo laboratorio de trabajo en donde se encuentra equipo especializado en producción cinematográfica.

Se realizó una entrevista a esta entidad concedida por su directora y sus coordinadores de producción, con la cual se logró entender el entorno de trabajo en el que se encuentran para poder hacer un estudio de factibilidad de actualización de recursos con el fin de optimizar su labor de edición.

En esta entrevista, también se pudo obtener el costo por hora de edición de vídeo. El cual es muy variable, depende si se utilizan diferentes cámaras, si lleva animación, qué uso se dará al vídeo, entre otras, y generalmente se cobra por minuto de vídeo editado, por lo tanto es difícil encontrar un valor exacto de costo por hora de trabajo de edición. El costo promedio por edición en trabajadores *freelance* es de Q 500,00 a Q 600,00 por hora, según lo especificado por el coordinador del Departamento de Producción.

5.2. Necesidades en la edición de vídeo

A raíz de la entrevista concedida se pudieron conocer, de forma general, cuáles son las necesidades que tiene el Departamento de Producción para poder llevar a cabo su trabajo.

A continuación se mencionan los requerimientos básicos en hardware que tiene este departamento, para después especificarlos más en el próximo capítulo, proponiendo una solución teórica que pueda optimizar el trabajo de los coordinadores de producción.

5.2.1. Requerimientos de hardware

El trabajo de edición de vídeo está estrictamente ligado al uso de computadoras.

El hardware necesario en la computadora está especificado por el software a utilizarse en la edición. En New Media UFM utilizan el software Adobe Premiere Pro CC (2015) y sus requerimientos mínimos de hardware son: un procesador Intel Core2 Duo o AMD Phenom II con 64 bits en cualquier caso, 4 GB de RAM, 4 GB de espacio en disco para instalación, una pantalla con resolución de 1 280x800 pixeles y 10 GB de espacio adicional en disco para previsualización del trabajo.

5.3. Visualización de vídeo

La visualización de vídeo es realizada en un formato especial de transmisión de datos. Este formato es una trama de cuadros, donde cada cuadro está hecho de una serie de líneas horizontales y cada línea horizontal

está compuesta de una serie de píxeles. Las líneas en cada trama son transmitidas de arriba hacia abajo y los píxeles en cada línea son transmitidos de izquierda a derecha. Se agregan también, señales de sincronización vertical y horizontal para definir los finales de cada línea y cuadro.

Para visualizar vídeo en cualquier pantalla, el ancho de banda necesario para visualizarla depende del tipo de pantalla en la cual se proyectará la imagen. Por ejemplo, una pantalla con tubo de rayos catódicos utiliza un intervalo de tiempo de blanqueo. Este intervalo es específico de la tecnología usada, no puede ser forzado en todas las pantallas y esto obliga a las tasas de transferencia a estar en un espacio de tiempo limitado. Este espacio limitado de tiempo aumenta el requerimiento de ancho de banda de la ventana activa de datos, mientras asigna periodos de tiempo más largos de inactividad de datos para permitir que el tiempo de blanqueo se complete. Reducir los periodos de tiempo de blanqueo, es decir aumentar la frecuencia, significa aprovechar más el ancho de banda de datos transmitidos.

Los datos requeridos en la entrada de cualquier pantalla son los píxeles horizontales, píxeles verticales, frecuencia de recarga en Hertz y ancho de banda del encabezado que es donde va la información de blanqueo. La cantidad de datos de vídeo transmitida se mide, comúnmente, en píxeles por segundo.

Para medir el ancho de banda en píxeles por segundo se debe comprender que se transmiten tres señales al unísono por enlace entre fuente de datos y pantalla. Estos son datos R-pel, G-pel y B-pel, en donde un pel es un elemento pixel, el cual es un valor singular de rojo, verde o azul, de un pixel RGB (*Red, Green, Blue*). Los píxeles por segundo pueden ser convertidos en

bits por segundo al multiplicar el valor de los píxeles por segundo por el valor de bits por píxel.

La resolución de una pantalla es la medida en píxeles de la dimensión horizontal y vertical de la pantalla. Esta medida se muestra en un formato de dos números multiplicándose, siendo el primero la medida horizontal y el segundo la medida vertical. Actualmente existe una gran cantidad de medidas de resolución y la cantidad de datos en cada una aumenta según aumente la cantidad de píxeles verticales y horizontales. Entre las resoluciones más comunes están las de 640x480, 800x600 y 1 024x768.

La rápida evolución de la tecnología de vídeo ha puesto en uso resoluciones muy grandes en la actualidad. Existe ahora el formato denominado de alta definición, HD (*High Definition*) y variantes de este. Entre las variantes más populares están la resolución HD de 1 280x720, la resolución FHD, *Full HD*, de 1 920x1 080, la resolución 4K UHD de 3 840x2 160 y la resolución 5K UHD+ de 5 120x2 880, entre otras. Las últimas dos resoluciones mencionadas están comenzando a tener mucha presencia en el mercado en televisores digitales actualmente, aunque aún no es popular el uso de este formato de vídeo en la televisión por cable, por satélite o por discos de vídeo.

En la industria de visualización de vídeo se utiliza un término denominado razón de aspecto, *aspect ratio*; es una relación entre las dimensiones horizontales y verticales de la pantalla. Se obtiene al realizar una división entre la medida horizontal por la vertical y la fracción resultante se escribe utilizando el signo de puntuación de dos puntos en lugar del signo de división. Por ejemplo, en las viejas pantallas de computadora la relación es de 4:3. Las medidas de relación de aspecto más comunes son 5:4, 4:3, 16:10 y 16:9.

5.4. Interfaces de vídeo

Son los cables que se utilizan para transmitir los datos de vídeo.

5.4.1. Video Graphics Array (VGA)

Es un estándar de vídeo de alta resolución utilizado en monitores de computadoras. Utiliza diferentes alambres para transmitir las tres señales de RGB y también señales de sincronización vertical y horizontal. Fue introducido por IBM en 1987, en su línea de computadoras PS/2.

Utiliza diferentes modos de presentación de vídeo que dependen de la cantidad de colores desplegados. Puede desplegar imágenes monocromáticas, de 2, 4, 16 y hasta 32 bits por pixel, es decir, desde un solo color hasta 16,8 millones de colores por pixel.

Debido a la gran cantidad de resoluciones de pantalla existentes, se puede estimar un intervalo de velocidad de manejo de datos de vídeo en VGA, desde 25,175 Mbps hasta 3,78 Gbps aproximadamente. En general, las resoluciones más populares que VGA maneja son de 640x480, 800x600, 1 024x768 pixeles.

El conector VGA consta de 15 pines. Contiene 6 pines asignados a los colores rojo, verde y azul con polaridad positiva y negativa para cada color, 2 pines de alimentación de 5V con su tierra de referencia, 3 pines asignados para sincronización vertical y horizontal con su tierra de referencia y otros 4 pines asignados para reconocimiento y conexión entre dispositivos.

5.4.2. DVI, Digital Visual Interface

Es una conexión digital de alta velocidad para datos del tipo visual. Esta interfaz está enfocada principalmente en la conexión entre una computadora y una pantalla.

La interfaz DVI fue creada por Digital Display Working Group en 1999, en su revisión 1.0 con dos tipos de conectores de características mecánicas iguales, uno es solamente digital y el otro digital y análogo. El conector digital está diseñado para coexistir con el conector VGA buscando reemplazarlo.

Esta interfaz utiliza el protocolo Transition-minimized differential signaling (TMDS) y una señalización eléctrica desarrollada por la empresa Silicon Image. Esta tecnología acepta las conexiones del tipo *hot-plug* y *plug-and-play*, y utiliza las especificaciones de VESA.

El protocolo TMDS codifica 8 bits de datos en 10 bits a transmitirse. Cada línea de enlace TMDS lleva 3 canales, y en DVI se envían dos líneas TMDS y una de reloj.

El DVI soporta una frecuencia de reloj de pixeles de hasta 165 MHz por enlace. Si se necesita más frecuencia se usan dos líneas, dividiéndose la frecuencia en dos frecuencias de igual magnitud distribuidas en los dos enlaces.

El formato de pixel más pequeño que soporta DVI es el de 640x480@60 Hz, lo que equivale a una frecuencia de reloj de 25,175 MHz. Puede llegar a transferir resoluciones de hasta 2 560x1 600@60 Hz, con una tasa de transferencia de 7,92 Gbps, usando 24 bits por pixel.

El DVI se alimenta con 5 V y utiliza un máximo de 10 mA en sus señales de datos.

El conector digital contiene 24 contactos, de los cuales 12 son de señal de datos divididos en 6 líneas de datos que contienen una señal de polarización positiva y otra de polarización negativa para cada una, 3 contactos de blindaje para cada par de líneas de datos, 1 contacto de señal de reloj para la conexión con la pantalla, 1 contacto de señal de datos para la conexión con la pantalla, 2 contactos de señal de reloj positiva y negativa, 1 contacto de blindaje para el reloj, 1 contacto de alimentación de 5V, 1 contacto para tierra de 5V, 1 contacto de detección *hot-plug* y un último contacto sin conexión.

5.4.3. HDMI, High-Definition Multimedia Interface

La tecnología HDMI es una interfaz y estándar que conecta equipos de alta definición (HD) y de ultra alta definición (UHD) desde televisores de alta definición y computadoras personales hasta cámaras, vídeo grabadoras, tabletas, reproductores de Blu-ray, consolas de juegos, teléfonos inteligentes y cualquier otro dispositivo que envíe o reciba señales de alta definición.

La interfaz HDMI fue creada a partir de la tecnología DVI. Se agregó la capacidad de poder transmitir 8 canales de audio sin comprimir, un conector más pequeño, y codificación de color con iluminación incluida, entre otras. Televisores digitales con HDMI pueden mostrar vídeo recibido de productos con DVI y televisores con DVI pueden mostrar vídeo de fuentes HDMI.

Es una de las tecnologías más utilizadas en la electrónica de consumo de equipos de vídeo. En el 2014 se comercializaron más de cuatro billones de dispositivos capaces de utilizar HDMI.

Esta tecnología puede utilizar cables pasivos y activos. La diferencia está en que los cables activos utilizan circuitos electrónicos para poder habilitar cables más largos y necesitan ser alimentados de energía. Los cables son de cobre y pueden llegar a medir hasta 10 metros sin la necesidad de usar alguna repetidora de señal. La capacidad de longitud de transmisión de señal HDMI depende también del tipo de circuito integrado en el receptor del televisor, el cual debe tener un ecualizador que pueda recuperar confiablemente la señal recibida.

A continuación se presenta la tabla II con los datos más importantes de HDMI en todas las versiones comercializadas:

Tabla II. **Comparación de características de diferentes versiones de HDMI**

Versión HDMI	1.0	1.1	1.2	1.3	1.4	2.0
Fecha de lanzamiento	Diciembre 2002	Mayo 2004	Agosto 2005	Junio 2006	Junio 2009	Septiembre 2013
Ancho de banda máximo en Gbps	4,95	4,95	4,95	10,2	10,2	18
Máxima resolución	1600 x 1200 @ 60Hz	1600 x 1200 @ 60Hz	1600 x 1200 @ 60Hz	2048 x 1536 @ 75Hz	4096 x 2160 @ 24Hz	4096 x 2160 @ 60Hz

Fuente: HDMI. *HDMI 2.0 Overview*. p. 20.

6. PROPUESTA DE SOLUCIÓN TEÓRICA

En este capítulo se presenta el estudio realizado al equipo tecnológico de trabajo de New Media UFM y una propuesta de solución teórica para optimizar su labor.

Con base en la entrevista realizada se presentan, de forma específica, los recursos actuales y el desempeño de estos.

Se finaliza el capítulo presentando una solución teórica detallada para optimizar su trabajo. Esta solución puede ser utilizada por New Media UFM para analizar más adelante la factibilidad de inversión en el equipo propuesto mediante los procedimientos requeridos de compra de equipo en la UFM.

6.1. Equipo de edición de vídeo en New Media UFM

El equipo de edición utiliza cámaras digitales, tarjetas de memoria y computadoras Mac.

6.1.1. Cámaras

En New Media UFM utilizan 4 cámaras diferentes de la marca Canon: XA10, XF305, DSLR 7D y DSLR 5D Mark III.

La cámara Canon XA10 tiene memoria interna de 64 GB, dos ranuras que admiten tarjetas SD/SDHC/SDXC y puede escribir en estas memorias a una velocidad de 16 Mbps hasta 80 Mbps. Tiene conectores de salida USB 2.0 Hi-

Speed con velocidad de transferencia de hasta 480 Mbps y un conector mini HDMI. En esta cámara no se pueden utilizar tarjetas CompactFlash.

La cámara Canon XF305 tiene dos ranuras para tarjetas CompactFlash del tipo CF I y una ranura para tarjetas SD/SDHC. Posee velocidades de escritura de 25 Mbps, 35 Mbps y 50 Mbps. Asimismo, conectores de salida USB 2.0 Hi-Speed con velocidad de transferencia de hasta 480 Mbps y conector mini HDMI.

La cámara Canon DSLR 7D tiene dos ranuras para tarjetas CompactFlash, una para el tipo I y otra para el tipo II. También posee conector de salida USB 2.0 Hi-Speed y conector mini HDMI; y velocidades de escritura de 22 Mbps y 44 Mbps.

La cámara Canon DSLR 5D Mark III tiene una ranura para CompactFlash del tipo I y una ranura para tarjetas SD/SDHC/SDXC. También posee conector de salida USB 2.0 Hi-Speed.

6.1.2. Memorias

El equipo de producción utiliza 4 diferentes tarjetas de memoria. Estas memorias se detallan en la siguiente tabla.

Tabla III. **Memorias usadas en New Media UFM**

Marca	Tipo	Capacidad	Velocidad de escritura	Velocidad máxima de lectura
Kingston	SDHC	32 GB	Mínimo 32 Mbps	100 Mbps
Transcend	SDHC	16 GB	Mínimo 80 Mbps	240 Mbps

Continuación de la tabla III.

Transcend	CompactFlash	32 GB	Máximo 320 Mbps	720 Mbps
Transcend	CompactFlash	64 GB	Máximo 480 Mbps	720 Mbps

Fuente: B&H. <http://www.bhphotovideo.com>. Consulta: febrero de 2016.

Este equipo utiliza estas tarjetas de forma especial en sus cámaras. Las SDHC se emplean en muy pocas ocasiones y solo en la cámara XA10, debido a que esta ya tiene una memoria integrada de 64 GB. Las tarjetas CompactFlash se utilizan en las cámaras XF305, DSLR 7D y DSLR 5D Mark III y no usan las SDHC.

6.2. Transferencia de vídeo

La transferencia de los archivos de vídeo se realiza de dos formas: Se utiliza un cable para transferir los datos de la cámara a la computadora, este método es el más usado en la cámara XA10. La otra forma de transferir los datos es sacando las memorias usadas en cada cámara y conectándolas a la computadora.

6.2.1. Dispositivos utilizados en transferencia de vídeo

Se utilizan dos dispositivos diferentes para transferir los archivos de vídeo. El cable que se usa es USB tipo mini-B el cual soporta la velocidad de transmisión de 480 Mbps y se conecta a cualquier computadora. El otro método consiste en utilizar un lector y escritor de múltiples tarjetas marca Manhattan modelo 100762, el cual permite también transferir archivos a una velocidad máxima de 480 Mbps.

Se pudo observar que las tarjetas CF no se utilizan de manera óptima, ya que la máxima velocidad de transmisión de datos de los dispositivos anteriormente mencionados no es tan alta como las velocidades máximas de las tarjetas CF.

6.3. Rendimiento actual en la transferencia de datos en New Media UFM

En la entrevista hecha al Departamento de Producción de vídeo se pudo conocer el rendimiento de su equipo. El coordinador dijo que cuando descargan 4GB de la memoria interna de la cámara XA10 utilizando el cable USB se tardan entre 15 y 20 minutos. Con estos datos se calculó que la tasa de transferencia se encuentra en el intervalo de 26,7 Mbps a 35,6 Mbps. Si se comparan estos datos con la especificación de la interfaz USB 2.0 Hi-Speed de la cámara, la cual plantea que puede transmitir datos hasta 480 Mbps, se aprecia una pérdida significativa de velocidad. En el mejor caso, solo se utiliza el 7,41% de la velocidad máxima de la interfaz.

El rendimiento cambia cuando se transfieren datos utilizando las memorias y no conectando las cámaras a la computadora. Cuando desean descargar la memoria Transcend CompactFlash de 64 GB llena, utilizan el lector Manhattan 100762. Indicaron que se toman entre 75 y 90 minutos para descargar los 64 GB. Con estos datos se calculó que la tasa de transferencia se encuentra en el intervalo de 94,8 Mbps a 113,8 Mbps. En este caso, también se aprecia una pérdida significativa de velocidad, tomando en cuenta que el Manhattan 100762 también es USB 2.0 Hi-Speed y la memoria puede ser leída a una velocidad máxima de 720 Mbps. En el mejor caso, solo se utiliza el 23,7% de la velocidad máxima de la interfaz.

Con estos datos se pueden obtener conclusiones del rendimiento del Departamento. Es mejor utilizar las tarjetas de memoria que conectar las cámaras a la computadora. El rendimiento en la transferencia de datos es muy bajo cuando sus tarjetas de memoria tienen capacidad de poder transmitir hasta 720 Mbps y la mejor velocidad que manejan es de 113,8 Mbps.

6.3.1. Requerimiento de canal de comunicación

Resulta evidente encontrar una interfaz que pueda aprovechar las capacidades de las tarjetas CompactFlash y aumentar el rendimiento. Se debe buscar una interfaz que pueda transmitir datos desde 100 Mbps, pasando por 720 Mbps y más, tomando en cuenta que el Departamento de Producción de vídeo está por adquirir una cámara con capacidad de vídeo 4K. Para esta cámara se utilizan memorias con velocidades de escritura desde 1 200 Mbps y velocidades de lectura desde 1 280 Mbps, y velocidades mayores aún. También se utiliza otro tipo de memorias llamadas CFast, como también tarjetas SD más rápidas.

Tomando en cuenta la ineficiencia en la transferencia de datos de la cámara XA10 es preferible utilizar memorias con capacidad de 64GB o más, con el objetivo de dejar de utilizar la memoria interna de la cámara.

Con estos datos estudiados y con la proyección del Departamento en actualizar su equipo a capacidades más grandes de grabación, y consecuentemente mayor requerimiento de almacenamiento de datos, resulta adecuado utilizar cualquier tecnología Thunderbolt actual para optimizar el trabajo en este Departamento.

6.4. Solución teórica para optimización en la transferencia de datos en New Media UFM

En el planteamiento de la solución teórica para optimizar el Departamento de Producción se tuvieron en cuenta los siguientes criterios:

- Utilizar las mismas cámaras para reducir la inversión.
- Dejar de usar la transferencia de cámara a computadora debido a la ineficiencia de transmisión de datos.
- Utilizar tarjetas de memoria con capacidad de 64GB, ya que es la capacidad más usada en este Departamento, y de la siguiente capacidad mayor de almacenaje, es decir, de 128GB.
- Buscar lectores de tarjetas de alta velocidad para reducir los tiempos de transferencia, y con capacidad de manejar los datos que puedan generar las cámaras 4K que adquirirán en el futuro.
- Tener en cuenta los requerimientos de tarjetas de memoria de las cámaras existentes.

Utilizando estos criterios se realizó una búsqueda de equipos en línea. Se buscaron tarjetas de memoria, lectores de tarjetas y cables Thunderbolt. La búsqueda se realizó en varios sitios web y el más conveniente fue el portal de la tienda B & H Foto & Electronics Corp., que se encuentra en Nueva York.

Para la lectura de las tarjetas se encontró una estación de trabajo capaz de leer diferentes tarjetas de memoria. El equipo es de la marca Lexar y su nombre es *Professional Workflow HR2 Hub* el cual incluye un lector de tarjetas SDHC/SDXC y otro lector de tarjetas CompactFlash. La gran ventaja de esta estación de trabajo es que tiene 4 puertos con interfaz Thunderbolt 2 y USB 3.0, en los cuales se pueden conectar diferentes tipos de lectores de tarjetas más

avanzadas como XQD, CFast 2.0, microSDHC/microSDXC y discos duros externos. Otra ventaja es que puede transmitir los datos de los 4 puertos simultáneamente y es compatible con Mac y Windows. El precio de este equipo es de \$219,85.

Se cotizaron cables Thunderbolt 2 de dos diferentes largos. Uno que mide 0,5 metros de largo cuesta \$29,00. El otro de 2 metros de largo su valor es de \$38,99.

Tabla IV. **Opciones encontradas de memorias CompactFlash**

Marca	SanDisk	SanDisk	Lexar	Lexar	Transcend	Transcend
Tipo	UDMA 7 Extreme Pro VPG- 65	UDMA 7 Extreme Pro VPG- 65	UDMA 7 1066x VPG-65	UDMA 7 1066x VPG-65	UDMA 7 1000x VPG-20	UDMA 7 1000x VPG-20
Capacidad	64GB	128GB	64GB	128GB	64GB	128GB
Velocidad máxima de lectura	160MB/s= 1280 Mbps	160MB/s = 1280 Mbps	160MB/s = 1280 Mbps	160MB/s = 1280 Mbps	160MB/s = 1280 Mbps	160MB/s = 1280 Mbps
Velocidad máxima de escritura	150MB/s = 1200 Mbps	150MB/s = 1200 Mbps	155MB/s = 1240 Mbps	155MB/s = 1240 Mbps	120 MB/s = 960 Mbps	120 MB/s = 960 Mbps
Precio	\$85,99	\$149,99	\$79,99	\$129,99	\$89,99	\$164,99
Observaciones	Soporta vídeo 4K, 3D, Full HD y formatos RAW y JPEG. Protección contra vibración y golpes.		Soporta vídeo 4K, 3D, Full HD y formatos RAW y JPEG.		Vídeo Full HD, formato RAW y Garantía limitada de tiempo de vida.	

Fuente: B&H. <http://www.bhphotovideo.com>. Consulta: febrero de 2016

Tabla V. **Opciones encontradas de memorias SD**

Marca	SanDisk	SanDisk	Lexar	Lexar	Transcend	Transcend
Tipo	UHS-I SDXC U3	UHS-I SDXC U3	UHS-I SDXC U3	UHS-I SDXC U3	UHS-I SDXC U3	UHS-I SDXC U3
Capacidad	64GB	128GB	64GB	128GB	64GB	128GB
Velocidad máxima de lectura	95MB/s = 760 Mbps	95MB/s = 760 Mbps	95MB/s = 760 Mbps	95MB/s = 760 Mbps	95MB/s = 760 Mbps	95MB/s = 760 Mbps
Velocidad máxima de escritura	90 MB/s = 720 Mbps	90 MB/s = 720 Mbps	45 MB/s = 360 Mbps	45 MB/s = 360 Mbps	60 MB/s = 480 Mbps	60 MB/s = 480 Mbps
Precio	\$44,95	\$79,95	\$27,00	\$49,95	\$27,99	\$54,99
Observaciones	Permite archivos RAW y JPEG. Full HD. Garantía limitada de tiempo de vida		Permite Full HD, 3D y 4K. Fotografías de alta calidad.		Permite Full HD, 3D y 4K. Garantía limitada de tiempo de vida	

Fuente: B&H. <http://www.bhphotovideo.com>. Consulta: febrero de 2016

Tabla VI. **Propuesta de equipo para optimizar el Departamento de Producción**

Descripción	Cantidad	Costo Unitario	Costo Total
Memoria Lexar CompactFlash UDMA 7 1066x VPG-65 64GB	1	\$79,99	\$79,99
Memoria Lexar CompactFlash UDMA 7 1066x VPG-65 128GB	1	\$129,99	\$129,99
Memoria Lexar UHS-I SDXC U3 128GB	1	\$49,95	\$49,95
Lector de memoria Lexar Professional Workflow HR2 Hub con lector de tarjeta CompactFlash CFR1 (hasta 5 Gbps) y lector de tarjetas SDHC/SDXC SR2 (hasta 5 Gbps) con conector a computadora del tipo Thunderbolt 2 (hasta 20 Gbps)	1	\$219,85	\$219,85

Continuación de la tabla VI.

Lector de memoria Lexar Professional Workflow CFR1 para tarjetas CompactFlash	1	\$19,95	\$19,95
Cable Thunderbolt 2 de 0.5 metros	1	\$29,00	\$29,00
		TOTAL	\$528,73

Fuente: B&H. <http://www.bhphotovideo.com>. Consulta: febrero de 2016

Se escogió convenientemente la marca Lexar para el nuevo equipo porque ofrece las tarjetas más rápidas, más económicas y, al mismo tiempo, compatibles con las cámaras de la misma marca que el hub lector de memoria Lexar. Esto asegura compatibilidad completa, dado que es la misma compañía la que ha creado estos dispositivos.

La optimización del rendimiento de transferencia de vídeo se da de dos formas:

- Utilizar una memoria SDXC para sustituir la transferencia de vídeo de la cámara XA10 a través del cable USB 2.0.
- Utilizar memorias CompactFlash UDMA 7 a casi el doble de velocidad de las usadas actualmente.

Estas dos formas anteriores de optimizar el rendimiento se logran mejorar aún más. Al usar el hub HR2 se pueden transferir los datos de ambas memorias al mismo tiempo. De hecho, la propuesta de equipo establece utilizar 2 memorias CompactFlash y 1 memoria SDXC simultáneamente, optimizando así aún más la transferencia.

En el análisis de optimización se toman en cuenta dos tipos de transferencia que son las más recurrentes según lo mencionado por el coordinador de producción. La primera es la transferencia de 4GB de la cámara XA10 y la segunda es la descarga de la memoria CompactFlash de 64GB.

A continuación se presentan los detalles de la optimización del rendimiento de transferencia de datos respecto al tiempo requerido.

Tabla VII. **Rendimiento optimizado**

Tipo de transferencia	Rendimiento actual	Rendimiento teórico optimizado	Factor de optimización	Tiempo actual de descarga	Tiempo teórico optimizado
Uso de cámara XA10 con memoria de 64GB	26.7 Mbps a 35.6 Mbps	760 Mbps	De 21 a 28 veces más rápido	4GB de 15 a 20 minutos	4GB en 42.11 segundos
Uso de memoria CompactFlash de 32GB o 64GB	94.8 Mbps a 113.8 Mbps	1 280 Mbps	De 11 a 13 veces más rápido	64GB de 75 a 90 minutos	64GB en 6 minutos y 40 segundos

Fuente: elaboración propia.

A continuación se presenta un análisis de retorno de inversión. En este análisis se toma en cuenta el costo por hora de edición de vídeo a Q 500,00 aproximadamente \$64,50, y se presenta una cantidad teórica de transferencias necesarias para que la inversión sea cubierta por la optimización realizada.

Tabla VIII. **Costo actual y optimizado, por transferencia de datos**

Tipo de transferencia	Costo mínimo actual	Costo máximo actual	Costo optimizado	Ahorro por transferencia
Conexión de cámara XA10 a computadora (4GB)	15 minutos \$16,13	20 minutos \$21,50	42,11 segundos \$0,75	Máximo \$20,75 Mínimo \$15,38
Conexión de tarjetas a computadora (64GB)	75 minutos \$80,63	90 minutos \$96,75	6 minutos y 40 segundos \$7.17	Máximo \$89.58 Mínimo \$73.46

Fuente: elaboración propia.

Con los datos obtenidos en la tabla VIII se observa un ahorro muy significativo.

Si se plantea que el dinero ahorrado por transferencia de archivos será el dinero ahorrado en los dos tipos de transferencia transmitidos al mismo tiempo, ya que el lector de tarjetas puede descargar varias tarjetas simultáneamente, el ahorro total es la suma de los ahorros individuales de cada transferencia. Por lo tanto, el ahorro por transferencia será de \$88,84 a \$110,33.

Para estimar el número de transferencias necesarias para recuperar la inversión se divide el costo de inversión por el ahorro por transferencia. Esta operación resulta en una cantidad de 4,79 a 5,95 transferencias.

En términos más prácticos, si se realizaran 6 o más transferencias de descarga de una tarjeta SDXC con 4GB y una tarjeta CompactFlash con 64GB de datos, simultáneamente, ya se obtendría el retorno de la inversión en el nuevo equipo.

Este dato es el más conservador, ya que la situación actual de descargar la cámara XA10 con 4GB y una memoria CompactFlash con 64GB es la más recurrente en New Media. Se requerirían fuentes adicionales de información para plantear otros resultados, pero es esta situación la que compartió el Departamento de Producción, por ser los datos con los que están más familiarizados.

CONCLUSIONES

1. La tecnología Thunderbolt es muy avanzada para los tiempos actuales, presentando velocidades de transmisión muy altas y una proyección de implementación en muchos dispositivos. En un futuro tendrá más presencia esta tecnología en la electrónica de consumo. Puede transmitir hasta 40 Gbps.
2. Se puede obtener un ahorro de tiempo y dinero muy ventajoso en la edición de vídeo utilizando la tecnología Thunderbolt. Esto se traduce en un aumento de utilidades por su rapidez.
3. En la propuesta de solución se pudo concluir que la adquisición de la tecnología Thunderbolt representa una inversión con retorno a muy corto plazo en el área de edición de vídeo. Asimismo puede ser de utilidad por mucho tiempo, porque muchos dispositivos no están diseñados aún con esta tecnología, pero su implementación en estos ya se está expandiendo.
4. En la edición de vídeo es muy común utilizar computadoras Mac por su velocidad de procesamiento de gráficas, así como dispositivos de almacenamiento de datos de gran capacidad. Desde el 2011, las computadoras Mac ya incluyen Thunderbolt, quedándose a la espera del desarrollo de dispositivos electrónicos que incluyan Thunderbolt.

5. Lamentablemente no se pudieron implementar los dispositivos propuestos para optimizar el Departamento de Producción debido a políticas de inversión en la UFM.

RECOMENDACIONES

1. A los trabajadores en la edición de vídeo: que estén bien informados de las compatibilidades entre los dispositivos electrónicos usados para no perder la capacidad de uso de los mismos.
2. Utilizar dispositivos con tecnología Thunderbolt, ya que esta representa una gran optimización en la transferencia de datos en grandes cantidades y una inversión con utilidad de largo plazo.
3. Escoger cuidadosamente las tarjetas de memoria a usarse en las cámaras para evitar incompatibilidades por velocidades de lectura y escritura.
4. Actualizar frecuentemente los controladores en las computadoras para asegurar un desempeño óptimo entre estas y los dispositivos conectados.

BIBLIOGRAFÍA

1. APPLE INC. Thunderbolt Technology Overview. 2013. [en línea]. Estados Unidos: Apple Inc.
<https://developer.apple.com/library/mac/documentation/HardwareDrivers/Conceptual/ThunderboltDevGuide/Basics/Basics.html#//apple_ref/doc/uid/TP40011138-CH2-SW5>. [Consulta: febrero de 2016].
2. BUDRUCK, Ravi; et al. *PCI Express System Architecture*. Estados Unidos: Addison Wesley Developer's Press. 2003. 1038 p.
3. DDWG. *Digital Visual Interface DVI*. 1999. [en línea]. <http://www.cs.unc.edu/Research/stc/FAQs/Video/dvi_spec-V1_0.pdf>. [Consulta: febrero de 2016].
4. HAYKIN, Simon. *Sistemas de comunicación*. México: Limusa, Grupo Noriega Editores, 2002. 816 p.
5. HDMI. *Knowledge Base*. [en línea]. Estados Unidos: HDMI. <<http://www.hdmi.org/learningcenter/kb.aspx>>. [Consulta: febrero de 2016].
6. _____. *HDMI 2.0 Overview*. 2015. [en línea]. <http://www.hdmi.org/download/2015_Q2_HDMI_2.0_Overview_FINAL.pdf>. [Consulta: febrero de 2016].

7. HINNER, Martin. *VGA (Video Graphics Array) Interface and video signal documents*. 2007. [en línea]. <<http://martin.hinner.info/vga/>>. [Consulta: febrero de 2016].
8. INTEL CORPORATION. *Thunderbolt technology: the fastest data connection to your PC just arrived*. 2011. [en línea]. Santa Clara, California, Estados Unidos: Intel Corporation. <<https://newsroom.intel.com/news-releases/thunderbolt-technology-the-fastest-data-connection-to-your-pc-just-arrived/>>. [Consulta: febrero de 2016].
9. _____. *Technology Brief*. 2012. [en línea]. Estados Unidos: Intel Corporation. <<http://www.intel.com/content/dam/doc/technology-brief/thunderbolt-technology-brief.pdf>>. [Consulta: febrero de 2016].
10. KIESELSTEIN, Shahaf; ZILLER, Jason. *Thunderbolt Update*. [en línea]. Estados Unidos: Intel Corporation. <<https://thunderbolttechnology.net/sites/default/files/tbt3presentation.pdf>>. [Consulta: febrero de 2016].
11. KURIAN JOHN, Lizy; et al. *Computer Science and Engineering*. Reino Unido: Eolss Publishers Co. Ltd. 2009. 374 p.
12. NULL, Linda; LABOUR, Julia. *The Essentials of Computer Organization and Architecture*. EEUU: Jones and Bartlett Publishers, Inc. 2003. 673 p.

13. PCI-SIG. *Frequently Asked Questions* [en línea]. Estados Unidos: PCI-SIG <<https://pcisig.com/faq>>. [Consulta: diciembre de 2015].
14. SHANMUGAM, K. Sam. *Digital and Analog Communication Systems*. Estados Unidos: John Wiley & Sons, Inc. 1979. 600 p.
15. SILBERT, Sarah. *Thunderbolt 2 Networking enables 10 Gbps Ethernet connection, supports Macs and PCs*. 2014. [en línea]. Engadget. <<http://www.engadget.com/2014/04/07/thunderbolt-2-networking/>>. [Consulta: febrero de 2016].
16. TAUB, Herbert; SCHILLING, Donald L. *Principles of Communication Systems*. 2a. ed. SI. Mc-Graw Hill College. 1986. 759 p.
17. TEXAS INSTRUMENTS INCORPORATED. *Thunderbolt Technology Reference Guide*. 2013. [en línea]. Dallas, Texas, Estados Unidos: Texas Instruments Incorporated. <<http://www.ti.com/lit/sg/slyt456a/slyt456a.pdf>>. [Consulta: febrero de 2016].
18. VESA. *Why DisplayPort* [en línea]. Estados Unidos: VESA. <<http://www.vesa.org/displayport-developer/why-displayport/>>. [Consulta: enero de 2016].
19. _____. *VESA DisplayPort Standard*. 2008. [en línea]. Estados Unidos: VESA. <<https://vesa.sharedwork.com/download/docid/9340546/view/DportV1.1a.pdf>>. [Consulta: enero de 2016].

20. WILEY, Greg. 2011. *Advances & Challenges in HD Interconnects*. 2011. [en línea]. Estados Unidos. <<http://www.vesa.org/wp-content/uploads/2011/01/ICCE-Presentation-on-VESA-DisplayPort.pdf>>. [Consulta: enero de 2016].